

## Regulador de voltaje 5V con tecnología BiCMOS 5V BiCMOS technology voltage regulator

K. Trejo-Hernández <sup>a,\*</sup>, J.L. González-Vidal <sup>a</sup>, E. Segovia-Cerón <sup>a</sup>

<sup>a</sup> Área Académica de Computación y Electrónica, Universidad Autónoma del Estado de Hidalgo, 42184, Pachuca, Hidalgo, México.

### Resumen

En este trabajo se analizó un regulador de voltaje de 5 V basado en el LM109/LM309 de Texas Instruments, posteriormente se realizó la innovación con la tecnología BiCMOS para su diseño en un circuito integrado, destacando su importancia en las aplicaciones electrónicas modernas, especialmente en entornos exigentes como los sistemas de conectividad móvil. La tecnología BiCMOS combina las ventajas de los transistores CMOS y los transistores bipolares con una alta velocidad y eficiencia energética, también se calcularon las dimensiones de ancho (W) y largo (L) de canal de los transistores NMOS y PMOS utilizados y se diseñó el layout del circuito integrado. Esto la hace ideal para aplicaciones que requieren un funcionamiento preciso y eficiente.

**Palabras Clave:** BiCMOS, regulador de voltaje, LM109/LM309, transistores bipolares, CMOS.

### Abstract

In this paper, a 5 V voltage regulator based on the Texas Instruments LM109/LM309 was analyzed, then the innovation was carried out with BiCMOS technology for its design in an integrated circuit, highlighting its importance in modern electronic applications, especially in demanding environments such as mobile connectivity systems. BiCMOS technology combines the advantages of CMOS transistors and bipolar transistors with high speed and energy efficiency. Also, the channel width (W) and length (L) dimensions of the NMOS and PMOS transistors used were calculated and the layout of the integrated circuit was designed. This makes it ideal for applications that require precise and efficient operation.

**Keywords:** BiCMOS, voltage regulator, LM109/LM309, bipolar transistors, CMOS.

## 1. Introducción

En el campo de la electrónica moderna, los reguladores de voltaje desempeñan un papel crucial en la estabilización y control de la energía eléctrica que alimenta circuitos sensibles. Estos dispositivos aseguran que la tensión de salida se mantenga constante independientemente de las variaciones inesperadas en la energía eléctrica, que podrían dañar los equipos, por lo cual son fundamentales los reguladores para el correcto funcionamiento de los equipos electrónicos.

Se tomó como referencia el diagrama esquemático LM109/LM309 de Texas Instruments<sup>TM</sup> (TI) de la Figura 1, con el objetivo de proporcionar un análisis detallado del regulador de voltaje de 5V, tomando en cuenta su diseño y funcionamiento (Texas Instruments, 2004).

El LM109/LM309 es un regulador de 5V que proporciona una salida constante con una capacidad de corriente de hasta 1A. Este regulador se destaca por su protección interna contra

sobre calentamiento y cortocircuitos, lo que garantiza una operación segura y confiable. (Texas Instruments, 2004).

El diagrama esquemático LM109/LM309 muestra el diseño del circuito de regulación de voltaje, que incorpora componentes clave como transistores, diodos Zener, resistencias y un capacitor. Los transistores en el circuito actúan como amplificadores o conmutadores, mientras que los diodos Zener proporcionan una referencia de voltaje estable. Las resistencias y el capacitor mejoran la respuesta transitoria del regulador, asegurando una salida precisa y estable. Esto se puede apreciar en la Figura.1 siendo el diagrama esquemático de dicho regulador basado en la hoja de datos de Texas Instruments<sup>TM</sup> (TI) (Texas Instruments, 2004), (Hayt, Kemmerly y Durbin, 2007).

\*Autor para la correspondencia: tr435116@uaeh.edu.mx

**Correo electrónico:** tr435116@uaeh.edu.mx (Karla Trejo Hernández), jlvidal@uaeh.edu.mx (José Luis González Vidal), se355177@uaeh.edu.mx (Estefanía Segovia Cerón)

**Historial del manuscrito:** recibido el 24/09/2024, última versión-revisada recibida el 14/02/2025, aceptado el 25/02/2025, publicado el 26/04/2025. **DOI:** <https://doi.org/10.29057/icbi.v13iEspecial.13800>



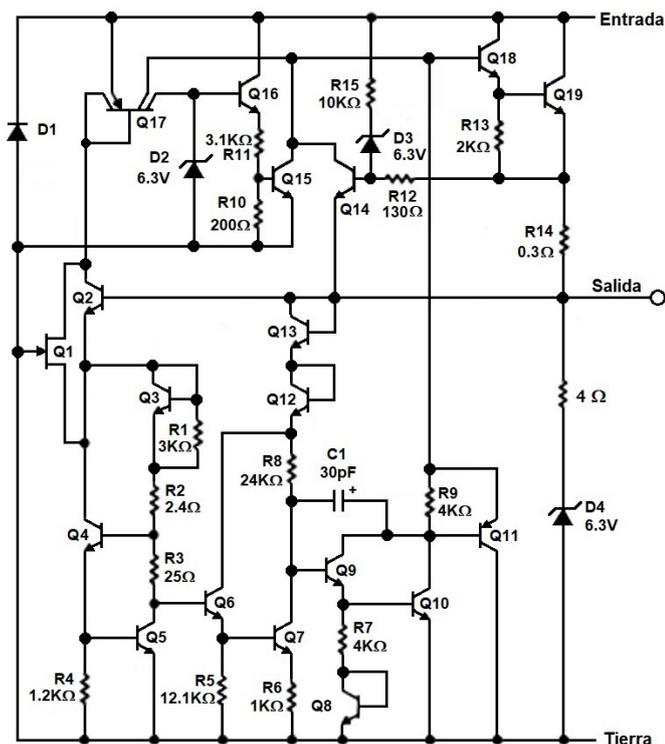


Figura 1. Diagrama esquemático del regulador LM109/LM309 de Texas Instruments (Texas Instruments, 2004).

### 1.1. Características del LM109/LM309

El LM109/LM309 se destaca por su capacidad para resolver problemas asociados con la regulación de punto único. Existen dos tipos de encapsulados: el TO-3, que puede entregar una corriente de salida superior a 200 mA con un disipador de calor adecuado, y el TO-39, que proporciona una corriente de salida mayor a 1A (Texas Instruments, 2004).

### 1.2. Aplicaciones principales

Este regulador se utiliza comúnmente en aplicaciones que requieren un voltaje fijo de 5V o una salida estable en condiciones variadas. Es compatible con la *Lógica Transistor-Transistor* (TTL), basada en transistores bipolares de unión (BJT), así como con la *Lógica Diodo-Transistor* (DTL), que combina diodos y transistores para implementar funciones lógicas (Ginés et al, 2019).

## 2. LM109/LM309

El propósito de los reguladores de voltaje es mantener un voltaje de salida constante, a pesar de las variaciones en la tensión de entrada o en la corriente de carga. El control preciso del proceso es extremadamente importante para muchos dispositivos que dependen de un suministro de energía estable y predecible, especialmente en aplicaciones más avanzadas, como en la innovación del diseño del regulador de voltaje de 5V utilizando tecnología BiCMOS (Gray et al, 2009) (Ginés et al, 2019). Esta tecnología combina lo mejor de las tecnologías bipolar y CMOS, demostrando una eficiencia significativa para alta velocidad de conmutación y bajo consumo de potencia.

Para la innovación en el diseño del regulador BiCMOS, se tomó como referencia el diagrama esquemático de

LM109/LM309. A continuación, se describen los componentes clave en el regulador LM109/LM309 y, como cada componente contribuye a su eficiente funcionamiento del regulador.

### 2.1 Fuente de Corriente (Q14 y Q15)

Los transistores Q14 y Q15 actúan como una fuente de corriente en el circuito, Q14 alimenta la parte baja del circuito, permitiendo que la corriente pase a través de los transistores Q13 y Q12, que están configurados en modo de diodos. Esta configuración es de suma importancia, ya que mantiene una corriente constante para asegurar el funcionamiento adecuado de todo el circuito.

El diodo Zener D3 polariza a Q14, su corriente de emisor es la corriente de referencia y del transistor Q15 que son idealmente iguales. La corriente que fluye a través del transistor Q14 se refleja en el transistor Q15, esta réplica es clave, ya que asegura que la corriente reflejada en Q15 sea constante y precisa, manteniendo la estabilidad del regulador.

### 2.2 Espejo de Corriente (Q16 y D2)

El transistor Q16, polarizado por el diodo Zener D2, forma un espejo de corriente, que establece una corriente de referencia a través de la resistencia R11, gracias al diodo Zener D2 que polariza la base de Q16, asegurando que la corriente de emisor sea equivalente a la corriente de colector de Q16, lo que resulta en una corriente de referencia estable.

Para el caso de Los transistores Q10 y Q8 y, por la forma en que están conectados, se trata de una configuración en un arreglo tipo espejo de corriente Widlar, que es utilizado para reducir la corriente en el espejo. Este arreglo permite que Q17 copie la corriente actual, tomándola como entrada en su unión base/emisor y enviándola al colector.

### 2.3 Amplificación de Corriente (Q6 y Q7):

Los transistores Q6 y Q7 utilizan el arreglo tipo Darlington, para obtener una amplificación de alta corriente, de tal manera que la corriente del transistor Q6 sea amplificada por el transistor Q7, que actúa como la etapa de amplificación de voltaje, produciendo una corriente de salida considerable en su colector. La unión base-emisor del transistor Q6 está polarizada directamente, lo que significa que la base es positiva con respecto al emisor, permitiendo que una pequeña corriente de base controle una corriente mucho mayor desde el colector al emisor. Esta corriente de colector de transistor Q6 sirve como entrada para Q7, y el esfuerzo combinado de ambos transistores asegura que una corriente de base pequeña pueda controlar una corriente de salida significativamente mayor.

### 2.4 Modo Diodo (Q3, Q8, Q12 y Q13):

En los transistores Q3, Q8, Q12 y Q13, debido a que sus uniones base-colector están en cortocircuito, se encuentran en modo diodo, donde el ánodo es la base, el cátodo es el emisor; en este caso, la polarización de la unión pn controla el flujo de corriente y permite obtener una corriente la salida fija deseada.

### 2.5 Protección Térmica y Estabilidad:



## 6. Longitud (L) y Ancho (W) del canal de los transistores NMOS y PMOS

Para aprovechar las tecnologías de los transistores bipolares y CMOS, fue necesario realizar los cálculos correspondientes para conocer la longitud ( $L$ ) y el ancho ( $W$ ) del canal de los transistores NMOS y PMOS que se utilizaron, siendo  $L$  y  $W$  las dimensiones más importantes de los transistores CMOS, colocados que conforman el área de compuerta y debajo de la compuerta se lleva a cabo el efecto transistor y, por ende, la conducción de la corriente del transistor NMOS o PMOS. La longitud de canal  $L$  separa las regiones de fuente y drenador; determina la velocidad de conmutación del transistor y afecta directamente la velocidad del circuito integrado. Por su parte,  $W$  es la dimensión en la dirección perpendicular a la corriente, es decir, la anchura de la región de canal. El ancho del canal afecta directamente la capacidad de conducción de corriente del transistor y, por lo tanto, su capacidad para manejar a los portadores de carga (Razavi, 2017), (Hakan, Alper y Tufan, 2023), (Gray et al, 2009), (Daly y Galipeau, 2018).

### 6.1 Cálculos de $W$ y $L$

Para realizar los cálculos correspondientes de  $L$  y  $W$ , se tomaron como referencia los siguientes datos y fórmulas:

Tomando como  $L$  (Longitud del canal de ambos transistores NMOS y PMOS) =  $0.6 \mu\text{m}$ .

Para conocer el voltaje umbral se consideró la siguiente ecuación basada en del modelo SPICE (Baker, 2010)

$$V_{THN} = V_{THN0} + \gamma \left( \sqrt{|2V_{fp}| + V_{SB}} - \sqrt{|2V_{fp}|} \right) \quad (1)$$

donde:

- $V_{THN}$  es el Voltaje umbral
- $V_{THN0}$  Tensión umbral de polarización cero en el transistor, (se tomó como referencia (Baker, 2010)  $V_{THN} = 0.8\text{V}$  para el transistor N y para transistor P  $V_{THP} -0.9\text{V}$ )
- $\gamma$  es el parámetro de efecto de cuerpo (body effect) NNMOS ( $0.5 \text{ cm}^2/\text{V}$ ) y para el transistor PMOS ( $0.6 \text{ cm}^2/\text{V}$ )
- $|2V_{fp}|$  potencial superficial de sustrato ( $0.7\text{V}$ )
- $V_{SB}$  se refiere al voltaje de la fuente (source) y sustrato (bulk) = ( $5\text{V}$ )

Para conocer la corriente de drenador  $I_D$  se ocupó la siguiente fórmula de la saturación, debido a que es cuando en dispositivo conduce plenamente (Baker, 2010)

$$I_D = \frac{K P_n W}{2 L} (V_{GS} - V_{THN})^2 \quad (2)$$

donde:

- $I_d$  es la corriente entre el drenador y la fuente.
- $K P_n$  es la constante de proporcionalidad de los transistores ( $48 \mu\text{A}/\text{V}^2$ )
- $W$  es el ancho del canal del transistor.
- $L$  es la longitud del canal del transistor. ( $0.6 \mu\text{m}$ )
- $V_{GS}$  es la diferencia de potencial entre la compuerta y la fuente del transistor. ( $6\text{V}$ )

Para calcular la  $W_n$  del transistor NMOS, se tomó como corriente máxima  $I_d = 521 \mu\text{A}$ . Como se indica en (2), es necesario conocer el voltaje de la tensión umbral del transistor NMOS. Para ello, se realizó la sustitución de valores de (1).

Sustituyendo los valores de (1):

$$V_{thn} = (0.8\text{V}) + (0.5 \text{ cm}^2/\text{V}) \sqrt{(0.7\text{V}) + (5\text{V})} - \sqrt{(0.7)} \quad (3)$$

Dando como resultado de la ecuación (1) el voltaje de umbral del transistor N  $V_{thn} = 1.5754\text{V}$ .

Conociendo  $V_{thn}$ , se realizó la sustitución de valores en (2) y las operaciones correspondientes:

$$521 \mu\text{A} = \frac{48 \times 10^{-6}}{2} \frac{W_n}{0.6 \times 10^{-6}} (6\text{V} - 1.5754\text{V})^2 \quad (4)$$

$$W_n = \frac{521 \mu\text{A}}{793.668\text{V}^2} = 0.6569 \mu\text{m} \quad (5)$$

Como  $W_n = 0.6569 \mu\text{m}$ , este valor debe ser dividido por  $0.3 \mu\text{m}$ , ya que el chip fue diseñado en el software Electric y los valores se manejan en lambdas ( $\lambda$ ). Por lo tanto, el ancho ( $W$ ) del canal del transistor NMOS equivale aproximadamente a  $2.1 \lambda$ , lo que fue redondeado a  $3 \lambda$ , debido a que por reglas de diseño no se puede trabajar con  $2 \lambda$  del ancho del canal de los transistores MOSFET.

Para calcular  $W_p$  en el caso del transistor PMOS, también se consideró una corriente máxima de  $I_d = 521 \mu\text{A}$ . Para sustituir los valores de la ecuación (2), es necesario conocer  $V_{thp}$ , para lo cual se resolvió primero la ecuación (1).

Sustituyendo los valores en (1):

$$V_{thp} = (-0.9\text{V}) + (0.6 \text{ cm}^2/\text{V}) (\sqrt{(0.7\text{V}) + (5\text{V})} - \sqrt{|0.7|}) \quad (6)$$

Obteniendo un resultado de la tensión umbral del transistor PMOS de  $V_{thp} = -0.034\text{V}$ ; con este valor y los demás de (2), se pueden realizar las sustituciones y las operaciones correspondientes.

Despejando  $W_p$  de (2) y sustituyendo los valores se obtiene:

$$521 \mu\text{A} = \frac{12.64 \times 10^{-6}}{2} \frac{W_p}{0.6 \times 10^{-6}} (-6\text{V} - 0.0304\text{V})^2 \quad (7)$$

$$W_p = \frac{521 \mu\text{A}}{383.0510\text{V}^2} = 1.3601 \mu\text{m} \quad (8)$$

El ancho  $W_p$  del canal del transistor PMOS es de  $1.3601 \mu\text{m}$ , como se mencionó anteriormente, este valor debe ser dividido por  $0.3 \mu\text{m}$ . Por lo tanto, el ancho  $W_p$  del canal del transistor PMOS es aproximadamente  $4.5 \lambda$ , lo que se debe de redondear a números enteros, asignando  $5 \lambda$  para el ancho del canal del transistor.

Con estos resultados, se realizó el diagrama esquemático en el software NI Multisim®, modificando algunos transistores bipolares, para aprovechar las dos tecnologías, ajustando los valores de  $W$  y  $L$  de acuerdo a los datos calculados, esta modificación se puede observar en la Figura 3.

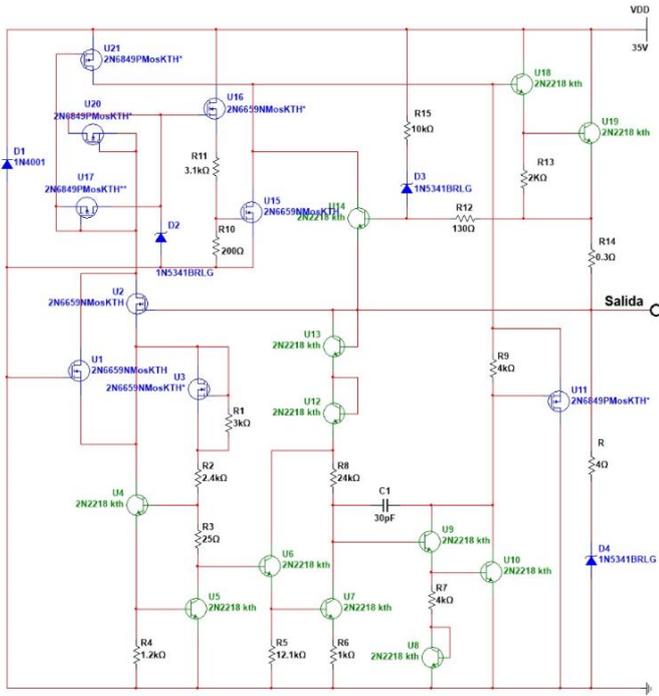


Figura 3. Simulación del diagrama con transistores BJT y CMOS modificados.

Durante la simulación, el regulador logró estabilizarse en 6.11V. Esta variación de voltaje podría ser causada por la falta de ajuste de las capacitancias de los transistores en el software Multisim®.

Pues se menciona que todas las uniones pn en el transistor MOS deben estar polarizadas en inversa durante el funcionamiento normal, y cada unión exhibe una capacitancia parásita dependiente del voltaje asociada con su región de agotamiento. Las capacitancias de las uniones entre la fuente y el sustrato, y entre el drenaje y el sustrato. (Gray, 2009).

Después de observar este comportamiento en el software NI Multisim®, se trasladó el circuito del regulador de voltaje al software The Electric (Figura 4), donde se llevó a cabo una nueva simulación en el esquemático mostrada en la Figura 5.

Al terminar de realizar las conexiones entre los elementos, se ejecutó la simulación, obteniendo un resultado de 5.524V, un valor mucho más favorable y cercano al voltaje que el regulador debería regular.

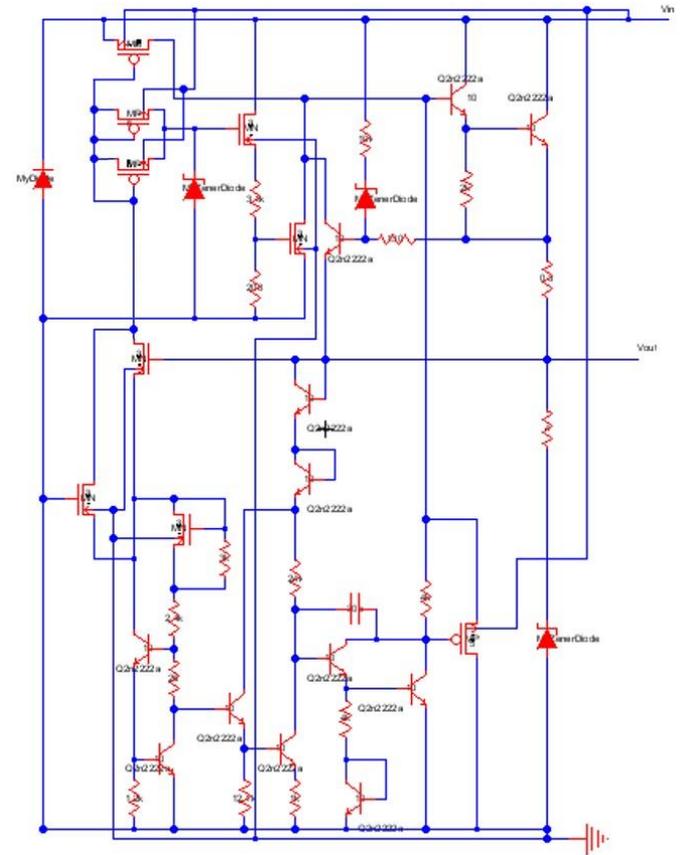


Figura 4. Diagrama esquemático del regulador de voltaje diseñado con el software de Electric.

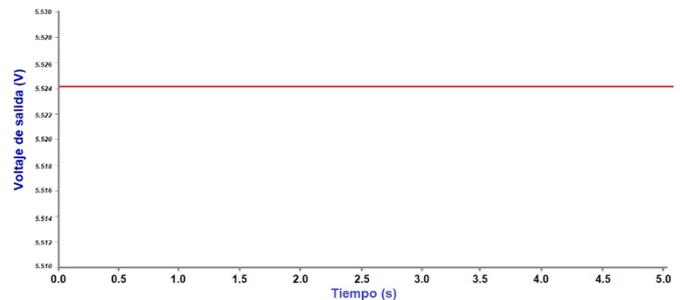


Figura 5. Resultado de la simulación del circuito de la figura 4 realizada con el software The Electric.

Obtenidos todos los valores de los datos esenciales, como W y L de los transistores MOSFET a utilizar, se crearon las bibliotecas en The Electric. Esto permitió realizar tanto el esquemático como el layout en este mismo software mostrado en la figura 6. Se observa el esquemático del transistor NMOS con los indicadores compuerta (G), drenador (D), fuente (S) y su conexión a tierra (GND). Los números 3 y 2 que se muestran hacen referencia a las medidas de W y L de los canales de los transistores, siendo  $W = 3\lambda$  y  $L = 2\lambda$ .

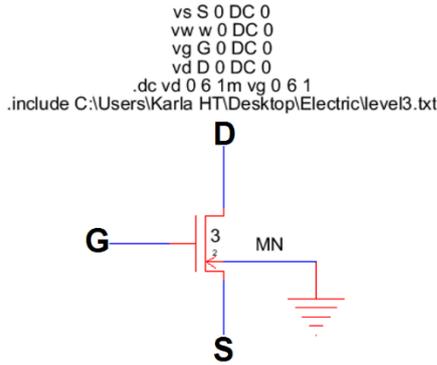


Figura 6. Esquemático del transistor NMOS con sus indicadores correspondientes de referencia.

En la Figura 7 se muestra el layout del transistor NMOS realizado en el software The Electric.

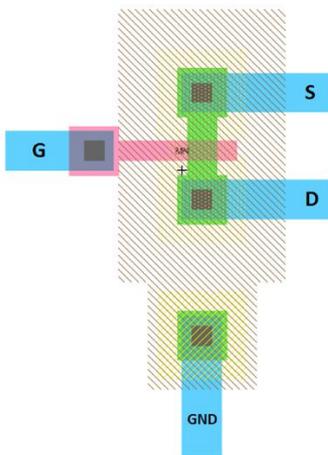


Figura 7. Layout del transistor NMOS creado en el software Electric.

En la figura 8 se muestra el layout en una vista de tercera dimensión del transistor NMOS de la Figura 7.

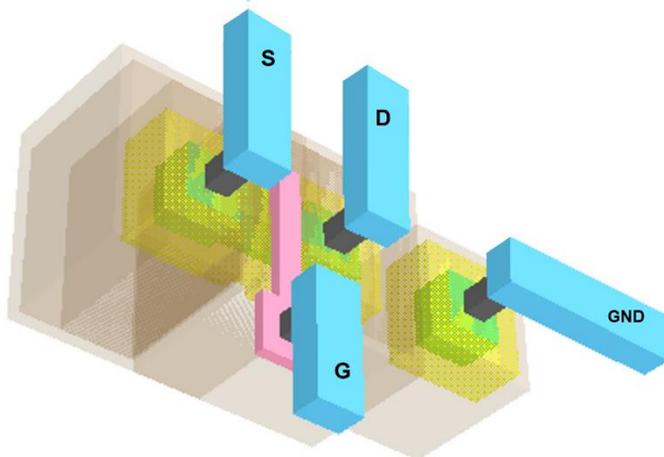


Figura 8. Vista en 3D del transistor NMOS diseñado.

Utilizando el software The Electric, se simuló el modelo del transistor NMOS con las dimensiones  $L=2\lambda$ ,  $W=3\lambda$  y  $VDD=6V$ . Se Realizó un barrido en DC para corroborar las curvas de corriente del transistor NMOS diseñado, mostrado en la Figura 9 y se puede observar que el transistor NMOS tiene a una corriente aproximada a  $521\mu A$ .

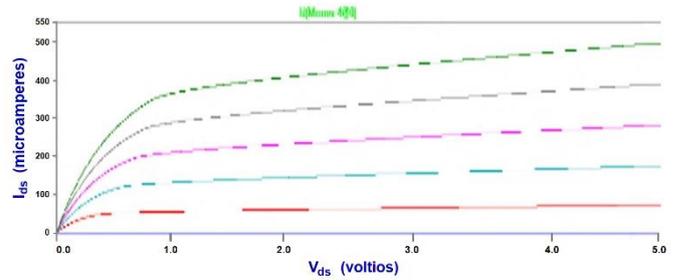


Figura 9. Simulación del modelo del transistor NMOS.

Para el transistor PMOS se realizó un proceso similar al del transistor NMOS, con la creación de su símbolo esquemático y sus correspondientes señalamientos, así como el código utilizado para su correcta ejecución, los números 5 y 2 que se muestran hacen referencia a las medidas de W y L de los canales de los transistores, siendo  $W = 5\lambda$  y  $L = 2\lambda$ , como se puede observar en la Figura 10.

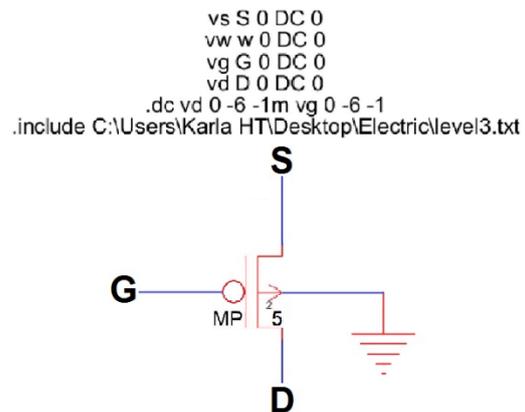


Figura 10. Esquemático del transistor PMOS con sus indicadores correspondientes de referencia.

Figura 11 se muestra la creación del layout del transistor PMOS en el software The Electric, con las medidas específicas del ancho y largo del transistor.

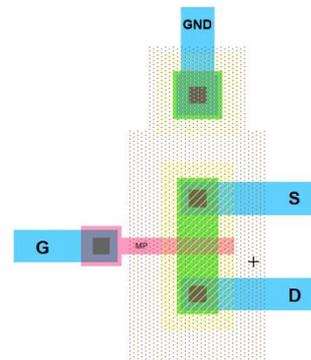


Figura 11. Layout del transistor PMOS creado en el software The Electric.

Para una mejor vista la Figura 12 presenta la visualización en tercera dimensión del transistor PMOS de la figura 11.

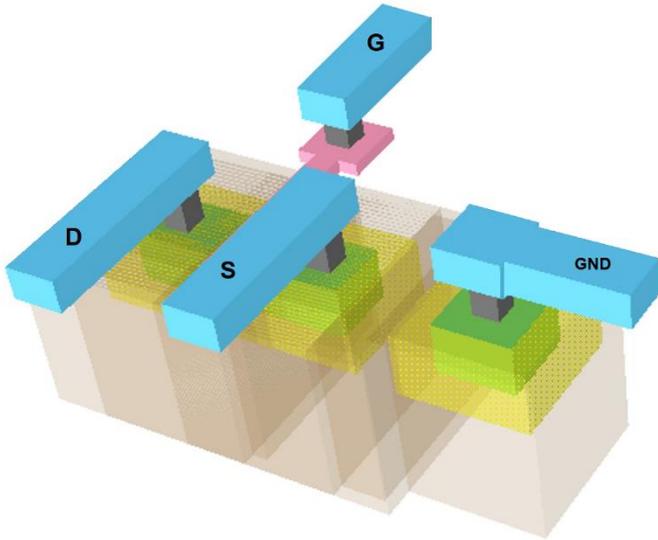


Figura 12. Vista en 3D del transistor PMOS diseñado.

Para la simulación del transistor PMOS (Figura 13), se utilizaron las medidas del ancho y largo del canal obtenidas previamente en (6) y (7), donde las dimensiones fueron las siguientes;  $L=2\lambda$ ,  $W=5\lambda$  y  $VDD=6V$ , obteniendo las curvas de corriente del diseño del transistor PMOS.

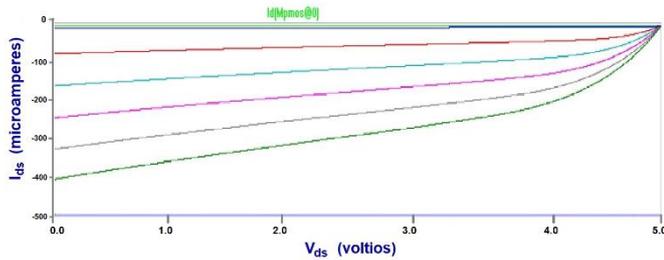


Figura 13. Simulación del modelo del transistor PMOS.

Debido a que el diseño del circuito del regulador de voltaje BiCMOS contiene más elementos que los transistores, se realizaron también el layout de éstos y uno de ellos fueron con las resistencias.

Al hacer el diseño, solo se tiene control sobre  $W$  y  $L$  del transistor y, al calcular el ancho y el largo las resistencias que se usan en el layout del circuito creado, se considerará el tipo de material con el cual serán fabricadas. El valor y el tamaño de estas resistencias pueden variar según el material utilizado. Los cálculos se realizaron teniendo en cuenta la Tabla 1; tomando estos datos, se procedió a realizar el cálculo de cada resistencia respectiva que fue utilizada.

**Fórmula para el cálculo de resistencias:**

$$\frac{L}{W} = \frac{R}{R_{Square}} \tag{9}$$

donde:

- $R$  será el valor máximo del material a realizar la resistencia.
- $R_{square}$  es el valor de la resistencia.

Tabla 1: Valores de los materiales de las resistencias ( $\Omega$ ).

Material	Mix	TyP	Max.
P+ active	50	70	100
N+ active	20	28	40
N- well (With Field implat)	2000	2500	3000
Poly1	15	27	30
Poly2	18	25	30
Metal1	0.05	0.06	0.06
Metal2	0.02	0.03	0.03
P- Substrate (ohm.com)	30	45	60

Considerando que  $L$  será igual a  $16\lambda$  y que  $W$  (ancho del canal de la resistencia) no puede ser menor a  $12\lambda$ .

Una vez calculadas todas las resistencias a ocupar, sustituyendo en (11) y con todos los demás elementos creados. También haciendo uso de layouts de elementos ya previamente en el software Electric, se procedió a conectar el circuito utilizando metal 1, metal 2 y metal 3 para evitar cortocircuitos en el diagrama.

Además, se llevaron a tierra los sustratos de los transistores NMOS y se conectaron los sustratos de los transistores PMOS a  $VDD$ . Una vez realizado el proceso de conexión, el circuito presenta la configuración mostrada en la Figura 14.

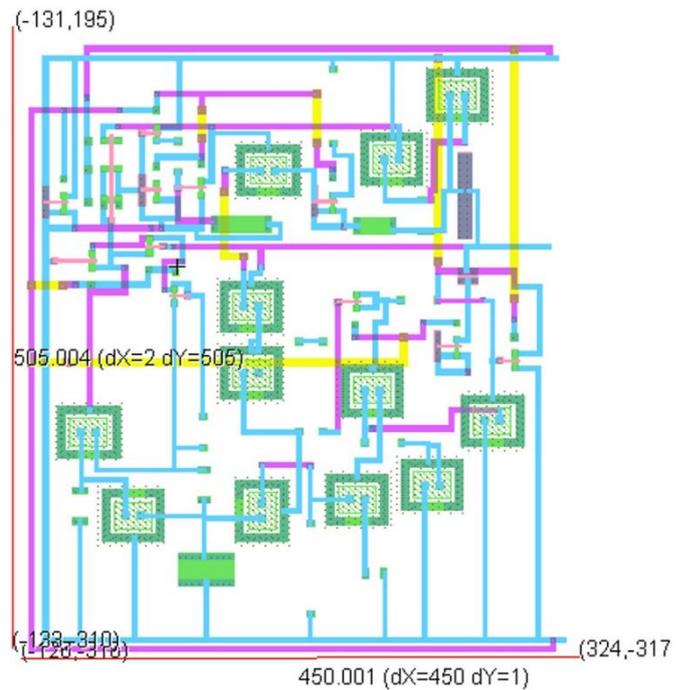


Figura 14. Layout del diseño del circuito completo creado.

Utilizando la herramienta de medición que ofrece el software Electric, se midió el diseño del layout del circuito, obteniendo un resultado de  $450.001\lambda$  de ancho y  $505.004\lambda$  de largo.

El software The Electric cuenta con una herramienta que permite visualizar el diseño del circuito creado. La figura 15

muestra vista completa del diseño del circuito en tercera dimensión.

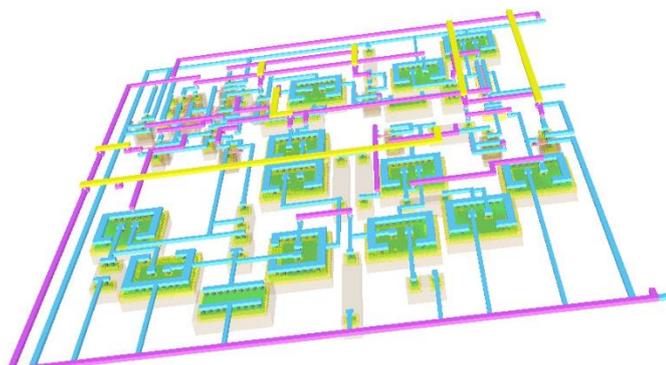


Figura 15. Visualización del diseño del circuito en 3D-

## 7. Conclusiones

Se realizó el análisis del regulador LM109/LM309 de 5V de Texas Instruments, para conocer y comprender mejor su funcionamiento de los dispositivos integrados que contiene, para entender como trabajan en conjunto todos los elementos integrados, conociendo que es un solo chip de silicio y bajo un microscopio, este chip de silicio es un mundo misterioso con demasiadas líneas. Este conocimiento se adquirió para tomar la decisión de implementar la innovación del diseño y funcionamiento del regulador de voltaje de 5V; tomando en cuenta la tecnología BiCMOS, destacando su importancia en la electrónica actual, especialmente en aplicaciones de alta demanda como la conectividad móvil.

También se realizaron los cálculos correspondientes para su la longitud (L) y el ancho (W) del canal de los transistores NMOS y PMOS, para continuar con el diseño de layout del circuito integrado; ya teniendo todos estos datos y la información necesaria para que fuera implementada en el diseño un regulador de voltaje de 5V basado en la tecnología BiCMOS, destacando sus ventajas en términos de eficiencia, velocidad de conmutación y bajo consumo de potencia. El uso de la tecnología BiCMOS se consideró esencial para estabilizar la corriente, amplificar la señal y proteger térmicamente al regulador. Esto garantiza un mejor rendimiento en aplicaciones avanzadas como las redes móviles. Además, se reconoce la importancia de desarrollar nuevas ideas en el diseño de estos circuitos para que puedan

adaptarse a las demandas tecnológicas futuras, aumentando su eficiencia en aplicaciones importantes.

## Agradecimientos

Expreso mi más sincero agradecimiento al Laboratorio de Microelectrónica del CEDAI-UAEH por brindar el espacio y los recursos necesarios para su desarrollo.

Dedico este trabajo a la memoria de Carolina Noemí Hernández Martínez.

## Referencias

- Alvarez, A. R. (1990). *BiCMOS technology and applications*. Kluwer Academic Publishers. New York.
- Baker, R. Jacob. (2010). *CMOS Circuit Design, Layout and Simulation*. WILEY, New Jersey.
- Daly, James C. y Galipeau, Denis P., (2018), *Analog BiCMOS Design Practices and Pitfalls* Pub. Location Boca Raton, FL, USA, Ed. CRC Press, DOI <https://doi.uaeh.elogim.com/10.1201/9781315217895>
- Electric. (2017). GNU Electric. Obtenido de <https://www.gnu.org/software/electric/>
- Ginés, D. A. Garcerán Hernández, V., Hinojosa Jiménez, J., José Alejandro López Alcántud, J. A., de la Cruz Martínez-Cabeza de Vaca Alajarán, J., Isidro Villó Pérez, I. y Zapata Pérez, J. (2019). *Circuitos y Funciones Electrónicas*. Ediciones UPCT. ISBN 978-84-16325-90-0. 376.
- Gray, Paul R., Hurst, Paul H., Lewis, Stephen H. y Meyer Robert G., (2009), *Análisis y Diseño de Circuitos Integrados, Analógicos*, Editorial Wiley, 5a. Ed.
- Hakan Çetinkaya, Alper Girgin, Tufan Coskun Karalar (2023), Fully integrated multi-level non-overlapping clock phase generator for pipelined ADCs in SiGe BiCMOS 0.13  $\mu\text{m}$ , *Microelectronics Journal*, Volume 139, 105840, ISSN 1879-2391, <https://doi.org/10.1016/j.mejo.2023.105840>.
- Hayt, William H. Jr, Kemmerly, Jack E. y Durbin, Steven M., (2007), *Análisis de circuitos en ingeniería*, Ed. Mc Graw-Hill.
- Razavi, B. (2017). *Design of analog CMOS integrated Circuits*, Second edition. New York.
- Texas Instruments. (2004). *LM109/LM309 5-Volt Regulator*. National Semiconductor. Literature Number: SNVS752A disponible en <https://www.ti.com/lit/ds/symlink/lm309.pdf>.