

Implementación de Controladores por Modos Deslizantes en un Convertidor Boost Implementation of Sliding Mode Controllers in a Boost Converter

A. J. Omaña-Butrón ^a, A. Leines-Martínez ^a, A. Ramírez-Díaz ^a, R. Galván-Guerra ^a, J. E. Velázquez-Velázquez ^{a,*}

^aUnidad Profesional Interdisciplinaria de Ingeniería Campus Hidalgo, Instituto Politécnico Nacional, 42162, Pachuca, Hidalgo, México.

Resumen

En este artículo se presenta la implementación de dos estrategias de control por modos deslizantes en un convertidor de potencia tipo Boost. Las estrategias escogidas son un modo deslizante convencional y un Super Twisting saturado. El algoritmo de control continuo es embebido en una tarjeta de desarrollo y la señal generada es inyectada en el convertidor mediante el uso de un modulador Sigma-Delta analógico. El controlador discontinuo se implementa analógicamente. Los algoritmos implementados aseguran la regulación de la corriente en los convertidores, aún cuando se presenten cambios no previstos en la carga del convertidor.

Palabras Clave:

Convertidores de Potencia, Control por Modos Deslizantes, Modulador Sigma-Delta

Abstract

In this paper, the implementation of two sliding modes control strategies in a Boost power converter is presented. The chosen strategies are a conventional sliding mode and a saturated super twisting. The continuous control algorithm is embedded in a development board and feed to the converter by using an analogue Sigma-Delta modulator. The discontinuous controller is implemented in hardware. The implemented algorithms assure the converter regulate a desired current, even when an unknown time varying load is considered.

Keywords: Power Converter, Sliding Modes Control, Sigma-Delta Modulator

1. Introducción

Los convertidores de potencia de CD-CD (Corriente Directa) tienen mucha importancia en aplicaciones contemporáneas y han sido investigados ampliamente en las últimas tres décadas. Son los candidatos ideales en numerosas aplicaciones como vehículos eléctricos e híbridos, celdas de combustible y otras (vea Sira-Ramirez and Rios-Bolivar (1994); Sira-Ramirez and Ortega (1995) y El Fadil and Giri (2007) para más información). El control de estos convertidores se ha implementado frecuentemente usando técnicas basadas en PWM y técnicas convencionales de control que se implementan con componentes discretos y circuitos integrados (Middlebrook and Cuk, 1976; Aime et al., 2007).

Los niveles de activación asociados al modo de operación de los convertidores requiere que los niveles de control sean digitales, esto es abierto-cerrado. Así las técnicas clásicas que

han sido aplicadas para el control de convertidores de CD-CD se basan en un modelo promedio. Donde la señal de control se alimenta al convertidor por medio de moduladores. En general, se manejan dos tipos de moduladores. Por un lado, el Modulador de Ancho de Pulso (PWM por sus siglas en inglés) (Kazimierczuk and Massarini, 1997) el cual genera una señal periódica donde el tiempo en el que la señal esta en alto o bajo se puede variar, pero manteniendo el periodo de la señal constante. Por otro lado, el Modulador Sigma-Delta ($M\Sigma\Delta$) el cual permite modular el periodo de la señal (Reiss, 2008).

En Mahdavi et al. (1997) un control promedio basado en PWM es propuesto. Padmanaban et al. (2017) implementa diferentes controles basados en control PI y técnicas de control inteligente para convertidores de potencia. Sin embargo estas estrategias no son robustas y solo pueden compensar pequeñas perturbaciones o incertidumbres constantes.

Aunado a esto, de acuerdo a Utkin (2013) el modo natu-

* Author de correspondencia: jvelazquezv@ipn.mx

Correo electrónico: aomana16@ipn.mx (A. J. Omaña-Butrón), aleinesm1601@alumno.ipn.mx (A. Leines-Martínez), ARD300898@gmail.com (A. Ramírez-Díaz), jvelazquezv@ipn.mx (J.E. Velázquez-Velázquez), rgalvang@ipn.mx (R. Galván-Guerra)

ral de operación de los convertidores de CD-CD es el abierto-cerrado, es decir, el convertidor es un sistema de estructura variable. Así, la técnica de control por modos deslizantes es la idónea para el control de estos sistemas, además de volverlos robustos antes cambios imprevistos en la carga. En Alsmadi et al. (2018); Oucheriah and Guo (2013); Mattavelli et al. (1997) y Mattavelli et al. (1993) se proponen estrategias de diseño de controladores por modos deslizantes de primer orden para diferentes tipos de convertidores. En general, las estrategias aplicadas por modos deslizantes han sido basadas en modos deslizantes de primer orden, ya que permiten asegurar que la señal de control se mantenga acotada y la señal de control solo toma dos valores (0, 1), i.e. abierto-cerrado. En Sira-Ramírez and Silva-Ortigoza (2006) se implementan este tipo de controladores en convertidores de potencia.

Como alternativa a este tipo de controladores se pueden emplear los controladores basados en el Algoritmo Super Twisting (Levant, 1993; Seeber and Horn, 2017) (STA por sus siglas en inglés). Este controlador es capaz de compensar perturbaciones Lipschitz mediante el uso de señales de control continua. Sin embargo, la señal de control puede no ser acotada, impidiendo su uso en convertidores de potencia. Recientemente Castillo et al. (2016) y Seeber and Horn (2019) propusieron un STA Saturado (SSTA) el cual garantiza que la señal de control se mantenga dentro de ciertos límites compensando en tiempo finito las perturbaciones o incertidumbres Lipschitz acotadas. Hasta donde los autores conocen, no se ha implementado controladores basados en STA en convertidores de potencia.

El uso de las señales de alta frecuencia para el control de los convertidores generan un fenómeno denominado rizo en sistemas electrónicos y castaño en sistemas de control (Utkin, 2013). En Ventura and Fridman (2016) se hace un estudio del castaño producido por los modos deslizantes, mostrando que los modos deslizantes continuos disminuyen el castaño cuando se manejan pasos de muestreo suficientemente pequeños.

El propósito de este artículo es diseñar y probar arquitecturas que permitan la implementación de algoritmos de control por modos deslizantes en convertidores de potencia de CD-CD. Dicha arquitectura es modular y se muestra la configuración necesaria para la implementación de algoritmos discontinuos y para algoritmos continuos. Se presenta la implementación de dos algoritmos de control por modos deslizantes en un convertidor de potencia de CD-CD tipo Boost para realizar tareas de regulación. Se considera un modo deslizante convencional (Sh-tessel et al., 2014) y un SSTA (Seeber and Horn, 2019). El modo deslizante convencional es construido de manera analógica siguiendo la arquitectura propuesta en Sira-Ramírez and Silva-Ortigoza (2006). Para alimentar al convertidor con una señal continua se utiliza un MΣΔ construido de manera analógica (Sira-Ramírez and Silva-Ortigoza, 2006) mientras que el SSTA es embebido en una tarjeta de desarrollo.

Este documento esta organizado como sigue: en la sección 2 se presentan los preliminares. En la sección 3 el diseño del prototipo utilizado es detallado. En la sección 4 se muestran los resultados de las simulaciones. La sección 5 esta dedicada a los resultados experimentales. Finalmente el trabajo termina con las conclusiones en la sección 6.

2. Preliminares

2.1. Convertidor tipo Boost

Un convertidor tipo Boost (Sira-Ramírez and Silva-Ortigoza, 2006) es un convertidor elevador de voltaje capaz de incrementar el voltaje del capacitor V por encima del voltaje obtenido de la fuente de voltaje E . En la Figura 1 se muestra el diagrama de este tipo de convertidor, donde se asumen elementos ideales.

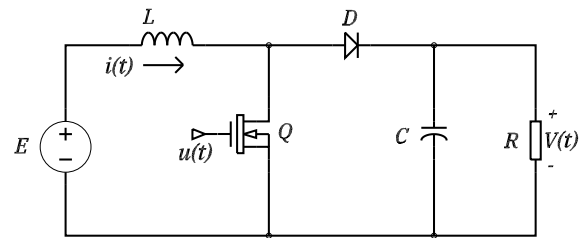


Figura 1: Circuito electrónico de un convertidor de potencia Boost.

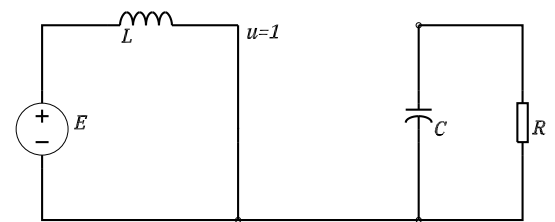


Figura 2: Circuito Boost: Cuando Q se encuentra cerrado.

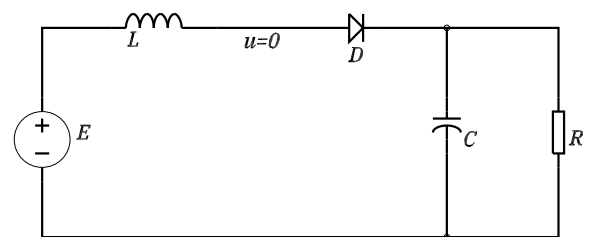


Figura 3: Circuito Boost: Cuando Q se encuentra abierto.

Debido a la presencia del transistor Q , que toma valores $u = 1$ y $u = 0$, que denota el estado abierto-cerrado del transistor, el convertidor conmuta entre dos estructuras. Las dos estructuras entre las cuales conmuta el convertidor se esquematizan en las Figuras 2 y 3.

El modelo matemático del convertidor (Sira-Ramírez and Silva-Ortigoza, 2006), donde i denota la corriente en el inductor L y v el voltaje en el capacitor C , esta dado por

- Si $u(t) = 1$,

$$\begin{aligned} L\dot{i}(t) &= E \\ C\dot{v}(t) &= -\frac{v(t)}{R}. \end{aligned}$$

- Si $u(t) = 0$,

$$\begin{aligned} L\dot{i}(t) &= -v(t) + E \\ C\dot{v}(t) &= i(t) - \frac{v(t)}{R}. \end{aligned}$$

Observe que el sistema conmutado anterior puede expresarse en forma bilineal como:

$$\begin{aligned} \dot{i}(t) &= -(1-u(t))\frac{v(t)}{L} + \frac{E}{L} \\ \dot{v}(t) &= (1-u(t))\frac{i(t)}{C} - \frac{Cv(t)}{R} \end{aligned} \quad (1)$$

donde la entrada de control $u(t) \in \{0, 1\}$. Para implementar leyes de control continuas en este convertidor se puede utilizar dos técnicas:

- PWM: Genera una señal cuadrada con frecuencia constante donde el ciclo de trabajo se puede modificar.
- MΣΔ: El ciclo de trabajo es constante, pero la frecuencia se modula para generar una señal equivalente a una analógica en el intervalo $[0, 1]$.

2.2. Modulador Sigma-Delta

El MΣΔ (Reiss, 2008) convierte una señal suave, analógica en una señal digital, que toma valores de 0 y 1. Este modulador esta definido como

$$\begin{aligned} \dot{z}(t) &= \xi(t) \\ \dot{x}(t) &= \frac{1}{2}(1 + \text{sign}(\sigma(t))) \\ \sigma(t) &= z(t) - x(t) \end{aligned} \quad (2)$$

donde ξ es la señal suave de entrada, x es la salida del modulador. El MΣΔ permite utilizar controladores basados en control promedio, y adecuar algoritmos de control suaves a plantas con entradas discretas. Lo que lo hace la elección adecuada para la implementación de algoritmos continuos por modos deslizantes para convertidores de CD-CD.

2.3. Modos Deslizantes de Primer Orden

En convertidores de potencia, debido a sus características de entradas conmutadas. La ley de control debe garantizar que el sistema alcance la superficie deslizante,

$$S = \{i(t) : \sigma(t) = 0\}. \quad (3)$$

Si el error es negativo $\sigma < 0$, la corriente deseada es mayor que la corriente medida, por lo que se requiere incrementar la corriente ($\dot{i}(t) > 0$) por ende $u = 1$. En caso contrario, que el

error sea negativo, la corriente debe decrementarse por lo que $u = 0$. Entonces la ley de control obtenida es

$$u(t) = \begin{cases} 0, & \sigma(t) < 0 \\ 1, & \sigma(t) > 0 \end{cases}. \quad (4)$$

Observe que la ley de control anterior es un controlador por modos deslizantes de primer orden (Sira-Ramirez and Ortega, 1995; Shtessel et al., 2014) de la forma

$$u(t) = \frac{1}{2}(1 + \text{sign}(\sigma(t))).$$

La frecuencia de conmutación en los modos deslizantes ideales es infinita, sin embargo en la práctica debido a retardos de los sensores e interruptores no ideales, crean un efecto denominado castaño o rizo en los sistemas electrónicos (Utkin, 2013).

2.4. Algoritmo Super-Twisting Saturado

El SSTA (Seeber and Horn, 2019) es un algoritmo de segundo orden acotado que asegura que puede realizar la misma tarea que realizan los modos deslizantes de primer orden pero mediante el uso de señales de control continua. Este algoritmo asegura que se cumpla el objetivo de control en tiempo finito, haciendo al sistema insensible ante perturbaciones Lipschitz acopladas y acotadas. Las condiciones de diseño de este controlador están dadas por el siguiente teorema.

Teorema 1 (Seeber and Horn (2019)). *Considere el sistema*

$$\dot{s}(t) = u(t) + \psi(t) \quad (5)$$

con una perturbación acotada Lipschitz ψ , i.e. $\|\dot{\psi}\| \leq \Psi_{max}$, $\|\psi\| \leq M$. Usando la ley de control

$$\begin{aligned} u(t) &= \text{sat}_U(-k_1[s(t)]^{\frac{1}{2}} + w(t)) \\ \dot{w}(t) &= -k_2[s(t)]^0, \end{aligned} \quad (6)$$

donde $[\cdot]^p = |\cdot|^p \text{sign}(\cdot)$ y

$$\text{sat}_U(y) = \begin{cases} y & \text{si } \|y\| \leq M \\ M[y]^0 & \text{si } \|y\| > M \end{cases};$$

con la ganancia del STA diseñada tal que

$$k_1 > \sqrt{K_2 + \Psi_{max}}, \text{ y } k_2 > \Psi_{max}.$$

Entonces las variables de deslizamiento s , \dot{s} y \ddot{s} convergen global exactamente al origen después de un transitorio finito, i.e. $s = \dot{s}(t) = \ddot{s}(t) = 0$ para todo $t > t_r$, donde t_r es el tiempo de alcance y la señal de control se mantiene acotada en $[-M, M]$ para todo $t \geq 0$.

Como se mostró en Seeber and Horn (2019), las ganancias del STA propuestas por Levant (1998)

$$k_1 = 1.5\sqrt{\Psi_{max}}, \text{ y } k_2 = 1.1\Psi_{max}$$

satisfacen el teorema anterior. Por simplicidad, en esta artículo se emplean estas ganancias.

3. Diseño del Prototipo

3.1. Convertidor Boost

El convertidor Boost es un circuito de amplio uso a nivel industrial que exhibe un comportamiento no lineal debido a su sistema de conmutación. Este convertidor transforma corriente directa a corriente directa, en el que la salida de tensión es mayor a la de la entrada; también se puede decir que es un tipo de fuente de alimentación conmutada que contiene elementos que almacenan energía, tales como capacitores e inductores, y además debe contener elementos semiconductores usados como interruptores (diodo y transistores).

El funcionamiento del sistema consiste básicamente en dos conmutaciones, realizada por el estado de conducción del transistor. La función del diodo será permitir el paso de corriente en dirección al capacitor y evitar que la corriente almacenada en el capacitor regrese, ya que se requiere, que, al desconectar la fuente de alimentación del capacitor, se suministre corriente a la resistencia de carga mediante la descarga del capacitor. El funcionamiento de la conmutación del transistor es el de cargar y descargar la energía del inductor, generando un corto con respecto a la fuente de alimentación para la carga y para la descarga, el transistor deja pasar la corriente hacia el diodo que irá posteriormente directo al capacitor para la carga de este.

De acuerdo con Hart (2011) los valores de los componentes para la realización de las simulaciones y del sistema físico se determinan a partir de los regímenes permanentes del circuito. La señal de voltaje con la que se desea alimentar la carga y que corresponde al voltaje V_o deseado en el capacitor esta dada por

$$V_o = \frac{E}{1 - D}$$

donde D es el ciclo de trabajo y E el voltaje de alimentación del circuito. Las ecuaciones que definen los valores mínimos que toman L y C están definidas por

$$L_{min} = \frac{D(1 - D)^2 R}{2f} \quad \text{y} \quad C_{min} = \frac{D}{fR(Rizo)}$$

donde R es la resistencia de carga, f es la frecuencia de operación y $Rizo$ es el voltaje de rizo.

El valor del ciclo de trabajo D se determina con el valor de la fuente de alimentación E y el voltaje deseado de la carga V_o . Una vez que el circuito llega a régimen permanente, se requiere que haya el mínimo voltaje de rizado posible, por lo tanto, se propone un rizo de 0.02 %. La resistencia de carga a utilizar es $R = 560\Omega$, el valor de voltaje de alimentación del circuito es $E = 12V$ y frecuencia de operación $f = 5kHz$. Entonces para elevar el voltaje de salida al valor $V_o = 45V$ se obtienen los valores de $D = 0.733$, $L_{min} = 2.98mH$ y $C_{min} = 1309\mu F$. El capacitor debe soportar por lo menos 45V continuos y el inductor 3A dado que se estará utilizando una fuente de 10A. Los parámetros escogidos del convertidor Boost se resumen en la Tabla 1.

Tabla 1: Parámetros convertidor Boost.

Componente	Descripción	Valor
R	Resistencia de carga	560 Ω
f	Frecuencia de trabajo	5 kHz
E	Voltaje de alimentación de entrada	12V
$Rizo$	Porcentaje de rizado en el voltaje del capacitor	0.02 %
V_o	Voltaje de salida del convertidor	45V
D	Ciclo de trabajo	75 %
L	Inductor	10mH a 5A
C	Capacitor	2200 μF a 50V

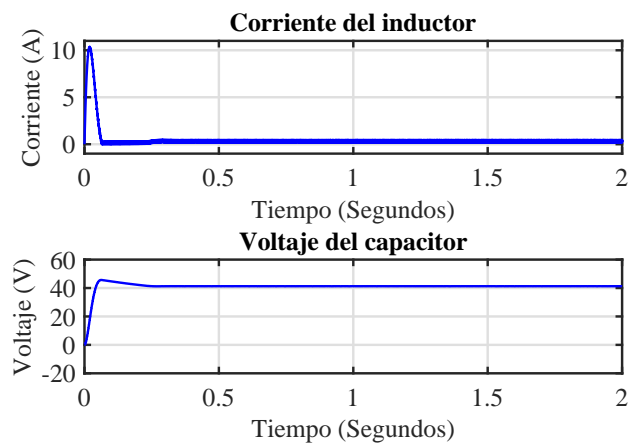


Figura 4: Corriente en el inductor y voltaje en el capacitor dados por la simulación del convertidor Boost con $R = 560\Omega$.

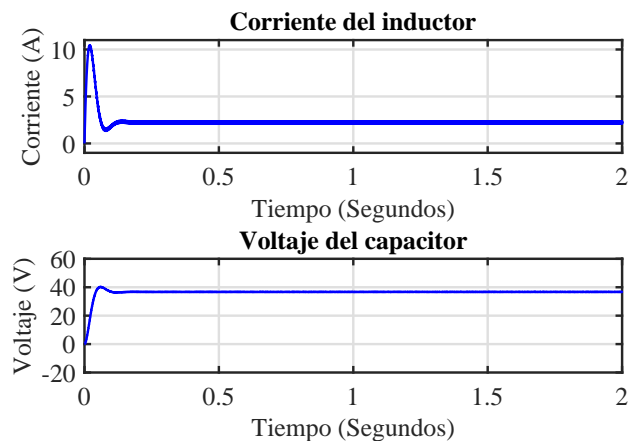


Figura 5: Corriente en el inductor y voltaje en el capacitor dados por la simulación del convertidor Boost con $R = 60\Omega$.

Para verificar que el diseño del convertidor satisfaga las condiciones de diseño, se realizó una simulación. En la Figura 4 se muestra la corriente del inductor y el voltaje de salida respectivamente.

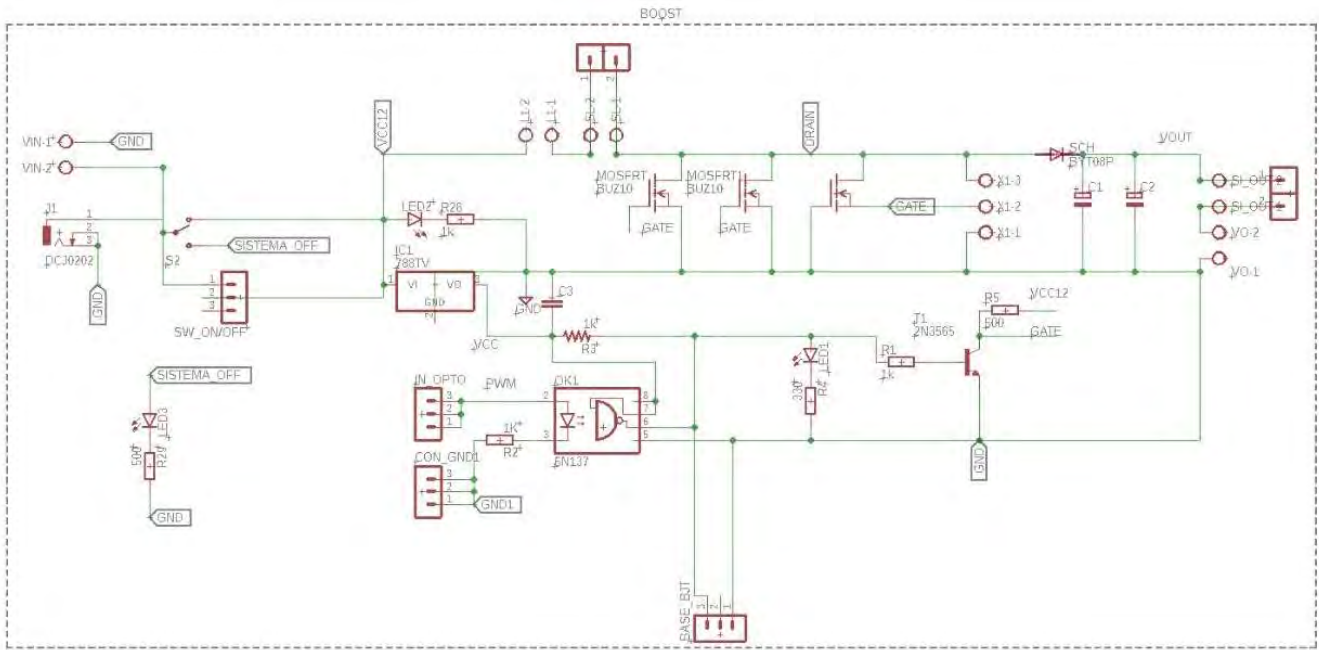


Figura 6: Diagrama eléctrico del circuito Boost físico.

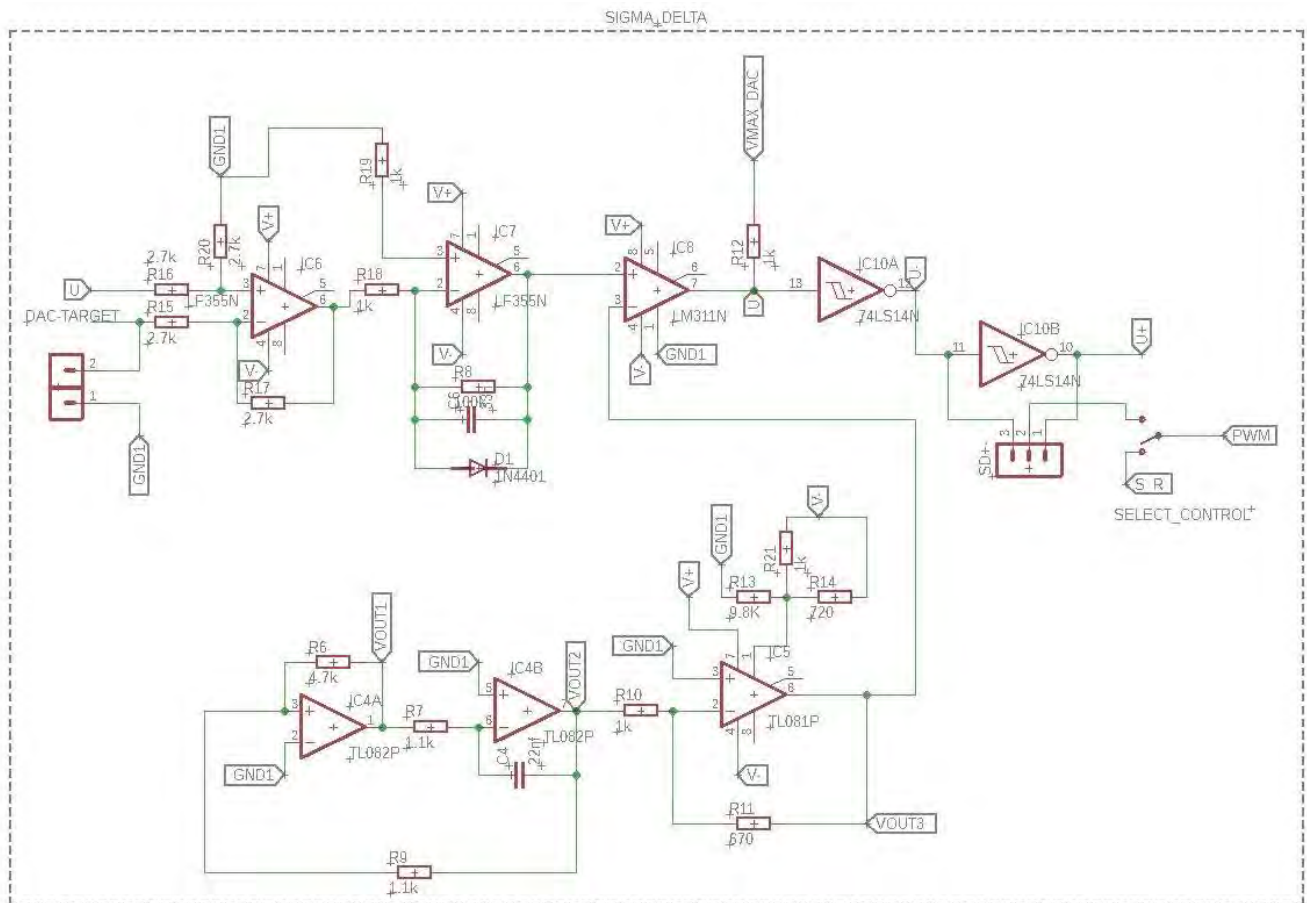


Figura 7: Implementación física del MΣΔ.

Observe que el convertidor diseñado alcanza correctamente los objetivos deseados. Sin embargo, al cambiar el valor de resistencia de carga, el sistema no es capaz de alcanzar las condiciones de diseño. En la Figura 5 se muestra la corriente del inductor y voltaje del capacitor respectivamente, considerando una resistencia de carga en el circuito de 60Ω.



Figura 8: PCB del convertidor Boost físico.

Esto muestra que el sistema no es robusto ante cambios en la carga, y eso ocurre principalmente por que la planta se encuentra en lazo abierto.

Una vez validado el diseño se procede a la construcción del convertidor. El PCB del convertidor Boost se muestra en las Figuras 6 y 8.

Para realizar el control, se requirió instrumentar el convertidor. Para medir la corriente se utilizó un sensor de corriente analógico de efecto hall ACS723 de Spark-Fun. Para medir el voltaje en el capacitor se empleó un divisor de voltaje.

En la Figura 9 se muestran las conexiones internas del sistema.

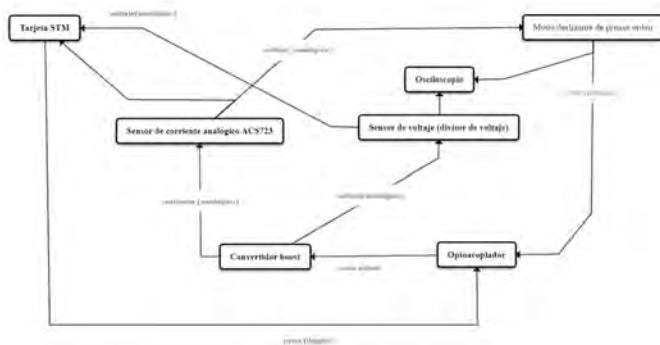


Figura 9: Estructura general de las conexiones del sistema, implementando un modo deslizante de primer orden y un super twisting saturado.

3.2. Modo Deslizante de Primer Orden

Como primer controlador, se construye un modo deslizante de primer orden. Para el diseño del circuito se utiliza electrónica analógica para hacer que la respuesta de corrección sea rápida y posibilite el trabajar a diferentes frecuencias en dependencia a la carga asignada a la salida del circuito Boost y corrija desviaciones provocadas por perturbaciones en la carga. Este circuito

se utilizó para controlar la corriente del inductor en el circuito Boost, el circuito del controlador recibe como entrada el error entre la referencia de corriente y la señal de la lectura del sensor de corriente. Así, usando el error, el controlador genera una señal de salida (entrada del MOSFET) que lleva al sistema a trabajar alrededor de la corriente de referencia.

El diagrama electrónico del circuito relevador Sira-Ramírez and Silva-Ortigoza (2006) es mostrado en la Figura 10.

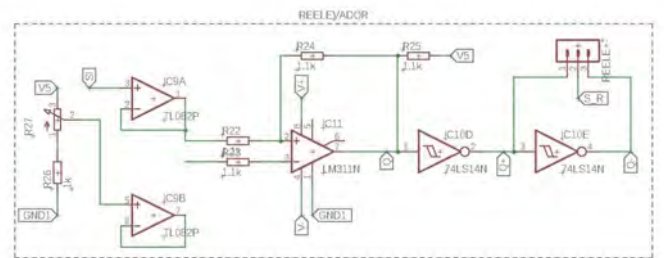


Figura 10: Implementación física del controlador por modos deslizantes de primer orden.

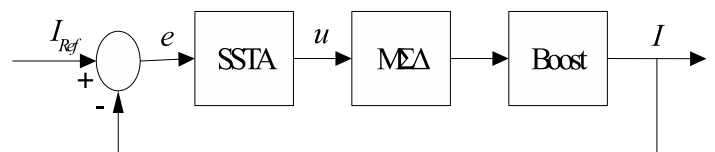


Figura 11: Diagrama de bloques SSTA.

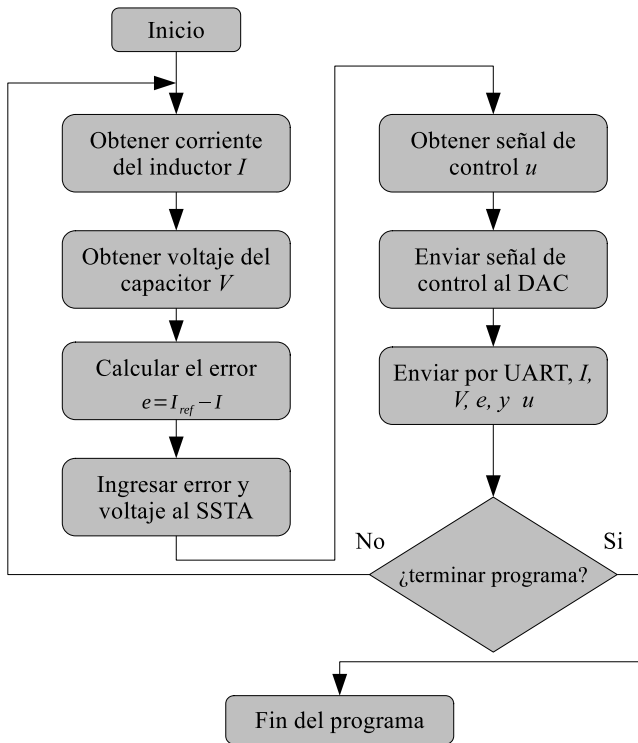


Figura 12: Diagrama de flujo del algoritmo de control.

3.3. Super Twisting Saturado

Este controlador fue embebido en la tarjeta de desarrollo STM32F407VG Discovery de STM. Para facilitar la codificación de este algoritmo de control, el programa de la tarjeta se realizó en Simulink mediante el toolbox Waijung. El diagrama de bloques del SSTA es mostrado en la Figura 11.

Se utilizaron dos ADC, uno de ellos toma los datos enviados por el sensor de corriente ACS723 de Sparkfun, el otro ADC toma los datos del divisor de voltaje implementado para la medición de voltaje en la salida del Boost. El periodo de muestreo de estos fue establecido en 0.0005 segundos. Los datos adquiridos por el ADC del micro-controlador presentan ruido por lo que se utiliza un filtro promedio móvil con una ventana de 10 muestras. El diagrama de flujo del algoritmo implementado es presentado en la Figura 12.

Como se menciona en la sección 2.4 de este artículo, el SSTA tiene como salida una señal continua, para alimentar al convertidor se utiliza un DAC el cual alimenta a un M Σ A. El periodo de muestreo del DAC fue configurado al igual que el ADC en 0.0005 segundos. El circuito M Σ A implementado se muestra el diagrama de la Figura 7 (Sira-Ramírez and Silva-Ortigoza, 2006).

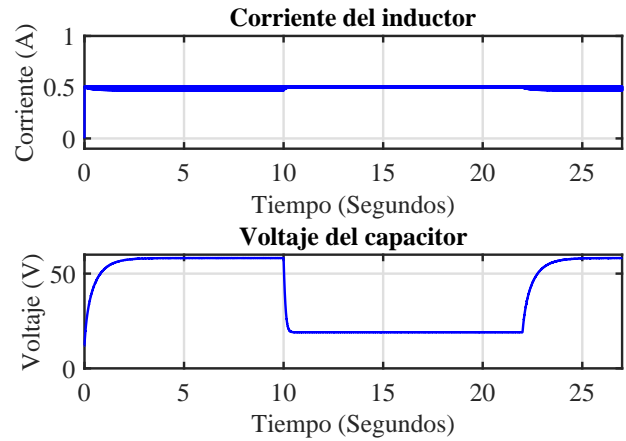


Figura 13: Corriente en el inductor y voltaje en el capacitor del sistema Boost implementando un modo deslizante de primer orden y aplicando cambio de resistencia de carga.

4. Simulaciones

4.1. Modo Deslizante de Primer Orden

Antes de realizar la implementación, se realizaron simulaciones de los controladores para verificar su funcionamiento. Se simula el comportamiento del convertidor Boost con un controlador por modos deslizantes de primer orden considerando resistencias de carga de 560 Ω y 60 Ω . El objetivo de control es asegurar que la corriente del inductor se mantenga alrededor de la referencia de 0.5 A.

Las gráficas del voltaje del capacitor y corriente del inductor se muestran en la Figura 13, donde la resistencia de carga es de 560 Ω y a los 10s se agrega un cambio de resistencia para que la carga sea de 60 Ω ; la corriente de referencia del inductor en 0.5A. En la Figura 14 se muestra el comportamiento del error en la corriente del inductor.

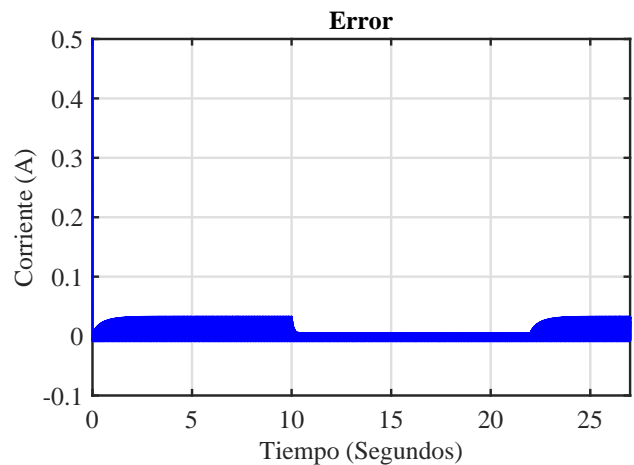


Figura 14: Gráfica del error en la corriente en el inductor.

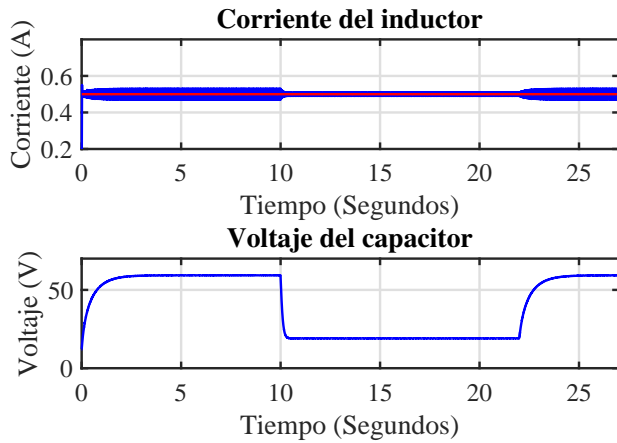


Figura 15: Resultados de corriente y voltaje en la carga obtenidos en la simulación con $\psi_{max} = 1500$.

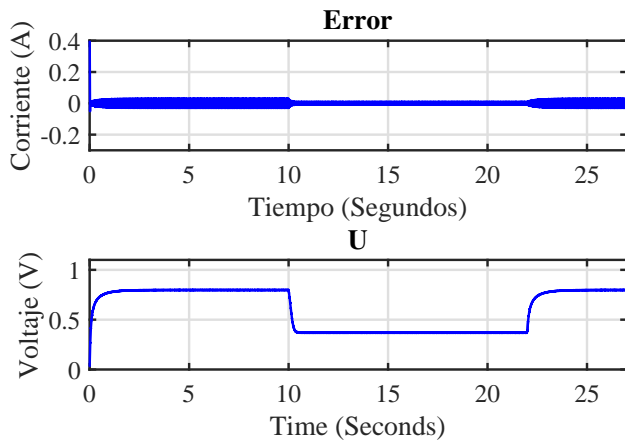


Figura 16: Error y señal de control obtenidos en la simulación con $\psi_{max} = 1500$.

Se observa que al implementar un modo deslizante de primer orden en el circuito Boost, el comportamiento del voltaje en ambos casos es diferente. Sin embargo, la corriente en el inductor, que es el parámetro de interés, no presenta cambios, a pesar de las modificaciones realizadas en la resistencia de carga; en consecuencia se dice que el sistema es robusto ante perturbaciones, ya que la modificación de la carga no afecta a la salida.

4.2. Super Twisting Saturado

El SSTA se simula considerando un cambio de carga 560Ω a 60Ω en el segundo 10. Se considera una referencia de $0.5A$, las ganancias del SSTA se calcularon de acuerdo al Teorema 1 con $\Psi_{max} = 1500$. Las Figuras 15 y 16 muestran los resultados de la simulación.

Como el objetivo de control es la corriente, el voltaje puede cambiar dependiendo la carga que le sea puesta a la planta para que la energía sea conservada, por lo que en la gráfica del voltaje se observa una disminución de este de $60V$ a $20V$.

5. Resultados Obtenidos

5.1. Modo Deslizante de Primer Orden

La estrategia de control por modos deslizantes de primer orden es implementada en el prototipo del convertidor Boost. El sistema comienza desde el tiempo cero trabajando con una resistencia de carga de 560Ω , alrededor del segundo 0.8 se coloca una perturbación que lleva a que la resistencia de carga sea de 60Ω . Los resultados obtenidos en el sistema se muestran en la Figura 17.

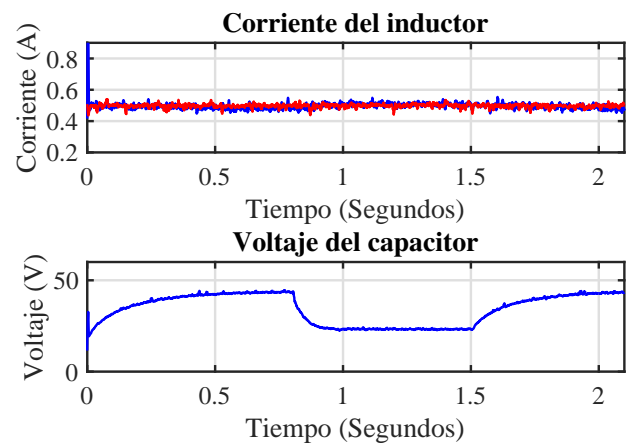


Figura 17: Corriente en el inductor y voltaje en el capacitor del convertidor Boost implementando un modo deslizante de primer orden y aplicando cambio de resistencia de carga.

Observe que el sistema con el modo deslizante es robusto, ya que las perturbaciones en la resistencia de carga no provocan cambios que modifiquen la corriente deseada. El sistema se regula a sí mismo, cambiando el voltaje del capacitor para conservar el valor de referencia. Para analizar de una manera más detallada la respuesta del sistema, en la Figura 18 se presenta el error de la corriente de referencia con respecto a la real.

El error en la corriente permanece alrededor de 0, a simple vista no se puede determinar el momento en el que se introduce el cambio de resistencia por que permanece constante en todo momento y esto ocurre durante toda la muestra, por lo tanto, se visualiza que al aplicar esta estrategia de control, se hace el convertidor insensible ante las perturbaciones.

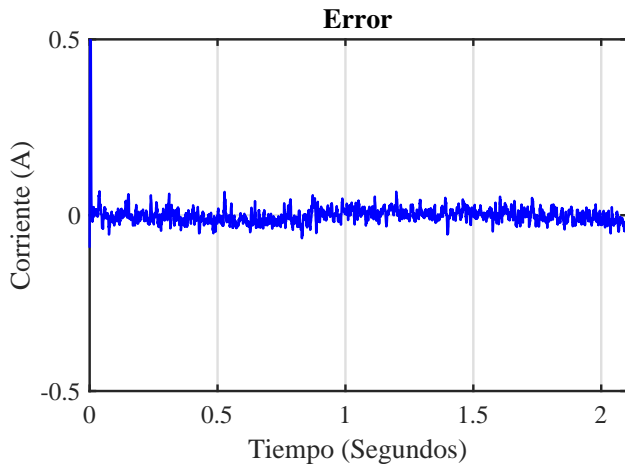
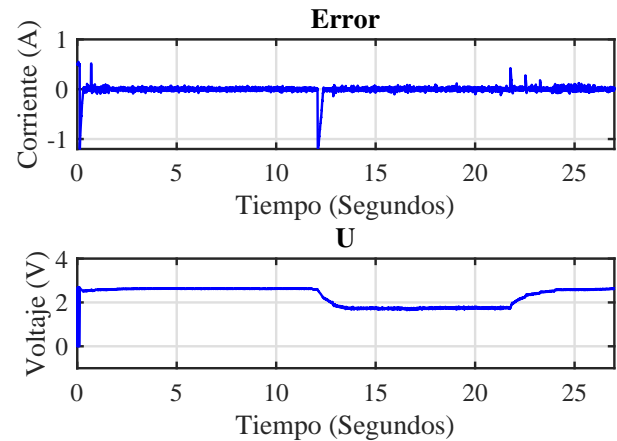
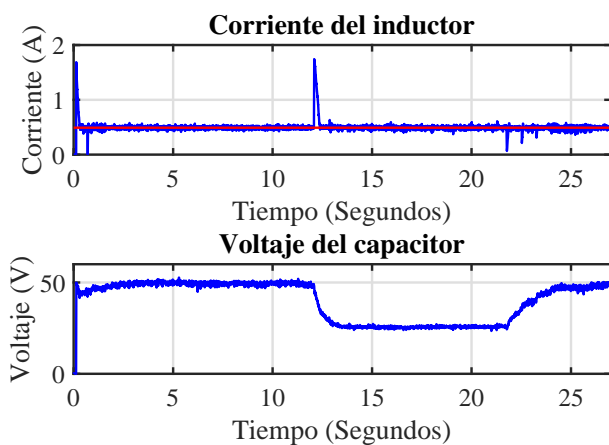


Figura 18: Gráfica del error en la corriente en el inductor.

Figura 20: Gráficas de error y señal de control con $\psi_{max} = 1500$.

5.2. Super Twisting Saturado

El algoritmo de control SSTA es implementado en el convertidor considerado las condiciones de diseño mostradas en la sección 4.2. Se considera una referencia constante de 0.5A. Se inicia con una carga de 560Ω , aproximadamente en el segundo 13 la carga es cambiada a 60Ω , en esta prueba se fija $\psi_{max} = 1500$. El resultado se muestra en la Figura 19. El error y la señal de control son mostrados en la Figura 20.

Figura 19: Gráficas de la corriente y voltaje con $\psi_{max} = 1500$.

En las figuras anteriores se observa como el error tiende a cero rápidamente manteniendo la corriente en el objetivo de control. Note que cuando el sistema es perturbado alrededor del segundo 13, la convergencia del controlador se pierde y la respuesta del sistema muestra un pico que alcanza 1.7A pero es corregido rápidamente por el controlador llevando la corriente al objetivo de control. Esto es debido a que el SSTA es robusto ante perturbaciones tipo Lipschitz y la perturbación considerada en el experimento no cumple esta condición ya que es un cambio abrupto en el valor de la carga y esto ocasiona que el SSTA pierda su convergencia. En la Figura 20 se puede ver como la señal de control es continua.

6. Conclusiones

En este artículo se propone una arquitectura que permite la implementación de algoritmos por modos deslizantes continuos y discontinuos y se implementa, hasta donde los autores saben, por primera vez un modo deslizante continuo en un convertidor de potencia. El uso de controladores por modos deslizantes en convertidores CD-CD frente a los métodos de control convencionales ofrece ventajas por la robustez que los caracteriza. Cuando la aplicación requiere que el voltaje o la corriente permanezcan constantes incluso cuando el sistema se vea afectado por cambios en la carga la mejor opción es implementar algoritmos de control por modos deslizantes.

Agradecimientos

Los autores agradecen el apoyo económico de la Secretaría de Investigación y Posgrado del Instituto Politécnico Nacional SIP-IPN, proyectos: 20200687 y 20202256, y del Programa Institucional de Formación de Investigadores del IPN por las becas otorgadas.

Referencias

- Aime, M., Gateau, G., Meynard, T. A., Feb 2007. Implementation of a peak-current-control algorithm within a field-programmable gate array. IEEE Transactions on Industrial Electronics 54 (1), 406–418. DOI: 10.1109/TIE.2006.885501
- Alsmadi, Y. M., Utkin, V., Haj-ahmed, M. A., Xu, L., 2018. Sliding mode control of power converters: Dc/dc converters. International Journal of Control 91 (11), 2472–2493. URL: <https://doi.org/10.1080/00207179.2017.1306112> DOI: 10.1080/00207179.2017.1306112
- Castillo, I., Steinberger, M., Fridman, L., Moreno, J., Horn, M., Dec 2016. Saturated super-twisting algorithm based on perturbation estimator. In: 2016 IEEE 55th Conference on Decision and Control (CDC). pp. 7325–7328. DOI: 10.1109/CDC.2016.7799400
- El Fadil, H., Giri, F., June 2007. Backstepping based control of pwm dc-dc boost power converters. In: 2007 IEEE International Symposium on Industrial Electronics. pp. 395–400. DOI: 10.1109/ISIE.2007.4374630
- Hart, D. W., 2011. Power electronics, 1st Edition. McGraw-Hill, New York. URL: <https://www.mheducation.com/highered/product/power-electronics-hart/M9780073380674.html>

- Kazimierczuk, M. K., Massarini, A., Feb 1997. Feedforward control of dc-dc pwm boost converter. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications* 44 (2), 143–148.
DOI: 10.1109/81.554332
- Levant, A., 1993. Sliding order and sliding accuracy in sliding mode control. *Int. J. Control* 58 (6), 1247–1263.
URL: <https://doi.org/10.1080/00207179308923053>
- Levant, A., 1998. Robust exact differentiation via sliding mode technique. *Automatica* 34 (3), 379–384.
- Mahdavi, J., Emadi, A., Toliyat, H. A., Oct 1997. Application of state space averaging method to sliding mode control of pwm dc/dc converters. In: *IAS '97. Conference Record of the 1997 IEEE Industry Applications Conference Thirty-Second IAS Annual Meeting. Vol. 2. pp. 820–827 vol.2.*
DOI: 10.1109/IAS.1997.628957
- Mattavelli, P., Rossetto, L., Spiazzi, G., Jan 1997. Small-signal analysis of dc-dc converters with sliding mode control. *IEEE Transactions on Power Electronics* 12 (1), 96–102.
DOI: 10.1109/63.554174
- Mattavelli, P., Rossetto, L., Spiazzi, G., Tenti, P., June 1993. General-purpose sliding-mode controller for dc/dc converter applications. In: *Proceedings of IEEE Power Electronics Specialist Conference - PESC '93. pp. 609–615.*
DOI: 10.1109/PESC.1993.471989
- Middlebrook, R. D., Cuk, S., June 1976. A general unified approach to modelling switching-converter power stages. In: *1976 IEEE Power Electronics Specialists Conference. pp. 18–34.*
DOI: 10.1109/PESC.1976.7072895
- Oucheriah, S., Guo, L., Aug 2013. Pwm-based adaptive sliding-mode control for boost dc-dc converters. *IEEE Transactions on Industrial Electronics* 60 (8), 3291–3294.
DOI: 10.1109/TIE.2012.2203769
- Padmanaban, S., Grandi, G., Blaabjerg, F., Wheeler, P., Siano, P., Hammami, M., January 2017. A comprehensive analysis and hardware implementation of control strategies for high output voltage dc-dc boost power converter. *International Journal of Computational Intelligence Systems* 10 (1), 140–152.
URL: <http://eprints.nottingham.ac.uk/36925/>
DOI: doi:10.2991/ijcis.2017.10.1.10
- Reiss, J., 01 2008. Understanding sigma-delta modulation: The solved and unsolved issues 56.
- Seeber, R., Horn, M., 2017. Stability proof for a well-established super-twisting parameter setting. *Automatica* 84, 241 – 243.
URL: <http://www.sciencedirect.com/science/article/pii/S000510981730328X>
DOI: <https://doi.org/10.1016/j.automatica.2017.07.002>
- Seeber, R., Horn, M., July 2019. Guaranteeing disturbance rejection and control signal continuity for the saturated super-twisting algorithm. *IEEE Control Systems Letters* 3 (3), 715–720.
DOI: 10.1109/LCSYS.2019.2917054
- Shtessel, Y., Edwards, C., Fridman, L., Levant, A., 2014. *Sliding Mode Control and Observation*, 1st Edition. Birkhäuser, New York, NY.
DOI: <https://doi.org/10.1007/978-0-8176-4893-0>
- Sira-Ramirez, H., Ortega, R., Dec 1995. Passivity-based controllers for the stabilization of dc-to-dc power converters. In: *Proceedings of 1995 34th IEEE Conference on Decision and Control. Vol. 4. pp. 3471–3476 vol.4.*
DOI: 10.1109/CDC.1995.479122
- Sira-Ramirez, H., Rios-Bolivar, M., Oct 1994. Sliding mode control of dc-to-dc power converters via extended linearization. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications* 41 (10), 652–661.
DOI: 10.1109/81.329725
- Sira-Ramirez, H., Silva-Ortigoza, R., 2006. *Control Design Techniques in Power Electronics Devices*, 1st Edition. Springer, London.
DOI: <https://doi.org/10.1007/1-84628-459-7>
- Utkin, V., 2013. Sliding mode control of dc/dc converters. *Journal of the Franklin Institute* 350 (8), 2146 – 2165.
URL: <http://www.sciencedirect.com/science/article/pii/S0016003213000975>
DOI: <https://doi.org/10.1016/j.jfranklin.2013.02.026>
- Ventura, U. P., Fridman, L., June 2016. Chattering measurement in smc and hosmc. In: *2016 14th International Workshop on Variable Structure Systems (VSS). pp. 108–113.*
DOI: 10.1109/VSS.2016.7506900