





Diseño de un convertidor digital-analógico con Tecnología CMOS, para Aplicaciones en Microelectrónica

Design of an analog-digital converter with CMOS Technology, for Applications in Microelectronics

J. L. González-Vidal ^a, A. Hernández-Ramírez ^{a,*}, M. A. Veloz-Rodríguez ^b, R. Ángeles Vázquez-García ^b
J. J. Raygoza-Panduro ^c

^a Área Académica de Computación y Electrónica, Universidad Autónoma del Estado de Hidalgo, 42184, Mineral de la Reforma, Hidalgo, México.

^b Área Académica de Ciencias de la Tierra y Materiales, Universidad Autónoma del Estado de Hidalgo, 42184, Mineral de la Reforma, Hidalgo, México.

^c Facultad de Ingeniería de la Universidad de Guadalajara, CUCEI, 44860, Guadalajara, Jalisco, México.

Resumen

En este trabajo se describe la relevancia de la conversión de señales eléctricas discretas a señales en el dominio del tiempo, en otras palabras, la conversión digital analógica. Para ello existe el convertidor digital a analógico (CDA), el cual permite la utilización de señales en modo de corriente o voltaje variantes en el tiempo, las cuales se utilizan para interactuar con el mundo real, ya que por lo general las señales analógicas son utilizadas por los actuadores, las bocinas, las antenas, etc. Los CDA constan de varios subcircuitos como las fuentes y espejos de corriente, los pares diferenciales, los arreglos R-2R y, se explican y diseñan para conformar un CDA completo, la simulación y el diseño asistido por computadora de un CDA utilizando transistores de la tecnología CMOS, fueron cruciales para este diseño.

Palabras Clave: Convertidor digital-analógico, CDA, CMOS.

Abstract

In this work, the relevance of the conversion of discrete electrical signals to signals in the time domain, in other words, the digital analog conversion is described. For this reason, there is the digital to analog converter (DAC), which allows the use of signals in time-varying current or voltage mode, which are used to interact with the real world, since analog signals are generally used by actuators, horns, antennas, etc. DACs consist of various subcircuits such as current sources and mirrors, differential pairs, R-2R arrays, there were explained and designed to make up a complete DAC, computer-aided design and simulation of an DAC using transistors of the CMOS technology, were crucial to this design.

Keywords: Digital-analog converter, DAC, CMOS.

1. Introducción

La electrónica moderna se basa principalmente en el uso de voltajes y corrientes en modo de corriente alterna o directa (ca y cd); con el desarrollo de los sistemas digitales modernos, las aplicaciones digitales, se convierten en una herramienta muy poderosa para manipulación de información, ya sea para su transmisión, codificación y almacenamiento. Las aplicaciones más famosas como las

computadoras, tabletas electrónicas, teléfonos celulares, televisiones inteligentes, y casi todos los aparatos modernos utilizan sistemas digitales cuyos transistores se encuentran en el rango de los micrómetros, para su óptimo funcionamiento, esto hace que el mundo piense que la electrónica analógica está en desuso u obsoleta (Chen, Yeh, Kao, & Wang, 2014). Pero en realidad, el mundo no funcionaría sin la electrónica analógica, la cual se encarga generalmente de las señales en nodo de corriente alterna; por ejemplo, un reproductor de

*Autor para la correspondencia: he344181@uaeh.edu.mx

Correo electrónico: jlvidal@uaeh.edu.mx (José Luis González-Vidal), he344181@uaeh.edu.mx (Arturo Hernández-Ramírez), mveloz@uaeh.edu.mx (María Aurora Veloz-Rodríguez), rosavg@uaeh.edu.mx (Rosa Ángeles Vázquez-García), juan.rpanduro@academicos.udg.mx (Juan José Raygoza-Panduro).

audio convierte la información digital codificada de una canción en formato mp3 en su señal eléctrica analógica equivalente, la cual excita la bocina del reproductor. Los CDA se pueden aplicar como circuitos integrados monolíticos o como la etapa de entrada de circuitos electrónicos de tarjetas digitales.

2. Marco teórico

La electrónica moderna se basa principalmente en el uso de conversiones analógicas-digitales, éstas requieren de un circuito electrónico cuya función sea procesar señales eléctricas analógicas en información con niveles de voltajes, usualmente entre 5V para los circuitos clásicos y 1V para circuitos modernos de bajo consumo de potencia, para los cuales se estandariza el circuito y se entiende que son 1 lógicos, generalmente los 0 lógicos corresponden a niveles bajos de voltaje como 0V, aunque en ocasiones se pueden manejar voltajes negativos para dichos niveles bajos.

Es bien sabido que, los sistemas digitales pueden realizar la manipulación de su información con una gran velocidad y precisión, y en las más modernas aplicaciones de audio y video de ultra alta resolución (Coughling & Driscoll, 2006). Así mismo existen circuitos capaces de realizar una función inversa a un CAD. Son llamados Convertidores Digital-Analógico (CDA), para este caso, la salida digital de la computadora se conecta a un CDA, que la convierte a un voltaje o corriente proporcional a la información de bits que tiene a su entrada. El actuador es un circuito o dispositivo que realiza una acción para el control de la variable física, regida por la señal analógica que proviene del CDA. En la figura 1 se muestra el diagrama a bloques de un sistema completo de convertidores digital-analógico y analógico digital con el bloque digital, para el procesamiento de la información (Coughling & Driscoll, 2006; Franco, 2014).

2.1. Convertidor digital-analógico

El CDA es un circuito electrónico que tiene la característica de que conecta un sistema digital con un sistema analógico, en sus terminales de entrada se introduce una palabra binaria de N bits y, genera a la salida una señal analógica en modo de voltaje, $V_o(t)$, que corresponde al valor numérico de la representa la palabra digital. La salida del CDA es la suma ponderada de los valores asignados a cada uno de los N bits y los factores de ponderación equivalen a las potencias sucesivas de la base (2^0 ; 2^1 ; 2^2 ; ...; 2^N), por lo que el bit menos significativo (LSB) recibe la ponderación más baja $2^0 = 1$, de forma que cuando está presente en la palabra digital aporta a la señal analógica de salida, $V_o(t)$, una componente proporcional a un cierto valor de referencia ($1V_{ref}$).

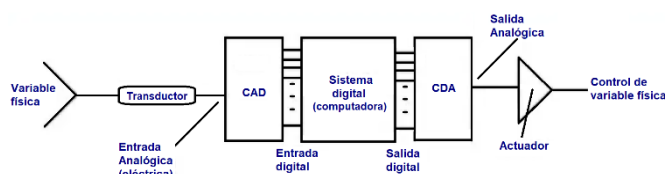


Figura 1. Diagrama a Bloques de los convertidores analógicos-digitales (CAD) y digital-analógico (CDA) que utilizan para conectar la computadora con el mundo analógico.

El siguiente bit se pondera con $2^1 = 2$ y aporta a $V_o(t)$ una componente igual a $2V_{ref}$. Análogamente para el resto de los bits, hasta llegar al más significativo (MSB) que se pondera con 2^{N-1} , dando lugar a un valor analógico en función del tiempo del tipo:

$$V_o(t) = \pm V_{ref} (A_1 2^{N-1} + A_2 2^{N-2} + \dots + A_N 2^0) 2^{-N} \quad (1)$$

Donde V_{ref} es el voltaje de referencia y el término 2^{-N} se incluye para normalizar el rango de los voltajes de salida. Los coeficientes A_i son los bits de la palabra digital. Esto produce una suma ponderada donde el bit menos significativo A_N , se pondera con $\frac{V_{ref}}{2^N}$ y, el más significativo A_1 se pondera con $\frac{V_{ref}}{2}$. Con una palabra de N bits se pueden obtener 2^N configuraciones diferentes, por lo que la señal analógica, $V_o(t)$ estará definida en estos 2^N valores. Así, cuanto mayor es el número de bits, más pequeños son los valores de la respuesta del convertidor (Coughling & Driscoll, 2006; Franco, 2014).

2.2 Características de un CDA:

Resolución. La figura 2a muestra el símbolo del convertidor digital analógico de 4 bits; cada entrada digital requiere una señal eléctrica que represente un 1 lógico o bien un 0 lógico. D_0 es el bit menos significativo, LSB. D_3 es el bit más significativo, MSB. En la figura 2b, el voltaje de salida analógica V_o se grafica contra 16 posibles palabras de entrada digital. También V_o se muestra en función del bit menos significativo. La resolución se define en dos formas:

- La resolución es el número de valores distintos de salida analógica que puede ser suministrados por un CDA. En el caso de un convertidor de n bits, se tiene:

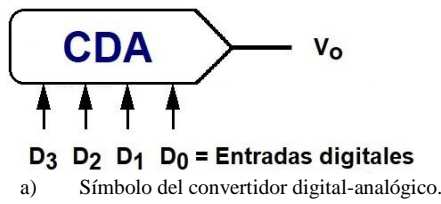
$$Resolucion = 2^n \quad (2)$$

- La resolución se define también como la razón de cambio en el voltaje de salida de producido por un cambio del bit menos significativo en la entrada digital (Coughling & Driscoll, 2006; Franco, 2014).

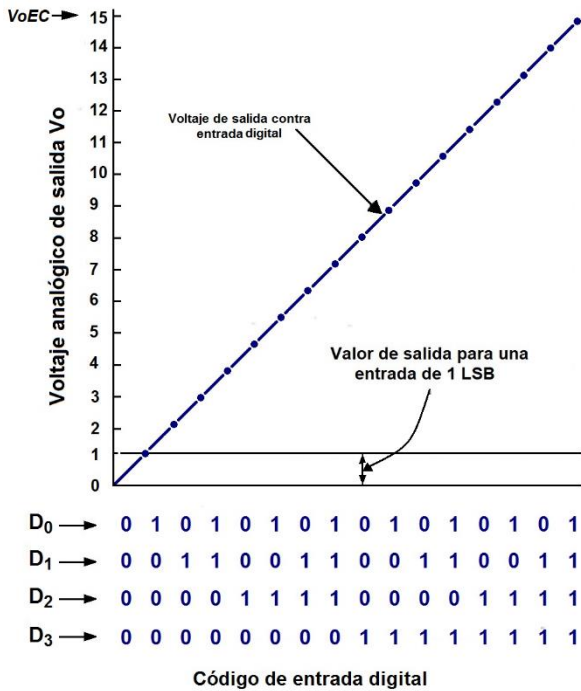
Para calcular la resolución con esta definición, se necesitan dos datos contenidos en las hojas de información: el voltaje obtenido de salida a escala completa V_oEC y el número de entradas n, por lo que V_oEC se define como el voltaje resultante cuando todas las entradas digitales son 1; por lo tanto, la resolución puede calcularse mediante:

$$Resolucion = \frac{V_oEC}{2^n - 1} \quad (3)$$

En la figura 2(b) hay $n = 4$ entradas digitales, en consecuencia, V_o tendrá $2^4 = 16$ valores de 0 a 15. Nótese que $V_oEC = 15V$ cuando la palabra de entrada digital es 1111. El valor decimal del 1111 binario es $(2^4 - 1) = 16 - 1 = 15$. Así pues, la resolución es igual a $15V / 15 = 1V / LSB$.



Resolución =



b) Gráfica del voltaje analógico de salida contra el código digital de entrada de un CDA de 4 bits.

Figura 2. Convertidor digital analógico, a) símbolo del dispositivo, b) características de entrada y salida.

3. Desarrollo y resultados

Descripción del circuito. El circuito diseñado se muestra en la figura 3, está basado en el DAC0808 de Texas Instruments® (Texas Instruments, 1999) que es fabricado con transistores bipolares; El CDA fue diseñado con transistores de la tecnología CMOS y, consta de ocho entradas U1-U8 para las señales digitales conectadas a las compuertas de los transistores derechos de la primera fila; diez fuentes de corriente I1-I10 de 500mA, I1 alimenta la etapa del voltaje de referencia V_{REF}, I2 está conectada a las compuertas de los transistores izquierdos de la primera fila de pares diferenciales, en el caso de la compuerta del transistor dependerá del voltaje que se le suministre a la entrada VCC, las fuentes I3-I10 alimentan los pares diferenciales de la primera fila.

Los drenadores de la primera fila de pares diferenciales están conectados a las compuertas de los de la segunda fila, dependiendo de los valores; dependiendo de los valores de las señales de entrada U1-U8, los pares diferenciales conducirán y sus corrientes alimentarán al arreglo 2R-R, encargado de la conversión de los datos analógico-digital.

Durante la primera parte del desarrollo, se realizó el análisis de distintas secciones, para analizar y comprender el funcionamiento de cada una de forma independiente dando como resultado una mejor comprensión de su

funcionamiento, para proseguir con un enfoque general que nos facilitara realizar su migración de tecnología de BJT a CMOS

Fuentes de corriente. De acuerdo con la hoja de especificaciones, el DAC0808 se requiere de una corriente de salida de 5mA, se realiza una fuente con transistores CMOS (Q1 y Q2) en específico se utilizó la configuración en PMOS, como se muestra en la figura 4. Para el cálculo de los valores de la resistencia, se propusieron los siguientes datos (Paul R. Gray, 2009; Razavi, 2017).

$$W = 5\mu\text{m}, L = 1\mu\text{m} \tag{4}$$

$$\beta_p = 31,1 \frac{\mu\text{A}}{\text{V}^2} \tag{5}$$

donde W y L son el ancho y la longitud del canal y β_p es el factor de amplificación. El voltaje VDD, viene delimitado por el voltaje máximo de alimentación que soporta el CI, en este caso son 18V. A continuación se muestra la fórmula requerida para determinar la corriente de salida.

$$I_{DI} = I_{ref} = 0.5\beta_p \frac{W}{L} (V_{gs} - 0.7)^2 \tag{6}$$

Sustituyendo los datos la ecuación resultante queda de la siguiente forma.

$$5\text{mA} = 0.5(31.1\mu\text{A}/\text{V}^2) \frac{5\mu\text{m}}{1\mu\text{m}} (V_{gs} - 0.7)^2 \tag{7}$$

despejando V_{gs} , quedaría de la siguiente manera.

$$V_{gs} = 0.7\text{V} + \sqrt{\frac{0.005\text{A}}{0.50\mu\text{A}/\text{V}^2}} = 8\text{V} \tag{8}$$

Una vez se obtenga el valor de V_{gs} , se puede determinar la resistencia de entrada mediante ley de Ohm:

$$R = \frac{VDD - V_{gs}}{I_{ref}} = \frac{18\text{V} - 8\text{V}}{0.005\text{A}} = 2\text{K}\Omega$$

El funcionamiento de una fuente de corriente básica (espejo) es replicar la corriente de entrada I_{ref} a I_o .

Par diferencial. El convertidor digital analógico diseñado, consta de 8 pares diferenciales en configuración PMOS, cada par diferencial consta de dos transistores PMOS idénticos, Q3 y Q4, mostrado en a figura 5, cuyas fuentes están unidas y polarizadas por una fuente de corriente constante I , dicha fuente de corriente suele implementarse con un circuito MOSFET del tipo de la figura 4 (Paul R. Gray, 2009; Razavi, 2017).

La red R-2R es una arquitectura del CDA muy común. Esto utiliza sólo dos valores de resistencias, sus valores no importan tanto mientras 2R sea dos veces más grande que R. Esto hace que los CDA R-2R sean muy escalables. Independientemente de cuantos bits sea el DAC, seguirá habiendo sólo necesidad de dos valores de resistencias (Coughling & Driscoll, 2006; Franco, 2014).

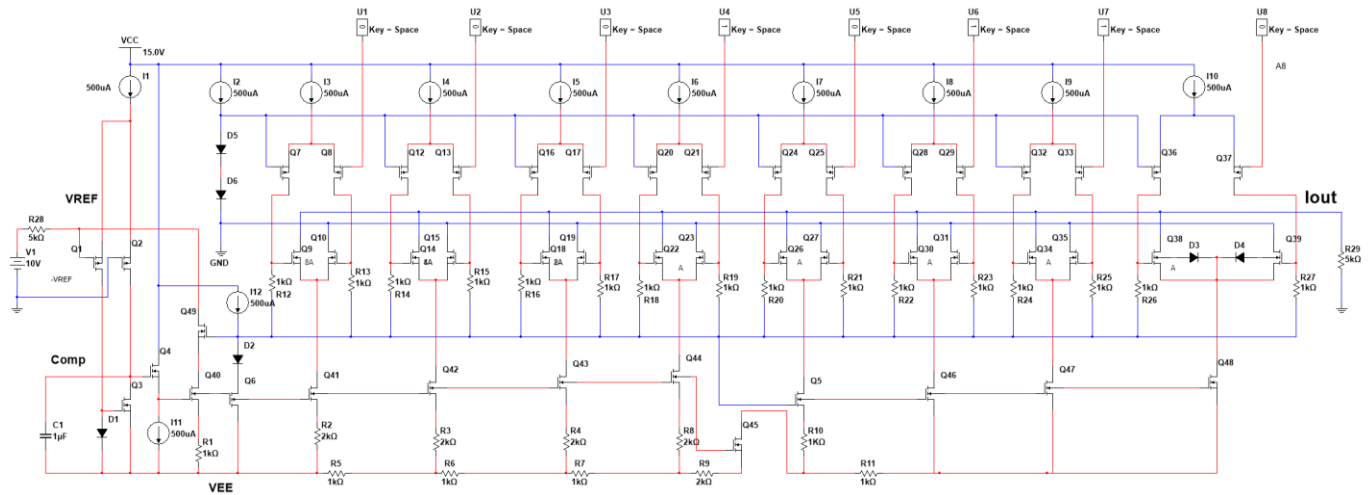


Figura 3. Diagrama esquemático del CDA con transistores CMOS.

La figura 6 muestra una red de escalera de R-2R red de 4 bits.

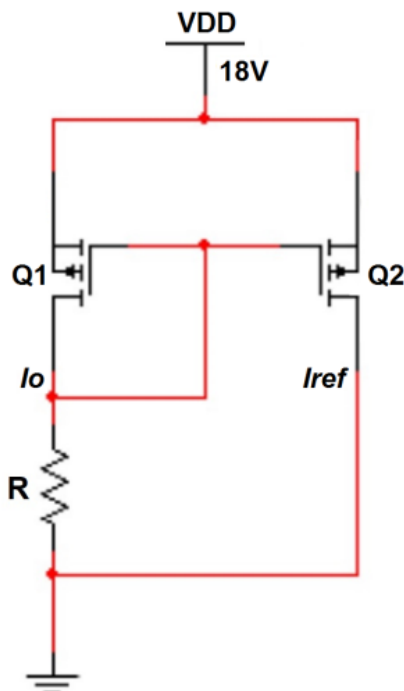


Figura 4. Fuente de corriente CMOS

Esta red divisora utiliza el teorema de Thevenin para finalmente obtener la resistencia equivalente de Thevenin para toda la red de R (Hayt, Kemmerly, & Durbin, 2019). Cada etapa permitirá el doble de la tensión que la etapa previa.

En este diseño, si el V_{ref} es de 5 V, entonces mientras más alejada esté la fase izquierda de LSB, sólo sería capaz de producir 0.3125 V, moviéndose de izquierda a derecha, la tensión de salida proporcional sería

$$\frac{X_0}{16} + \frac{X_1}{8} + \frac{X_2}{4} + \frac{X_3}{2} \quad (9)$$

Esto es representativo de todas las entradas digitales, X_0 es el LSB y X_3 es el MSB. Utilizando una referencia de 5 V nos daría:

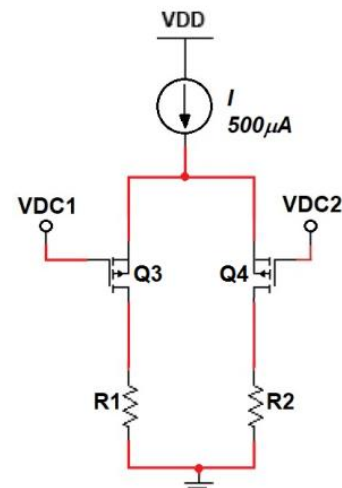


Figura 5. Par diferencial PMOS.

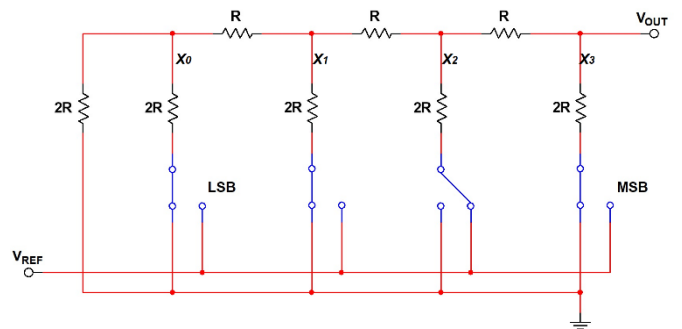


Figura 6. Diagrama esquemático de un CDA R-2R.

$$\frac{5}{16} = 0.3125V \quad (10)$$

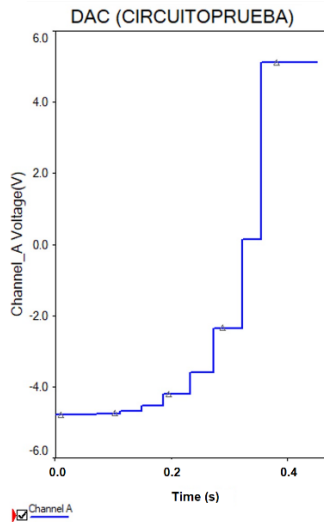


Figura 7. Resultados al colocar de manera progresiva los estados en alto del circuito prueba.

Por la misma lógica, para encontrar cual sería el voltaje analógico para el bit más significativo sería posible tomar las siguientes:

$$\frac{5}{2} = 2.5V \tag{11}$$

Para una mejor comprensión del CDA, se conecta un amplificador operacional en modo de amplificador inversor al LSB; por medio de las siguientes ecuaciones se obtienen los voltajes para las respectivas combinaciones de bits

$$Resolución = I_O = \frac{I_{ref}}{2^n} = \frac{1}{2^n} \frac{V_{ref}}{R} \tag{12}$$

$$I_{sal} = (Resolución)(D) \tag{13}$$

$$V_O = -(Resolución)(R_f)D \tag{14}$$

Sobrescribiendo la ecuación anterior queda

$$V_O = -\left(\frac{V_{ref}}{R} \frac{1}{2^n} R_f\right) D \tag{15}$$

Simulación del Circuito con base a la tecnología BJT.

En la segunda parte del desarrollo se realizó la simulación del circuito del CDA, siguiendo las conexiones que establecidas en la hoja de especificaciones. Para comprobar que el correcto funcionamiento del circuito, se realizó un circuito prueba con el DAC0808 de la librería de NI Multisim V 14.1 y otro circuito con transistores bipolares para verificar cual es el comportamiento ideal del DAC0808, para posteriormente recrear las mismas conexiones en circuito y determinar si el comportamiento con transistores CMOS es similar. Las figuras 7 y 8 muestran los comportamientos de los circuitos de prueba de la librería de NI Multisim. Las simulaciones del circuito con transistores bipolares se muestran en las figuras 9 y 10.

En la tercera parte del desarrollo se realizaron los cálculos necesarios para el cambio de la tecnología bipolar a la CMOS, para ello, se requiere conocer la corriente I_{bc} que pasa por el BJT, que será la corriente utilizada para delimitar W y L , de los transistores CMOS.

Se utiliza la fórmula en saturación para el PMOS:

$$I_{ds} = \beta_p \frac{(V_{gs} - |V_{thn}|)^2}{2} \tag{16}$$

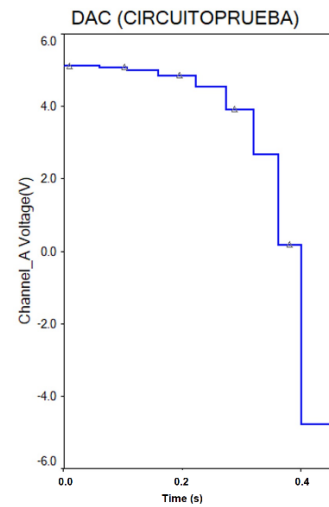


Figura 8. Resultados al colocar de manera progresiva los estados en bajo del circuito prueba.

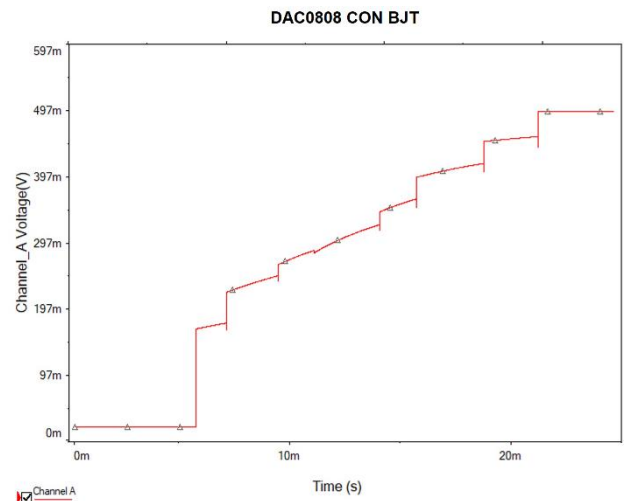


Figura 9. Resultados al colocar de manera progresiva los estados en alto del circuito a base de tecnología BJT.

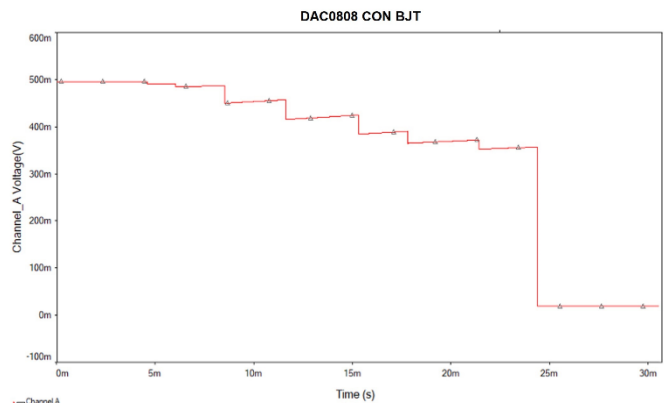


Figura 10. Resultados al colocar de manera progresiva los estados en bajo del circuito a base de tecnología BJT.

Donde V_{gs} e I_{ds} los obtendremos de las corrientes y voltajes V_{be} e I_{ce} .

Por ejemplo, para el cálculo de W y L del transistor PMOS, se realiza lo siguiente:

Sabiendo que:

- $I_{ce} = I_{ds} = 500\mu A$,
- $V_{be} = V_{gs} = 757mV$,
- $V_{thp} = 1,17V$,
- $L_p = 1\mu m$.

Sustituyendo en (16):

$$500\mu A = 31.1 \frac{W}{1\mu m} \frac{\mu A}{V^2} \frac{(0.757V - |1.17|)^2}{2} \quad (17)$$

Despejando W tenemos

$$W_p = \frac{500\mu A * 1\mu m}{0.085285V * 31.1 \frac{\mu A}{V^2}} = 189.14\mu m \quad (18)$$

Para el caso de un transistor NMOS.

Sabiendo que:

- $I_{ce} = I_{ds} = 500\mu A$
- $V_{be} = V_{gs} = 700mV$
- $V_{thn} = 0; 07881V$
- $L_n = 1\mu m$.
- $\beta_n = 86.3 \frac{W}{L} \frac{\mu A}{V^2}$

Para esto se utiliza de la fórmula en saturación para el NMOS:

$$I_{ds} = \beta_n \frac{(V_{gs} - V_{thn})^2}{2} \quad (19)$$

Sustituyendo y despejando W en (19)

$$W_n = \frac{500\mu A * 1\mu m}{0.1929385V * 86.3 \frac{\mu A}{V^2}} = 30\mu m \quad (20)$$

A continuación, en las figuras 11 y 12 se muestran los resultados de las simulaciones del circuito de CDA con transistores CMOS. Se puede observar que el aumento en el voltaje toma unos milisegundos en estabilizarse para mantener un voltaje constante.

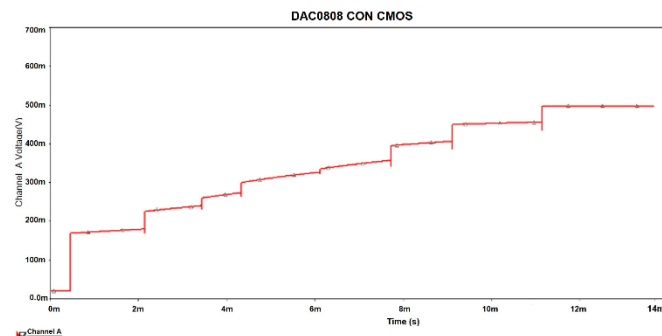


Figura 11. Resultados al colocar de manera progresiva los estados en alto del circuito a base de tecnología CMOS.

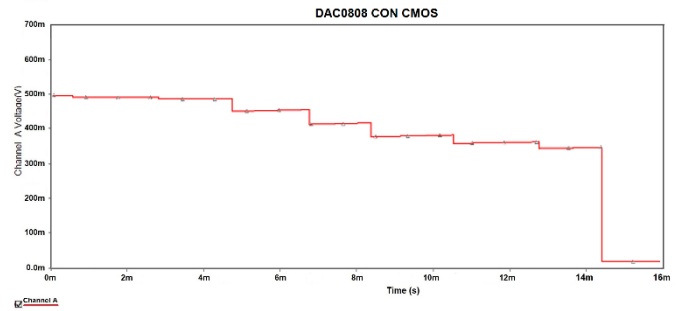


Figura 12. Resultados al colocar de manera progresiva los estados en bajo del circuito a base de tecnología CMOS.

4. Conclusiones

En este trabajo, se resaltó la importancia de la electrónica analógica, se diseñó un convertidor digital-analógico con transistores de tecnología CMOS, los subcircuitos diseñados fueron las fuentes-espejos de corrientes, los pares diferenciales, el arreglo R-2R, se simularon CDA con circuitos de prueba, con transistores BJT y CMOS. El circuito completo, la corriente calculada fue de 5mA, se diseñaron transistores con $W_p = 189.14\mu m$, $W_p = 30\mu m$ y $L_{p,n} = 1\mu m$ se observa que el tiempo de conversión también es más corto utilizando transistores CMOS. Este circuito puede ser utilizado para cualquier aplicación electrónica que requiera la conversión digital a analógico con los valores de corriente especificados.

Agradecimientos

Agradecemos al Laboratorio de Microelectrónica del CEDAI-UAEH, por las facilidades otorgadas para la realización de este trabajo.

Referencias

Chen, P.-H., Yeh, K.-S., Kao, J.-C., & Wang, H. (2014). A high performance DC-80 GHz distributed amplifier in 40-nm CMOS digital process. *2014 IEEE MTT-S International Microwave Symposium (IMS2014)*. IEEE. doi:10.1109/MWSYM.2014.6848370

Coughling, R. F., & Driscoll, F. F. (2006). *Amplificadores Operacionales y Circuitos integrados Lineales* (5a ed.). Prentice Hall.

Franco, S. (2014). *Analog Circuit Design: Discrete & Integrated*. McGraw-Hill Education.

Hayt, W. H., Kemmerly, J. E., & Durbin, S. M. (2019). *Análisis de circuitos en ingeniería* (9a ed.). McGraw Hill.

Paul R. Gray, P. H. (2009). *Análisis y Diseño de Circuitos Integrados, Analógicos* (5a. ed.). Wiley.

Razavi, B. (2017). *Desing of Analog CMOS Integrated Circuits* (2a ed.). Mc Graw-Hill.

Texas Instruments. (1999). ADC 0808. *Hoja de especificaciones*. Obtenido de www.ti.com/lit/gnp/dac0808