

UNIVERSIDAD AUTÓNOMA DEL ESTADO DE HIDALGO

Instituto de Ciencias Básicas e Ingeniería
Centro de Investigación en Tecnologías de Información y
Sistemas



“DISEÑO DE PCB DE TARJETA PCI PARA VOZ SOBRE
IP”

TESIS PRESENTADA POR

CRISTOPHER GABRIEL BRAVO SÁNCHEZ

ASESOR:

DR. JAIR GARCIA LAMONT

PARA OBTENER EL TÍTULO DE LICENCIATURA EN INGENIERÍA

EN ELECTRÓNICA Y TELECOMUNICACIONES

Mineral de la Reforma, Hidalgo.

Febrero 2008

Agradecimientos

A Dios por concederme la vida y ayudarme a encontrar el camino correcto para lograr esta meta. Gracias por permitirme darles una satisfacción a mis padres de ver un hijo preparado y con futuro.

A mis Padres por el cariño, comprensión, apoyo y paciencia, porque sin ellos no tendría esta satisfacción que he logrado en mi vida: **Mi Carrera Profesional**.

A Mara por el amor, el tiempo, la ayuda, la paciencia y los consejos que me has brindado. Gracias por compartir conmigo tus sentimientos y todos los momentos lindos que he vivido a tu lado.

A mis Amigos por esas noches de desvelo para terminar o entregar una de las tantas tareas que se presentaron en cada semestre de la carrera. Por sus consejos y por estar a mi lado en las buenas y en las malas.

A mi Asesor por su apoyo, paciencia y dedicación para la realización de esta tesis.

A la U.A.E.H. por el apoyo brindado durante mi preparación como profesionista.

*Dedico el presente trabajo, producto de un
largo camino para alcanzar esta meta: **Mi
Carrera Profesional***

Por su amor y apoyo incondicional.

A mi Mamá y a mi Papá.

Por su alegría y gran corazón.

A Bryan.

Por su cariño y paciencia.

A Mara.

*Por ser las personas más importantes en
mi vida.*

Cristopher.

Resumen

En esta tesis se presenta el diseño de un circuito impreso en tecnología de seis capas, utilizando las guías de diseño bajo las condiciones de compatibilidad electromagnética para una tarjeta PCI con aplicación a la adquisición y procesamiento de voz sobre IP. Para la realización de este trabajo se hace uso del estudio de tecnología de circuitos impresos, métodos de diseño y procesos de fabricación.

Los resultados y aportaciones obtenidas de este trabajo es un circuito impreso de 8.490" de largo por 4.200" de ancho con un grosor de 0.062" que contiene 443 componentes colocados por ambos lados de la tarjeta, 185 en la parte superior y 258 en la parte inferior, de los cuales contiene circuitos integrados con encapsulado del tipo 2 TQFP, 1 PLCC, 1 SOJ44, 1 IQFP, 1 PQFP, 1 TO220, 8 SOIC transistores SOT23J, un oscilador del tipo LCC. Resistencias y capacitores del tipo S0805, S1808, S2010, S7343, la tarjeta contiene seis capas de las cuales cuatro son utilizadas para señales y dos para los planos de voltaje y tierra respectivamente. En los planos de voltaje se cuenta con tres voltajes distintos que son de 1.8V, 3.3V y 5V. En los planos de tierra se cuenta con dos planos que son la tierra general y tierra de chasis.

Índice general

1. Introducción	1
1.1. Antecedentes	2
1.2. Estructura de la Tesis	3
2. Tarjetas de Circuito Impreso (PCB's)	5
2.1. Definición	5
2.2. Procesos Tecnológicos	5
2.2.1. Apilado de capas (Stack-up)	6
2.2.2. Material Dieléctrico (Core)	7
2.2.3. Material Dieléctrico (Pre-preg)	7
2.2.4. Laminado de Cobre (Copper Foil)	8
2.2.5. Capa Protectora de Cobre (Copper Plating)	8
2.2.6. Flujo de Soldadura (Solder Flow)	9
2.2.7. Máscara de Soldadura (Solder mask)	10
2.2.8. El Trazo	10
2.2.9. El Pad	11
2.2.10. Perforación Platinada (Plated Hole)	12
2.2.11. Perforación No Platinada (No Plated Hole)	13
2.2.12. Estándares	13
2.3. Proceso de Fabricación	14
2.3.1. Generación de Artworks	16
2.3.2. Panelización y Limpieza de Material Base (Panelization)	17
2.3.3. Perforado (Drill)	19
2.3.4. Depósito de cobre en las Perforaciones (Copper Deposition)	20
2.3.5. Aplicación de Imagen (Image & Develop)	21
2.3.6. Eliminación del Cobre (Etch)	22
2.3.7. Grabado del Cobre (Strip)	22
2.3.8. Máscara de Soldadura (Solder Mask)	22
2.3.9. Terminado (Final Surface Finish)	23
2.3.10. Máscara de Leyendas (Silk Screen)	25
2.4. Compatibilidad Electromagnética	25
2.4.1. Consideraciones Específicas para los Diferentes Tipos de PCB	25

2.5.	CAD (Computer Aided Design)	26
2.5.1.	Símbolos, Celdas y Componentes	26
2.5.2.	Esquemáticos	27
2.5.3.	Guías de Diseño	27
2.5.4.	Revisión	28
2.5.5.	Esquemático-PCB	28
2.5.6.	Colocación de Componentes (Placement)	29
2.5.7.	Enrutado (Routing)	29
2.5.8.	Documentos de Fabricación y de Ensamble	30
3.	Diseño del PCB	33
3.1.	Guías de Diseño	33
3.1.1.	Introducción	33
3.1.2.	PCB	33
3.1.3.	Guías Detalladas	35
3.1.4.	Otros	40
3.2.	Esquemático	40
3.3.	Definición de Procesos Tecnológicos	44
3.4.	Dimensiones	44
3.5.	Colocación de Componentes	44
3.6.	Enrutado	47
3.7.	Planos de Voltaje	47
3.8.	Archivos de Fabricación	50
4.	Conclusiones y Trabajo Futuro	67
4.1.	Conclusiones	67
4.2.	Trabajo futuro	67
A.	Si3050 Layout Check List	69
B.	Proceso de Diseño en DxD Designer/ExpeditionPCB	73
B.1.	Diseño de una Tarjeta de Circuito Impreso	73
B.1.1.	Introducción	73
B.1.2.	Unidades	73
B.1.3.	Librería Central	74
B.1.4.	Library Manager	75
B.1.5.	Particiones	75
B.1.6.	Símbolos	76
B.1.7.	Padstacks	77
B.1.8.	Holes	77
B.1.9.	Vías	78
B.1.10.	Fiducial	79
B.1.11.	Celdas	79

B.1.12. Partes	81
B.1.13. Layout Template	81
B.2. Esquemático	83
B.2.1. Entendiendo la Electricidad	84
B.2.2. Terminología del Software	84
B.2.3. Comprendiendo los Componentes	88
B.2.4. Estándares de Esquemáticos	91
B.2.5. Estilos de Esquemáticos	91
B.2.6. Hojas y Estrategias	92
B.3. Transferencia de Esquemático a PCB	93
B.3.1. Base de Datos Común (CDB)	93
B.3.2. Preparando la Fuente del Diseño	94
B.3.3. Creando un Nuevo PCB	94
C. Glosario	97
C.1. Definiciones de PCB's	97
C.2. Acrónimos de PCB's	99
. Bibliografía	101

Índice de Tablas

2.1. Algunos Datos Para LPI.	23
3.1. Información de la Tarjeta.	51
3.2. Archivos Gerber y dibujos mecánicos.	51
A.1. Si3050 Layout Check List	69
B.1. Letras Estándar para la Representación de Componentes	92

Índice de figuras

2.1. Material Core [5].	6
2.2. PCB's Rígidos y Flexibles [5].	6
2.3. Material Pre-preg [5].	6
2.4. Stackup [6].	7
2.5. Laminado de Cobre [5].	8
2.6. Platinado Externo [5].	9
2.7. Platinado Después del Grabado [5].	9
2.8. Solder Flow [5].	9
2.9. Solder Masking [5].	10
2.10. Componente PTH Soldado en una Tarjeta [5].	11
2.11. Vista Transversal de una Perforación Platinada [5].	12
2.12. Vista Transversal de una Perforación No Platinada (Sin Espacio Para Cobre) [5].	13
2.13. Diagrama de Especificaciones de IPC.	15
2.14. Símbolo de Dispositivos Sensibles a (ESD). Area de Protección Electrostática (EPA).	16
2.15. Ejemplo de Artwork [6].	17
2.16. Ejemplo de Archivo Gerber EIA RS274D.	17
2.17. Ejemplo de Archivo Gerber EIA RS274X.	18
2.18. Ejemplo de un Panel [6].	18
2.19. Tipos de Depanelizado.	19
2.20. Este dibujo se usa como guía para hacer las perforaciones cuando estas se hacen de forma manual	21
2.21. Ejemplo de Solder mask [6].	22
2.22. Solder Mask.	23
2.23. Terminado [6].	24
2.24. Mascara de Leyendas (Silkscreen) [6].	25
2.25. Diagrama de Flujo de Diseño de PCB's.	27
2.26. Colocación de Capacitores de Desacoplo.	30
3.1. Dirección de Ensamble.	34
3.2. Bracket Metálico PCI.	35

3.3. Posición de Conectores.	36
3.4. Acomodo Sugerido de los Componentes.	36
3.5. Aislamiento de la Interfaz de Alto Voltaje.	37
3.6. Plano de Voltajes.	38
3.7. Conexión del Conector PCI al Plano de 5 Volts.	39
3.8. Diagrama a Bloques.	41
3.9. PCB con Numeración de Hojas del Esquemático.	44
3.10. Stack up Para PCB de 6 Capas.	45
3.11. Dimensiones del PCB.	46
3.12. Posición de Conectores.	47
3.13. Si3050 Layout Guidelines.	48
3.14. Aislamiento de la Interfaz de Alto Voltaje.	49
3.15. Distribución de los Componentes.	49
3.16. Plano de Voltaje.	50
3.17. Drillmaster.	52
3.18. Pastemask Capa Superior.	53
3.19. Silkscreen Capa Superior.	54
3.20. Soldermask Capa Superior.	55
3.21. Capa de Señal Superior.	56
3.22. Ground Plane.	57
3.23. Capa de Señal Interna 1.	58
3.24. Capa de Señal Interna 2.	59
3.25. Voltage Plane.	60
3.26. Capa de Señal Inferior.	61
3.27. Soldermask Capa Inferior.	62
3.28. Silkscreen Capa Inferior.	63
3.29. Pastemask Capa Inferior.	64
3.30. Dibujo de Configuración.	65
A.1. Si3050 Layout Guidelines	72
B.1. Diagrama de Flujo del PCB LAYOUT.	74
B.2. Símbolo.	76
B.3. Padstacks.	77
B.4. Tipos de Padstacks.	77
B.5. Tipos de Vías	78
B.6. Fiducial para Tarjetas.	79
B.7. Fiducial para Componentes.	79
B.8. Empaquetado de Celdas.	80
B.9. Encapsulado de Componentes.	81
B.10. Conector de Hoja.	85
B.11. Conexiones de Bus.	85
B.12. Conexiones de Net	86

B.13.Nets Agrupadas por Atributos	87
B.14.Compuerta	89
B.15.Estilo Bloque	89
B.16.Base de Datos Común (CDB)	94

Capítulo 1

Introducción

Una tarjeta de circuito impreso, o PCB (*Printed Circuit Board*), es un módulo autónomo de componentes electrónicos interconectados. Los circuitos son formados por una capa delgada de material conductor depositado, o impreso, en la superficie de una tarjeta aislante conocido como PCB. Los componentes electrónicos son colocados en la superficie del PCB y soldados, esto para tener una interconexión entre los circuitos. En ocasiones tienen dedos de contacto a lo largo de uno o más bordes del PCB que actúan como conectores para otro PCB o a dispositivos eléctricos externos, así como interruptores de encendido-apagado. Una tarjeta de circuito impreso puede tener circuitos que realizan una sola función, o múltiples funciones.

Hay tres tipos de construcción de tarjetas de circuito impreso: por un solo lado, ambos lados, y multi-capas. Las tarjetas de un solo lado tienen los componentes en un lado del PCB. Cuando el número de componentes se incrementa para una tarjeta de un solo lado, entonces puede usarse una tarjeta por ambos lados. Las conexiones eléctricas entre los circuitos en cada lado son hechas perforando agujeros a través del PCB en lugares apropiados y platinando dentro de los agujeros con un material conductor. El tercer tipo, una tarjeta multi-capa, tiene un PCB compuesto de capas de circuitos impresos separadas por las capas de material aislante. Los componentes colocados en la superficie son conectados a través de perforaciones de agujeros platinados a la capa del circuito apropiada. Esto simplifica el modelo del circuito grandemente.

Los componentes en una tarjeta de circuito impreso son conectados eléctricamente a los circuitos por dos métodos diferentes: el más viejo "Tecnología a través de agujeros" (Through Hole Technology) y la más nueva "Tecnología de montaje superficial" (Surface Mount Technology). Con la tecnología Through Hole, cada componente tiene alambres delgados, pines o terminales las cuales son empujadas a través de los pequeños agujeros en el PCB y son soldadas a las almohadillas (Pads) de conexión en los circuitos en el lado opuesto. La gravedad y fricción entre los pines y los lados de los agujeros mantienen a los componentes en su lugar hasta que son soldados. Con la Tecnología de montaje superficial, la forma en J o la forma en L de los pines de ca-

da componente hacen un contacto mas directo a los circuitos impresos. Una pasta de soldadura (solderpaste) que consiste en pegamento, flujo, y soldadura es aplicada en el punto de contacto para sostener los componentes en el lugar hasta que la soldadura se funda, o refluya, en un horno para hacer la conexión final. Aunque la tecnología de montaje superficial requiere un mayor cuidado en la colocación de los componentes, reduce el tiempo que es consumido en el proceso de perforado, y el espacio con las almohadillas (Pads) de conexión. Actualmente ambas tecnologías son usadas.

1.1. Antecedentes

Antes de los circuitos impresos (y durante algún tiempo después de su invención), se utilizó la construcción punto a punto. Para los prototipos, o para pequeñas escalas de producciones.

Las tarjetas de circuito impreso evolucionaron de los sistemas de conexión eléctrica que se desarrollaron en 1850. Metales al descubierto o varas fueron usados originalmente para conectar componentes eléctricos de gran tamaño montados en bases de madera. Con el paso del tiempo las tiras de metal se reemplazaron por alambres para conectar las terminales de los componentes, y las bases de madera fueron reemplazadas por un chasis de metal. Pero se necesitaron diseños más pequeños y más compactos debido a las necesidades de los productos que usaban las tarjetas de circuitos. En 1925, Charles Ducas de los Estados Unidos sometió una aplicación patentada para crear un camino o pista eléctrica directamente en una superficie aislada imprimiéndola a través de un estampado (stencil) con las tintas eléctricamente conductoras. Este método dio el nacimiento al nombre "impresión eléctrica o circuito impreso".

Alrededor de 1943 Estados Unidos empezó a usar la tecnología a gran escala para la elaboración de robustos radios, esto para ser usados en la Segunda Guerra Mundial. Después de la guerra, en 1948, el Estados Unidos anuncio la invención para un uso comercial. Los circuitos impresos no fueron tan comunes en la electrónica, sino hasta mediados de los 50's.

En 1943, Paul Eisler del Reino Unido patentó un método de grabar el modelo conductor, o circuitos, en una capa de lamina de cobre unida a un vidrio-reforzado, con una base no conductiva. El uso extendido de la técnica de Eisler no vino hasta los años cincuenta cuando se introdujo el transistor para el uso comercial. A tal punto, que el tamaño de los tubos de vacío y otros componentes eran tan grandes que el montaje tradicional y los métodos de cableado era todo lo que se necesitaba. Con la llegada de los transistores, sin embargo, los componentes empezaron ser cada vez mas pequeños, y los fabricantes regresaron a las tarjetas de circuito impreso para reducir el tamaño global del empaquetado electrónico.

Originalmente, cada componente electrónico tenía pines de alambre, y el PCB tenía agujeros taladrados para cada pin de cada componente. Los pines de los componentes se pasaban a través de los agujeros y se soldaban a las pistas del PCB. Este método de ensamble se le llamó construcción Through-Hole. En 1949, Moe Abramson y Stanilus F. Danko del Ejército de Estados Unidos desarrollaron el Auto-ensamble proceso en el cual los pines de los componentes eran insertados en una lámina de cobre que contenía un modelo de interconexión para posteriormente bañarlos en soldadura. Con el desarrollo de laminado de las tarjetas y las técnicas grabado, este concepto evolucionó en el proceso de fabricación de PCB's en el uso actual. Para la etapa de soldado de los componentes, esta podría hacerse automáticamente pasando la tarjeta encima de una onda, u ola, de soldadura fundida en una máquina de soldadura de ola. Sin embargo, los alambres y agujeros son generadores de un elevado costo, por ejemplo el taladrar los agujeros es costoso y sacar los pines a través de los agujeros resulta una pérdida de tiempo, que para la industria este es un factor muy importante.

La tecnología Trough Hole y su uso en los PCB's multi-capa fue patentado por la empresa americana Hazeltynne en 1961. El resultado, fue el aumento en la densidad de los componentes y el estrecho espacio entre las pistas eléctricas así empezaba una nueva era en el diseño de PCB's. Los circuitos integrados (chips) se introdujeron en los años setenta, y estos componentes estaban rápidamente incorporándose en el diseño de PCB's y en las técnicas de manufactura.

En años recientes, el uso de componentes de montaje superficial ha ganado tanto popularidad como demanda, para componentes electrónicos con empaquetado más pequeño y la funcionalidad ha tenido un crecimiento mayor. [4]

1.2. Estructura de la Tesis

La tesis esta integrada por 4 capítulos a continuación se describe su contenido:

Capítulo 2 Este capítulo proporciona la información necesaria para el conocimiento de las tarjetas de circuito impreso (PCB).

Capítulo 3 En este capítulo se presenta desarrollo del diseño del circuito impreso y las consideraciones para la elaboración de éste.

Capítulo 4 Aquí se describen las conclusiones obtenidas de la tesis y el trabajo a futuro de este proyecto de tesis.

Apendice A Comprende un check list para el proceso de layout.

Apendice B Muestra un tutorial del proceso de diseño de PCB's en DxDesigner-Expedition PCB.

Apendice C Glosario, incluye definiciones y acrónimos.

Capítulo 2

Tarjetas de Circuito Impreso (PCB's)

Este capítulo sirve como introducción al diseño de tarjetas de circuito impreso (PCB's). Proporciona la información necesaria para el conocimiento de un PCB, tales como definiciones, materiales, las etapas y documentos necesarios para su fabricación.

2.1. Definición

Un PCB es un arreglo de placas de fibras de vidrio las cuales están cubiertas por finas láminas de cobre.

Un PCB es usado para crear una conexión entre componentes, tales como resistencias, circuitos integrados y conectores. Un PCB está compuesto de una capa de cobre-fibra de vidrio o delgadas hojas de cobre añadidas en ambos lados de la tarjeta. Como se muestra en la figura 2.1.

Por otro lado las placas (dieléctrico) pueden ser flexibles o rígidas. (Ver figura 2.2)

En una tarjeta multicapa (una tarjeta con mas de dos capas de cobre), una pieza de pre-preg (ver figura 2.3) debe ser colocada entre el material core, esto para crear una tarjeta sólida con distintas capas de cobre. El pre-preg es hecho de un material similar al core con un adhesivo adicional en el cual se adhieren las capas superiores e inferiores. [5]

2.2. Procesos Tecnológicos

Es importante comprender los materiales y opciones de la tarjeta para llevar a cabo la manufactura y la terminología. A continuación se da una explicación de los materiales y tipos de que están hechos estos materiales.

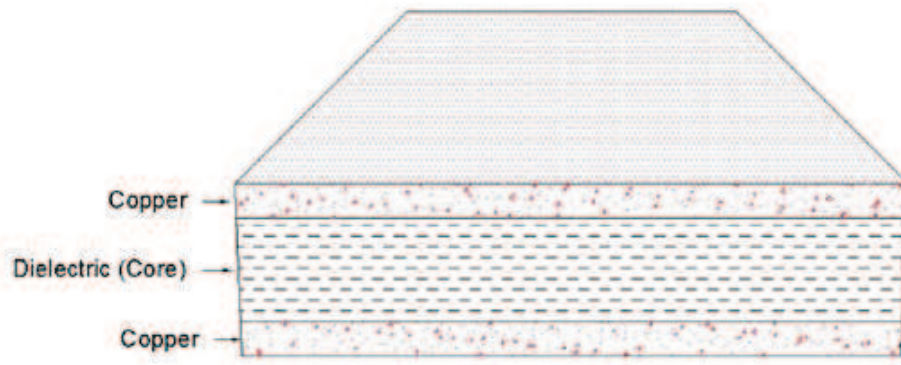


Figura 2.1: Material Core [5].



Figura 2.2: PCB's Rígidos y Flexibles [5].

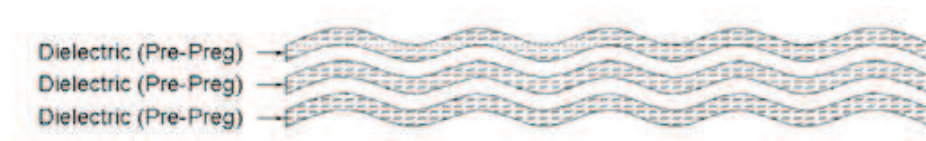


Figura 2.3: Material Pre-preg [5].

2.2.1. Apilado de capas (Stack-up)

El stack-up (figura 2.4) es simétrico con respecto al centro de la tarjeta en el eje vertical para evitar estrés mecánico en los ciclos de temperatura posteriores. El stack

up está compuesto de capas alternadas de "core" y "prepreg"

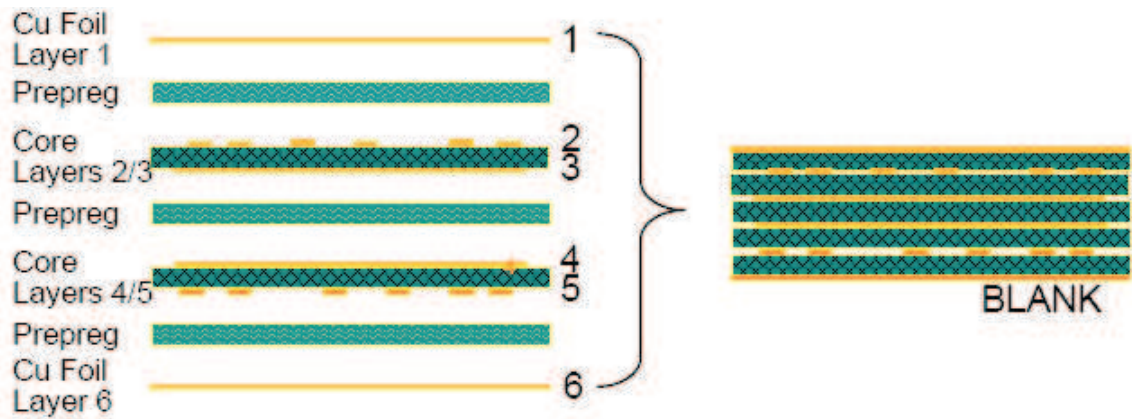


Figura 2.4: Stackup [6].

2.2.2. Material Dieléctrico (Core)

El material del core (ver figura 2.1) es una hoja de resina con fibra de vidrio rígida, conteniendo dos hojas de cobre de cada lado. Algunos materiales tienen una hoja de cobre en un solo lado. El cobre es medido en onzas (oz). Los grosores más comunes se listan a continuación:

- 1/2 oz (.0007" [0.01778 mm])
- 1 oz (.0014" [0.03556 mm])
- 2 oz (.0028" [0.07112 mm])
- 3 oz (.0042" [0.10668 mm])

Las empresas que manufacturan PCB's miden el grosor de la capa de cobre en onzas, pero durante el diseño, o cuando los materiales son ensamblados, el grosor es medido en pulgadas sobre milímetros (inch/mm).

2.2.3. Material Dieléctrico (Pre-preg)

El material del pre-preg es similar al del core a diferencia de que éste es suave, teniendo un tamaño estándar con delgadas hojas. Las hojas son ensambladas para crear los siguientes grosores: (ver figura 2.3) [4]

- .002" [0.0508 mm]

- .003" [0.0762 mm]
- .004" [0.1016 mm]

2.2.4. Laminado de Cobre (Copper Foil)

El laminado de cobre (ver figura 2.5) es una delgada hoja de cobre la cual se coloca en/o entre el material de pre-preg y lo une con el adhesivo que forma parte del pre-preg. Estos materiales tienen los siguientes grosores:

- 1/2 oz (.0007" [0.01778 mm])
- 1 oz (.0014" [0.03556 mm])
- 2 oz (.0028" [0.07112 mm])



Figura 2.5: Laminado de Cobre [5].

2.2.5. Capa Protectora de Cobre (Copper Plating)

La capa protectora de cobre comúnmente conocida como *platinado*, se usa sólo para el terminado de la tarjeta en las capas externas, impregnando con material conductor las paredes de las perforaciones.

El grosor promedio para la capa protectora es .0014" [0.0356 mm], con un rango de .0012 a .0014" [0.0304 mm - 0.0356 mm].

La capa protectora externa es colocada después de que la tarjeta ha sido perforada y el cobre externo ha sido grabado dejando un trazo grueso, como se muestra en las figuras 2.6 y 2.7.

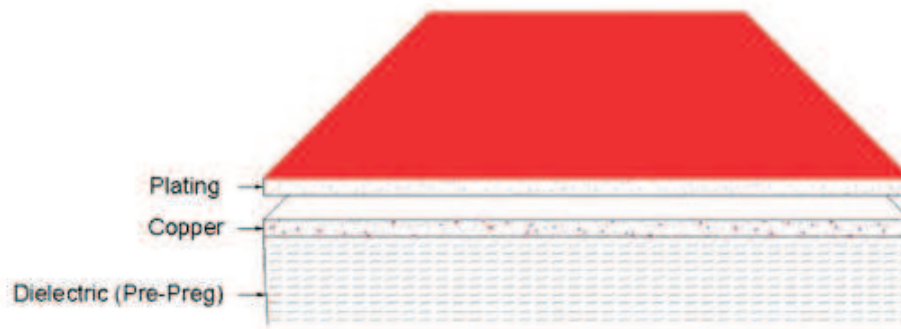


Figura 2.6: Platinado Externo [5].

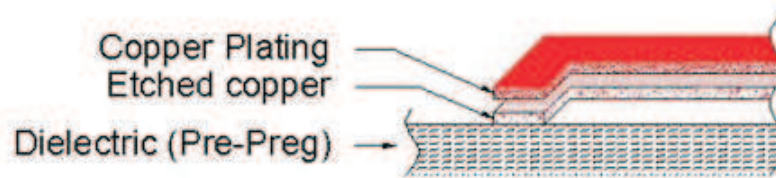


Figura 2.7: Platinado Después del Grabado [5].

2.2.6. Flujo de Soldadura (Solder Flow)

Es un proceso, en el cual se aplica soldadura en las superficies externas de la tarjeta en determinadas áreas de cobre (ver figura 2.8). Esto ayuda a preparar la tarjeta para el proceso de soldado y proteger al cobre de oxidación. A las áreas de cobre de la tarjeta se les aplicará un flujo de soldadura o un proceso llamado SMOBC (Solder Mask Over Bare Copper) será utilizado. El proceso SMOBC es cuando la tarjeta es enmascarada "masked" y solo el área expuesta (usualmente pads o áreas que serán soldadas) será cubierta con soldadura. [5]

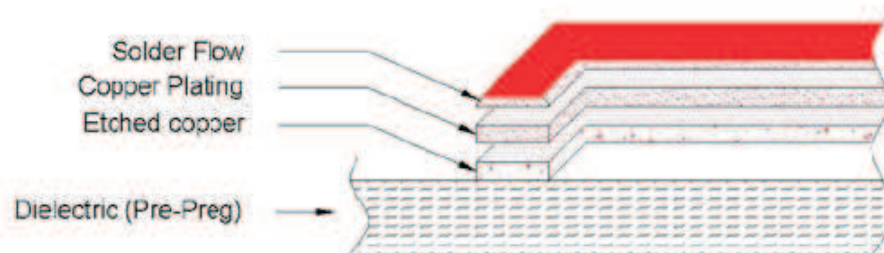


Figura 2.8: Solder Flow [5].

2.2.7. Máscara de Soldadura (Solder mask)

El solder mask (figura 2.9) es un material que se utiliza para proteger la tarjeta de:

- Protejerla de los alrededores del ambiente.
- Aisla eléctricamente la tarjeta.
- Proteje contra puntos de soldadura.
- Proteje a los componentes que han sido montados sobre la tarjeta.
- Proteje a la tarjeta del calentamiento generado por los componentes que han sido montados sobre ella.

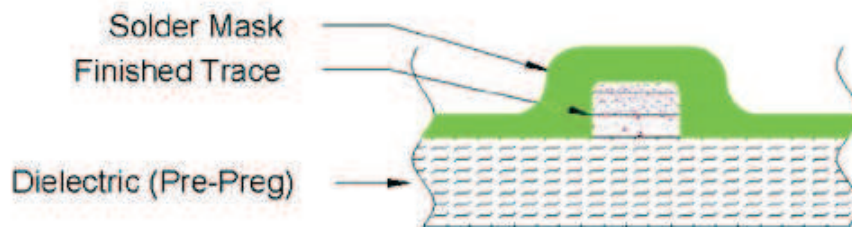


Figura 2.9: Solder Masking [5].

2.2.8. El Trazo

La función es transmitir carga eléctrica de un punto a otro, mientras que la solidez del PCB proporciona un material rígido para la colocación de los componentes.

Como se explicó anteriormente, en el proceso de grabado serán removidas las porciones de cobre que no son necesarias, dejando solamente los trazos y pads requeridos.

Las características que se definen en un trazo son el ancho, la longitud y el grosor del trazo. Con estas características se determina la cantidad de corriente que puede conducir el trazo, similar a un alambre. Existe una regla que sirve como guía para los trazos con $.010''$ [$.0254$ mm] de ancho por 1 A externo (normalmente 1.5 oz o $.0021''$ [$.0533$ mm]) y $.040''$ [$.1016$ mm] por 1 A internamente (para 1/2 oz de cobre). Los valores mencionados sirven como referencia, pero es importante mencionar que para determinar los valores reales se debe considerar la temperatura, la corriente eléctrica y la sección transversal del laminado de cobre como de capas internas y como de capas externas. [5]

2.2.9. El Pad

El pad es una región de cobre encargada de hacer contacto entre el PCB y el componente y, dependiendo el tipo ya sea SMT o PTH.

Un pad tiene distintas formas y estilos, normalmente hay dos tipos de pads que son utilizados, los que se utilizan como referencia para soldar los componentes SMT y los pads para soldar componentes thru-hole. Ver figura 2.10

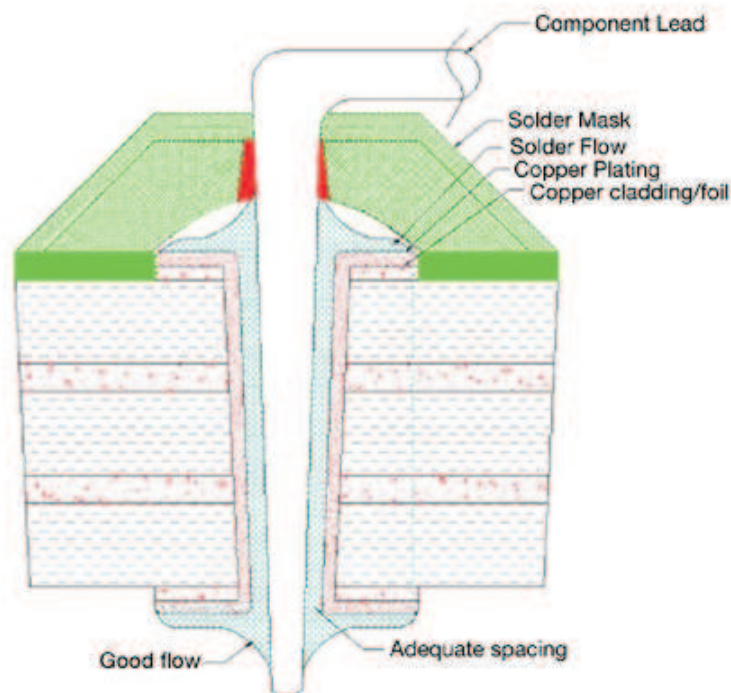


Figura 2.10: Componente PTH Soldado en una Tarjeta [5].

Una pad de montaje superficial es una área de cobre con forma cuadrada o rectangular, que es utilizado para componentes SMT. La forma y el tamaño depende del componente que será montado/soldado en el pad. La mayoría de los fabricantes de componentes tienen formas y tamaños de pads recomendados para sus componentes.

Un pad para componentes thru-hole comprende de un pad con una perforación platinada (PLTH) o un pad con una perforación no platinada (NPTH). En ambas la forma del pad es cuadrada, ovalada o redonda con una perforación en el centro del pad. Esto permite colocar el componente en la tarjeta, y que la soldadura fluya a través de la perforación para que haga contacto con los terminales del componente y exista un soldado uniforme en conjunto con los pads.

2.2.10. Perforación Platinada (Plated Hole)

Una perforación platinada, como se muestra en la figura 2.11 consiste de un pad de forma cualquiera con una perforación su centro. Las paredes de la perforación son platinadas con cobre. El platinado en una perforación comprende desde la superficie del pad y continua a través de la perforación hasta llegar al otro extremo.

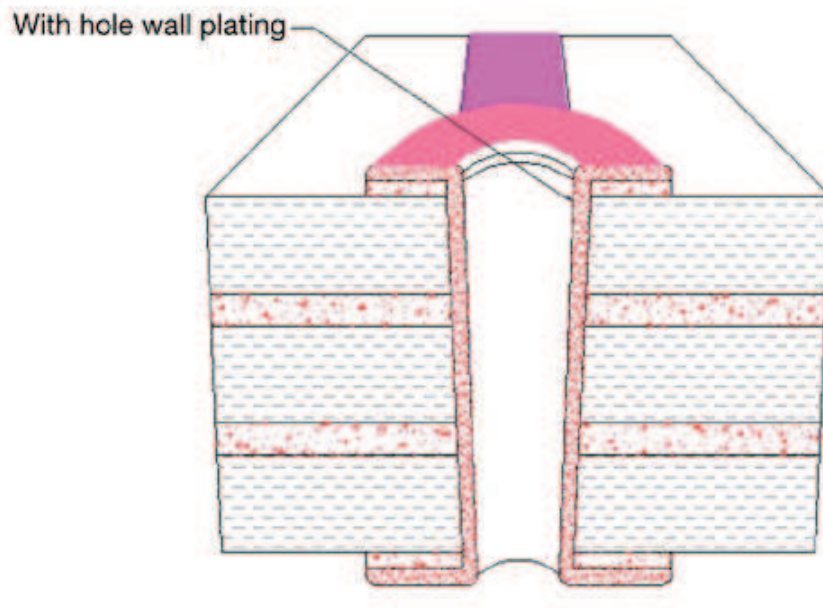


Figura 2.11: Vista Transversal de una Perforación Platinada [5].

Es conveniente utilizar una perforación con pared platinada por distintas razones:

- Tiene un mejor soporte con el pad, logrando elaborar un pad con dimensiones mas pequeñas.
- Disipación de calor durante el soldado del componente.
- Conexión con la capa superior e inferior a pesar de ser un componente de inserción
- Permite que la soldadura fluya de arriba hacia abajo, eliminando soldar por ambos lados.
- Es necesario para tarjetas multicapa, para lograr conexiones internas.

2.2.11. Perforación No Platinada (No Plated Hole)

Una perforación no platinada (NPTH) consta de un pad con una perforación sin platinar en el centro de este. Esta perforación es comunmente usada para montaje de hardware. La figura 2.12 muestra una perforación no platinada sin espacio entre las capas internas para el cobre. Las perforaciones no platinadas por lo general tienen un área libre de cobre alrededor de la perforación (similar al borde de una tarjeta) esto para prevenir cortos entre alguna de las capas de cobre y cualquier objeto que pueda ser colocado a través de la perforación. Si una tarjeta tiene perforaciones no platinadas, entonces el proceso de platinado no será necesario. Esto reduce el costo (pero incrementa el tamaño del pad) reduce el área disponible en la superficie, pero no permite una conexión entre las capas internas de la tarjeta. [5]

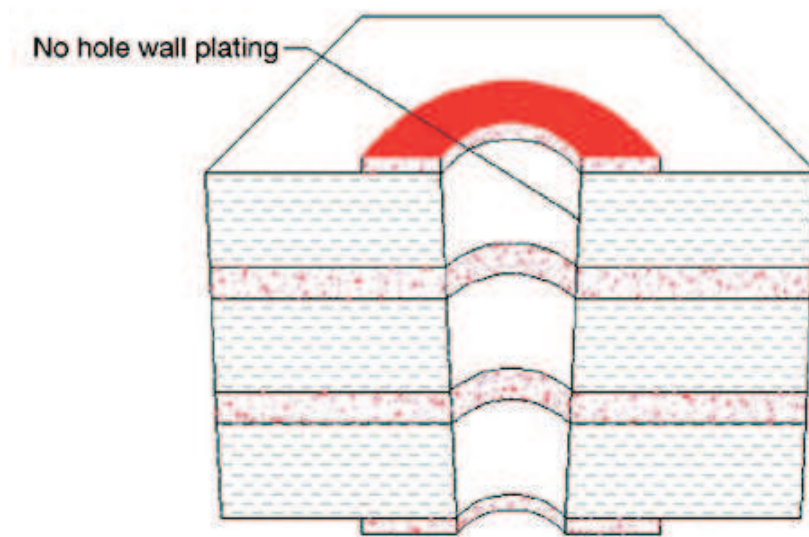


Figura 2.12: Vista Transversal de una Perforación No Platinada (Sin Espacio Para Cobre) [5].

2.2.12. Estándares

IPC

En la industria hay estándares para el diseño de PCB's en casi todos los aspectos. Estos estándares son controlados por el instituto formado para el Empaquetado e Interconexión de Circuitos Electrónicos, a quienes se les conoce simplemente por IPC. Como se mencionó anteriormente hay estándares IPC para cada aspecto del diseño de PCB's, manufactura, pruebas, y cualquiera que pudiera ser necesario. Ver la figura 2.13 ¹.

¹ Este diagrama es solo ilustrativo y se muestran los principales aspectos en el diseño de PCB's.

Cada país tiene sus propios estándares para muchos aspectos del diseño y manufactura de PCB's, pero los estándares IPC son aceptados por la industria a nivel mundial. [4]

ESD

La *descarga electrostática* (conocido por sus siglas en inglés ESD) es un fenómeno electrostático que hace que circule una corriente eléctrica repentina y momentáneamente entre dos objetos de distinto potencial eléctrico; como la que circula por un pararrayos tras ser alcanzado por un rayo.

El término se utiliza generalmente en la industria electrónica y otras industrias para describir las corrientes indeseadas momentáneas que pueden causar daño al equipo electrónico.

ESD y la industria Electrónica

Las descargas electroestáticas son un serio peligro para la electrónica de estado sólido, ya que pueden inutilizar dispositivos electrónicos. Los circuitos integrados se fabrican con materiales semiconductores como el silicio y con materiales aislantes como el dióxido del silicio. Cualquiera de estos materiales puede sufrir daño permanente cuando se expone a pequeñas cargas eléctricas.

La prevención de ESD se realiza mediante un *área de protección electrostática* (EPA). El EPA (figura 2.14) puede ser una estación de trabajo pequeña o un área grande de fabricación. El motivo principal de un EPA es éste: no estar cargando altamente el material en los alrededores de la electrónica sensible a ESD, poner a tierra todos los materiales conductores y poner a tierra a los trabajadores. Así la acumulación de la carga en electrónica sensible de ESD se evita.

2.3. Proceso de Fabricación

Las etapas del proceso de fabricación son las siguientes:

- Generación de Artworks
- Panelización y Limpieza de Material Base (Panelization)
- Perforación (Drill)
- Depósito de Cobre en Perforaciones (Copper Deposition)
- Máscara de Soldadura (Solder Mask)
- Eliminación y Grabado del cobre (Etch & Strip)

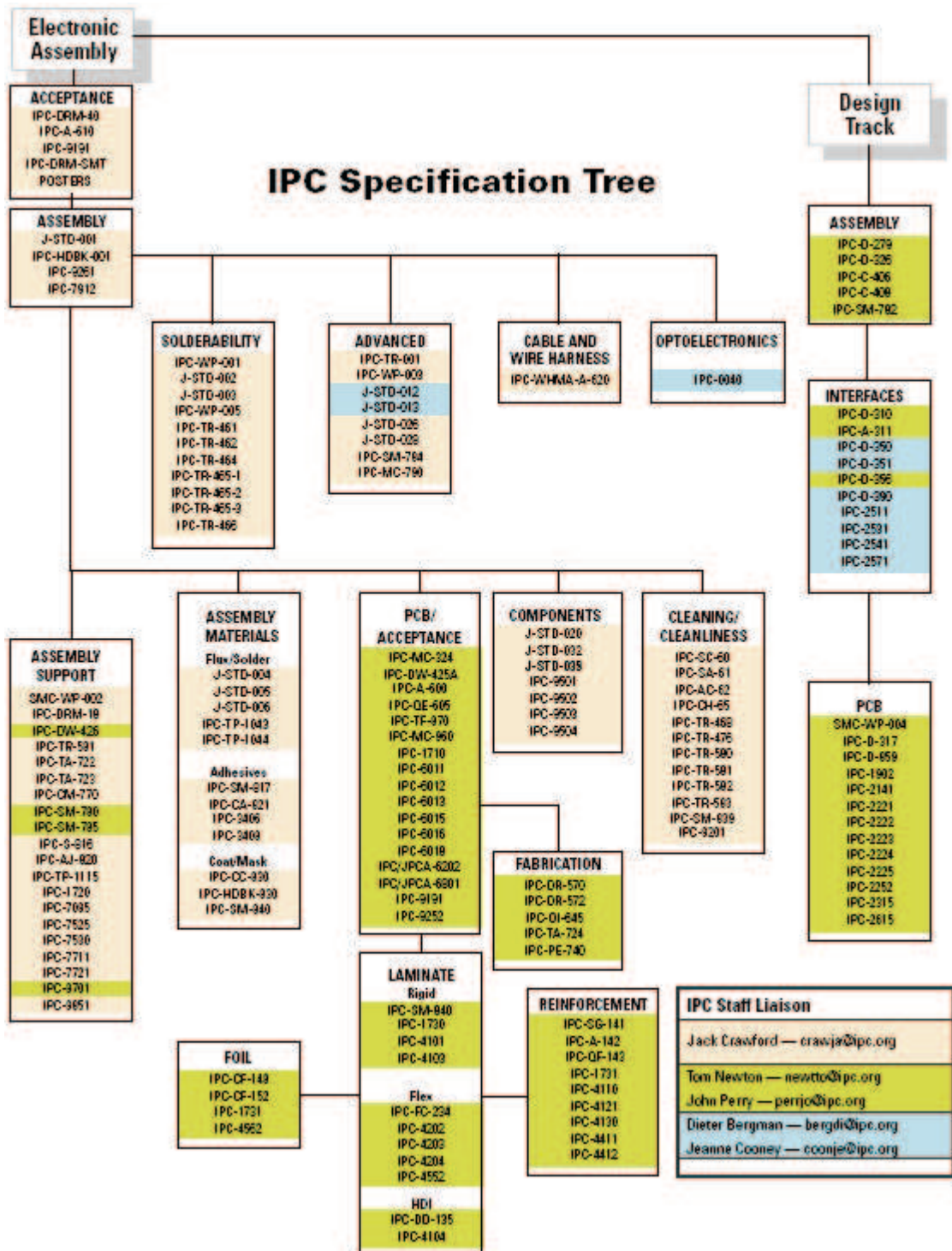


Figura 2.13: Diagrama de Especificaciones de IPC.



Figura 2.14: Símbolo de Dispositivos Sensibles a (ESD). Área de Protección Electrostática (EPA).

- Plateado (Plating)
- Aplicación de Imagen (Image & Develop)
- Terminado (Final Surface Finish)
- Máscara de Leyendas (Silk Screen)

A continuación se explicará cada etapa del proceso de fabricación.

2.3.1. Generación de Artworks

Un *artwork* (ver figura 2.15) es una película fotográfica que tiene impresa la imagen de una de las capas del PCB. Generalmente se crea a partir de un *archivo Gerber* y se imprime usando un fotoploter.

Se requiere un artwork por cada una de las capas del PCB, incluyendo la capa de máscara de soldadura, la de leyendas y la de pasta de soldadura

Los *archivos Gerber* son el estándar usado por casas que fabrican tarjetas de circuito impreso para imprimir los artworks. Existen dos variedades de ellos:

EIA RS274D Consta de una lista de coordenadas y comandos para el fotoploter. Requiere de un archivo adicional llamado tabla de aperturas, en donde se especifica el tamaño de los trazos y puntos descritos en el archivo Gerber. Figura 2.16

EIA RS274X También conocido como X-Gerber. Su principal característica es que además de las coordenadas de graficación, incluye la tabla de aperturas, formato y unidades en el mismo archivo. También es posible definir aperturas de forma no regular y polígonos. Figura 2.17

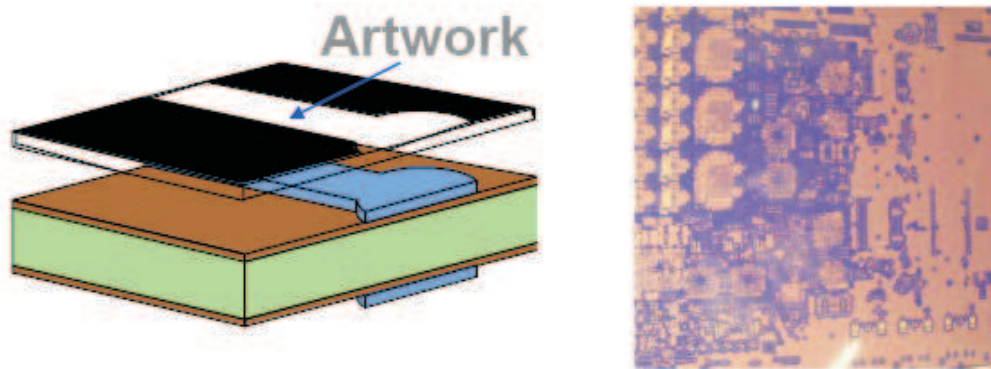


Figura 2.15: Ejemplo de Artwork [6].

Position Dcode	Shape	Type	Width(X)	Height(Y)	Orientation	Mirror	Power	
1	circle	trace	0.000000	0.010000	0	false	false	10
2	rectangle	flash	0.095000	0.090000	0	false	false	11
3	rectangle	flash	0.060000	0.135000	0	false	false	12
4	rectangle	flash	0.090000	0.095000	0	false	false	13
5	circle	flash	0.000000	0.030000	0	false	false	14
6	circle	flash	0.000000	0.056000	0	false	false	15
7	rectangle	flash	0.060000	0.024000	0	false	false	16
8	rectangle	flash	0.024000	0.060000	0	false	false	17
9	rectangle	flash	0.012000	0.065000	0	false	false	18
10	rectangle	flash	0.065000	0.012000	0	false	false	19
11	circle	flash	0.000000	0.060000	0	false	false	20
12	circle	flash	0.000000	0.043000	0	false	true	71
13	rectangle	flash	0.070000	0.070000	0	false	false	21
14	circle	flash	0.000000	0.060000	0	false	true	21
15	circle	flash	0.000000	0.090000	0	false	false	22

Figura 2.16: Ejemplo de Archivo Gerber EIA RS274D.

2.3.2. Panelización y Limpieza de Material Base (Panelización)

La panelización es el proceso de colocar una o más PCB's en un panel (figura 2.18) incorporando características para facilitar la manufactura (tales como tooling holes, fiduciales, etc.) Este es uno de los factores con más impacto en los costos.

La panelización puede ser hecha por:

El fabricante puede o no cobrar la panelización; los fabricantes se encargan de todo.

El diseñador del PCB puede mezclar diseños; puede integrar mejoras para manufactura

Durante la panelización se intenta:

- Minimizar el desperdicio del panel.

```

%MOIN*%           Unidades en pulgadas
%FSLAX24Y24*%    Se suprimen ceros a la izquierda, coordenadas absolutas, dos enteros, cuatro decimales
%IPPOS*%         Imagen positiva

%ADD10C,,, *%    Definición de algunas aperturas
%ADD11C... *%
%ADD12C... *%
G04*
%LPD*%          Dibujamos cosas oscuras
G54D10*         Seleccionamos la apertura con c digo D10
G01*
G36*           Cambia a modo pol gono. El di metro y forma de D10 ya no importa
X123Y123D02*    Mover a la posición indicada con la pluma apagada
X234D01*        Dibujar 1 nea (lado)
Y456D01*        Dibujar 1 nea (lado)
X234D01*        Dibujar 1 nea (lado)
Y123D01*        Dibujar 1 nea (lado) de regreso al punto de origen
G37*           Finalizar modo pol gono.

```

Figura 2.17: Ejemplo de Archivo Gerber EIA RS274X.

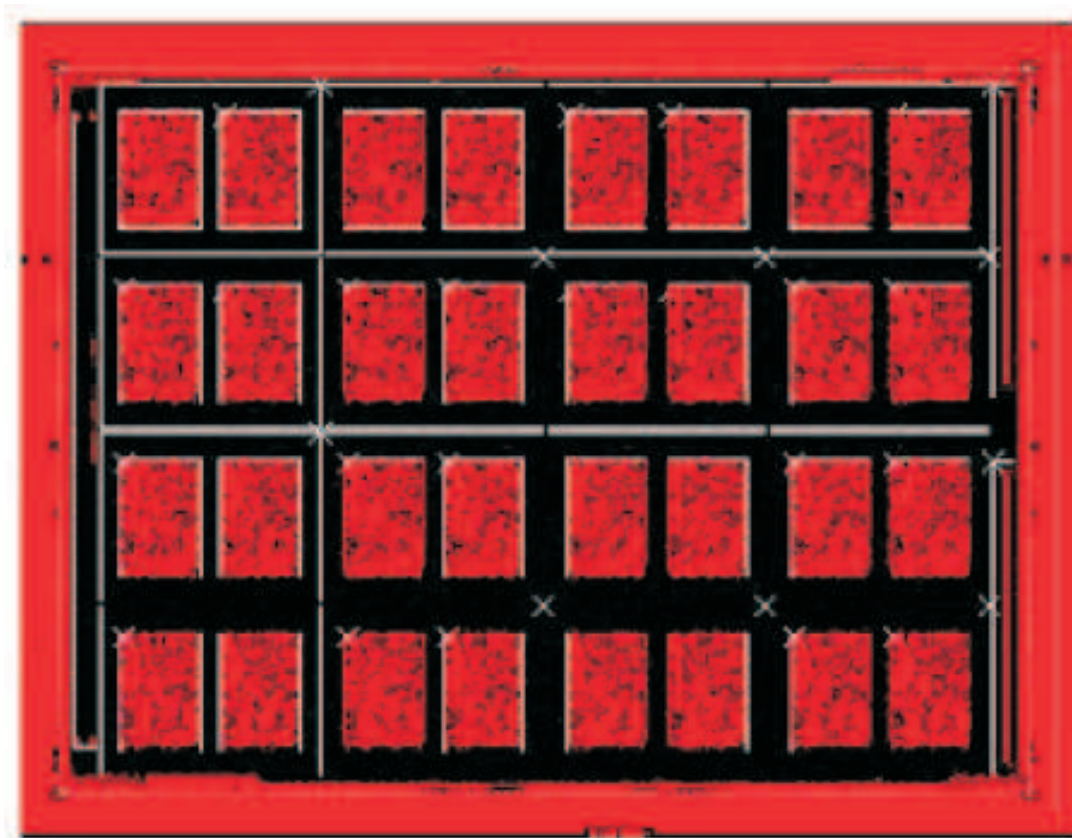


Figura 2.18: Ejemplo de un Panel [6].

- Colocar el número mayor de tarjetas en un solo panel.

- Facilitar el proceso de ensamble.

Las tarjetas dentro de un panel están separadas por *break aways*. El fabricante puede entregar las tarjetas sueltas o aún sujetas al panel.

Los tipos de *break aways* mas usados son:

- Biselado (V-Groove)
- Perforado

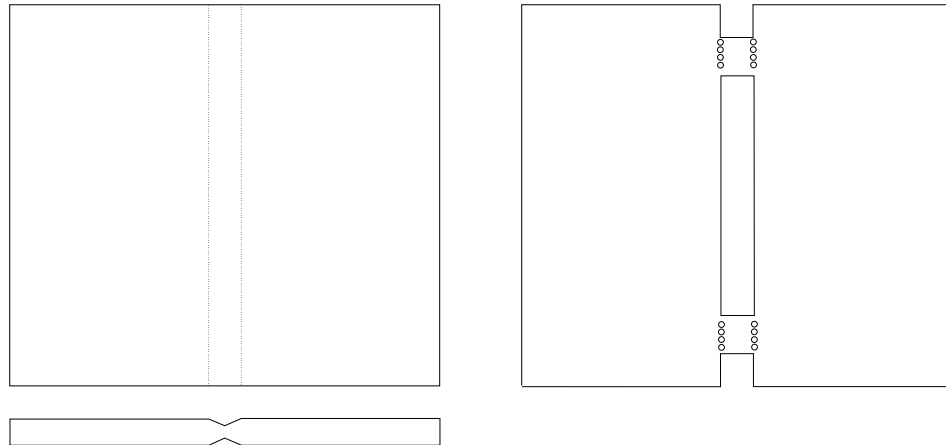


Figura 2.19: Tipos de Depanelizado.

Antes de comenzar la fabricación se limpia el panel para retirar impurezas, tales como óxido, grasa y polvo. Esto evita problemas posteriores durante la fabricación de la tarjeta.

Son básicamente dos los métodos usados para limpiar el material base (*copperclad* en inglés):

- Métodos abrasivos
- Métodos químicos

2.3.3. Perforado (Drill)

Formatting se refiere al proceso de preparar la tarjeta para el perforado y la activación de las paredes de los orificios.

- Se apilan todas las capas de material base (hoja de cobre sobre dieléctrico).

- A la pila se agrega material de entrada, salida y de respaldo, quedando la pila como sigue: entry foil / Copper clad / exit foil / backing material.
 - "Entry foil" es una lámina generalmente de aluminio de alrededor 10 milésimas de pulgada que se utiliza para evitar la generación de rebabas durante la perforación de la tarjeta y para facilitar la limpieza de la tarjeta después de la activación de las paredes de los orificios.
 - "Exit foil" es una lámina generalmente de aluminio de alrededor 10 milésimas de pulgada que se utiliza para evitar la generación de rebabas durante la perforación de la tarjeta y para facilitar la limpieza de la tarjeta después de la activación de las paredes de los orificios.
 - "Backing material" se usa para evitar la generación de rebabas durante la perforación de la tarjeta y generalmente está compuesto de papel revestido de aluminio con un grosor de alrededor de 93 milésimas de pulgada.
- Se perforan los "mounting holes" y se insertan pernos de precisión en ellos.
- Se perfora el resto de la tarjeta.

Drill master (figura 2.20) es una impresión donde se muestra la localización de cada perforación en la tarjeta, utilizando un símbolo único para representar cada tamaño de orificio.

La perforación de los orificios de la tarjeta puede ser:

- Manual
- CNC (Computer Numerical Control)

2.3.4. Depósito de cobre en las Perforaciones (Copper Deposition)

El depósito de cobre en las perforaciones se deposita por medios químicos en la superficie interna de las perforaciones. El proceso cambia de fabricante a fabricante, pero normalmente incluye dos pasos:

Holewall activation Se prepara la superficie interna de las perforaciones para que se pueda adherir el cobre posteriormente.

Electroplating Se deposita cobre en el interior de las perforaciones previamente activadas.

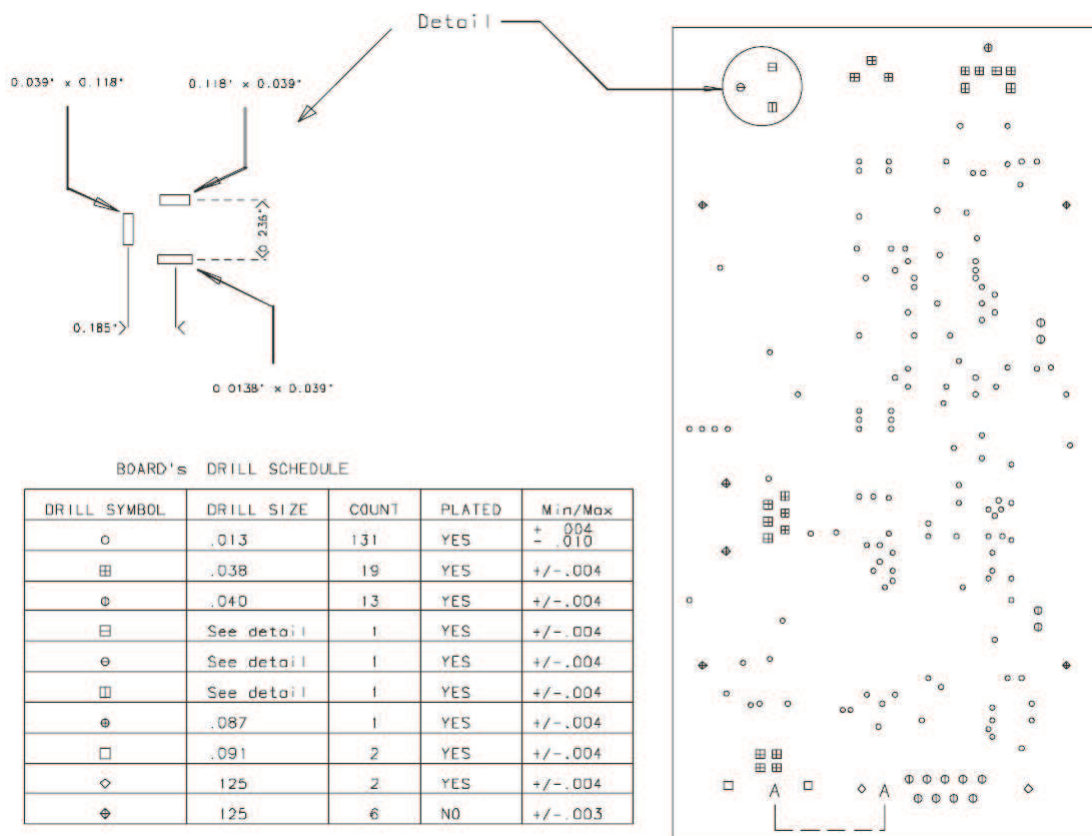


Figura 2.20: Este dibujo se usa como guía para hacer las perforaciones cuando estas se hacen de forma manual .

2.3.5. Aplicación de Imagen (Image & Develop)

Para realizar la aplicación de la imagen del artwork correspondiente al panel. Consiste en los siguientes pasos:

- Se aplica una capa de material foto-resistivo encima del panel.
- Se coloca el artwork encima del panel.
- Se aplica luz ultravioleta.
- Revelado del material foto-resistivo del panel.

El material foto-resistivo puede ser de dos tipos:

Positivo La parte que es expuesta a la luz se vuelve soluble y desaparece durante el revelado.

Negativo La parte que se expone a la luz se endurece y la parte no expuesta se disuelve durante el proceso de revelado.

2.3.6. Eliminación del Cobre (Etch)

Por medio de métodos químicos se elimina el cobre no deseado. Entre los corrosivos usados están:

- Cloruro férrico.
- Cloruro cúprico.
- Amoníaco.
- Cloruro de amonio.
- Sulfato de amonio- usado principalmente cuando el cobre se encuentra protegido por un plateado de estaño o estaño/plomo.

Otra forma de eliminar el cobre no deseado es por medios mecánicos (este método es usado principalmente para prototipos).

2.3.7. Grabado del Cobre (Strip)

Este paso sirve para remover el material fotosensitivo donde si se requiere la grabación del cobre.

2.3.8. Máscara de Soldadura (Solder Mask)

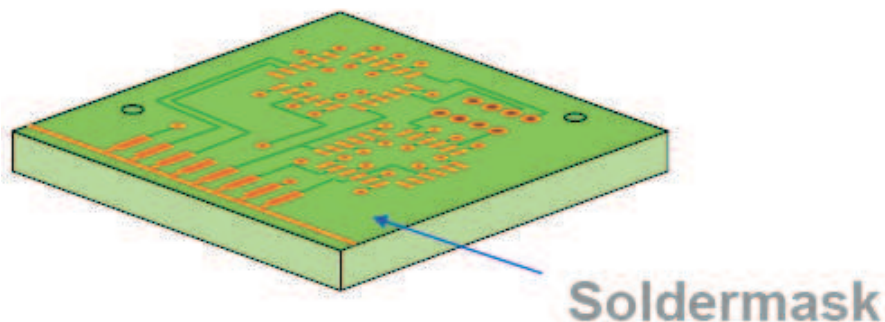


Figura 2.21: Ejemplo de Solder mask [6].

El solder mask (ver figura 2.21) se utiliza para aislar las zonas del PCB donde no se requiere soldadura. Evita la formación de puentes de soldadura durante el soldado. Aquí se mencionan algunos tipos ordenados de mayor a menor precisión:

- LPI (Liquid Photo Imageable): El PCB es recubierto de un foto-polímero, luego éste es expuesto a la luz ultravioleta con el artwork adecuado de por medio, de forma que las partes que reciben la luz se endurecen y las que no, se disuelven durante el revelado. Por último se hornea para endurecer más el solder mask. Éste es el tipo más común de solder mask. (Ver figura 2.22)
- Dry Film: Similar al anterior, pero el foto-polímero viene en forma de una lámina que se aplica a la tarjeta.
- Wet Mask: Aplicado por medio de serigrafía y posteriormente endurecido en un horno.

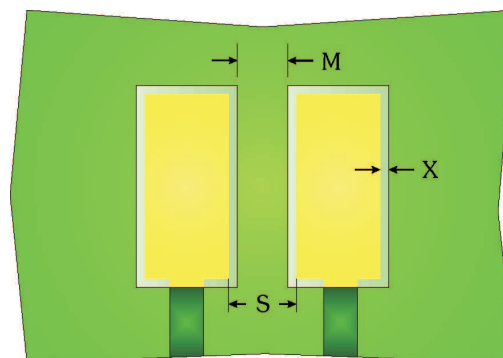


Figura 2.22: Solder Mask.

Tolerancia típica [X]	$\pm 0.003''$
Tolerancia mínima [X]	$\pm 0.002''$
Tira de solder mask (estándar) [M]	$\pm 0.004''$
Tira de solder mask (mínimo) [M]	$\pm 0.003''$
Distancia entre pads con solder mask (estándar) [S]	$0.010''$
Distancia entre pads con solder mask (mínimo) [S]	$0.008''$

Tabla 2.1: Algunos Datos Para LPI.

2.3.9. Terminado (Final Surface Finish)

Se utiliza para prevenir la oxidación de la superficie de cobre del PCB y para facilitar el soldado (ver figura 2.23). Aquí se describen algunos terminados en orden de mayor a menor frecuencia de uso:

HASL (Hot-Air Solder Leveling) Es el terminado más usado. Consiste en sumergir la tarjeta en una aleación auténtica de estaño/plomo. El exceso de soldadura es eliminado soplando aire caliente. Tiene problemas con componentes "fine-pitch" y medio ambiente.

ENIG (Electroless-Nickel Immersion Gold) Consiste en una capa de 0.150 a 0.200 mils de níquel cubierta por una capa de 0.010 mils de oro. Es más caro que HASL, menos resistente que éste, tiene problemas con el coeficiente de expansión térmica.

OSP (Organic Solderability Preservative) Consiste en depositar una capa orgánica sobre el cobre. Es un proceso sencillo y libre de plomo útil en tecnología "fine pitch". Tiene el problema de que su inspección es difícil, ya que esta cubierta es invisible.

Immersion silver Muy usado en Asia, consiste de un baño de plata co-depositado con un compuesto orgánico. El mayor problema de esta tecnología viene con certificación UL, ya que debe ser probado diferente a los demás terminados.

Immersion tin Muy usado en Europa y Asia, se procesa igual que el método anterior. Tiene algunos problemas de fabricación y se usa cuando se utilizan conectores de "press fit".

Hard gold / Soft gold Poco usados, el primero se usa para superficie de contactos, como peines o interruptores rotatorios, el segundo se usa en tecnología de ensamble directo, tal como chip-on-board, ya que ofrece una buena superficie de contacto.

En conclusión, el uso de HASL y OSP va de bajada, el de ENIG se mantiene y en cuanto se resuelvan los problemas de UL de Immersion silver va a subir su uso

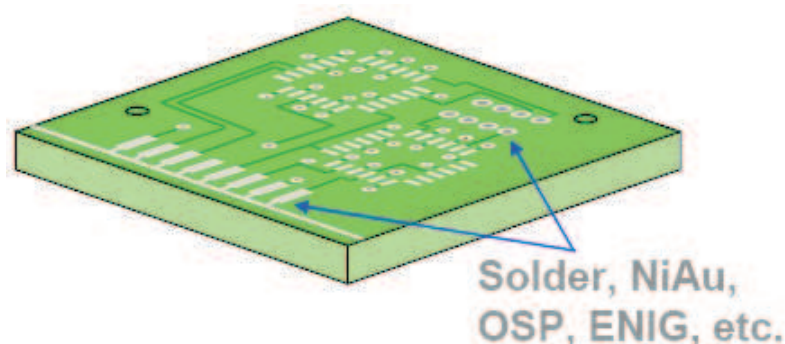


Figura 2.23: Terminado [6].

2.3.10. Máscara de Leyendas (Silk Screen)

La máscara de leyendas (silk screen) se usa para indicar referencia, polaridad, posición y datos de componentes y tarjeta. (Ver figura 2.24)

Generalmente es de color blanco pero se puede conseguir en otros colores como amarillo, negro, rojo y anaranjado. [6]

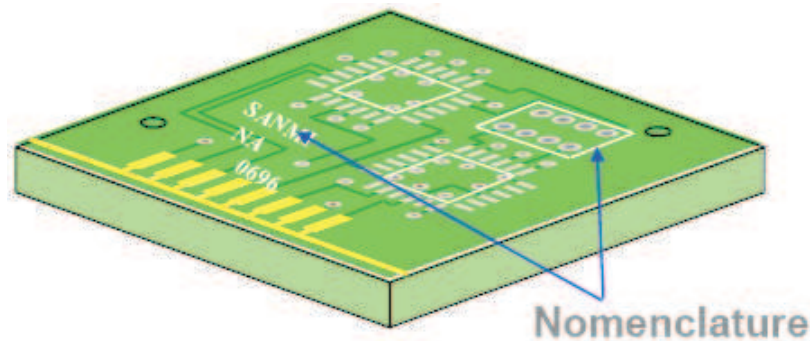


Figura 2.24: Mascara de Leyendas (Silkscreen) [6].

2.4. Compatibilidad Electromagnética

Los problemas de Interferencia Electromagnética y Compatibilidad Electromagnética (EMI/EMC) son causados por cambios en la corriente con respecto al tiempo en conductores dentro del equipo, conocido como ruido di/dt . Este cambio de corriente provoca emisiones electromagnéticas. Alternativamente, la energía electromagnética externa puede inducir ruido di/dt en los circuitos provocando switcheos lógicos, falsos y operaciones incorrectas de los dispositivos. Esto ocurre en la mayoría de señales de alta velocidad. Estos problemas aumentan con los alambres y cables adjuntos a los productos creando antenas más eficientes a bajas frecuencias. La solución típica es el blindaje electromagnético de los conductores así como el uso de filtros electromagnéticos.

Una manera eficiente de reducir las emisiones EMI es controlando las fuentes que originan estas señales, hay muchos lugares donde estas señales pueden ser originadas, pero la mayoría de estas comienzan en el switcheo rápido de corriente en los IC's.[1]

2.4.1. Consideraciones Específicas para los Diferentes Tipos de PCB

Para el diseño de PCB's hay que tener en cuenta el grado de dificultad del Sistema electrónico, atendiendo a su tecnología, funcionamiento y frecuencia máxima de trabajo, a continuación se analizarán las particularidades de cada uno de ellos.

Consideraciones Específicas para la Colocación y Ruteado de PCB's Lineales de Aplicaciones Generales.

Un PCB de aplicaciones generales con circuitería lineal contiene circuitos analógicos (amplificadores operacionales, transistores, etc.) que operan a unos pocos MHz de frecuencia. En estos casos no hay que tener preocupaciones especiales, salvo las reglas comentadas para las pistas de alimentación y capacitores de desacoplo.

Consideraciones Específicas para la Colocación y Ruteado de PCB's Digitales de Aplicaciones Generales.

Estos sistemas contienen circuitería lineal (puertas, contadores, microcontroladores, etc.) que operan hasta frecuencias de 20 MHz. El diseño del PCB no resulta especialmente crítico, y no hay que preocuparse excesivamente por la colocación de los componentes y enrutado.

Una observación final para este tipo de circuitos se refiere a los osciladores de cristal de cuarzo. La mayoría de los microcontroladores utilizan este tipo de circuito para establecer la frecuencia de referencia del oscilador; y el cristal se utiliza dentro del lazo de alimentación positiva del amplificador. [7]

2.5. CAD (Computer Aided Design)

El dibujo se hacía por los métodos tradicionales de los dibujantes y diseñadores: con lápiz y a mano alzada y regla o escuadra. Los circuitos impresos se hacían con dibujos hechos a mano o con herramientas de dibujo o con cinta adhesiva, especial para circuitos impresos, y luego se procedía a entregar el arte al fabricante de impresos o uno mismo podía realizar el impreso utilizando las tarjetas con revestimiento de cobre y soluciones químicas.

Es importante resaltar que aunque, hoy en día, tenemos la fortuna de contar con herramientas informáticas tipo CAD para el dibujo y el diseño, anteriormente había que abordar estos procesos con otras herramientas que muchos todavía utilizan.

En el siguiente diagrama de flujo (figura 2.25) se observan las etapas que se llevan a cabo para la elaboración del Diseño de un PCB.

2.5.1. Símbolos, Celdas y Componentes

Un *símbolo* es la representación esquemática de un componente. El símbolo es utilizado para la elaboración de los esquemáticos.[2]

Una *celda* es una representación gráfica de un componente, o simplemente un conjunto de gráficos. Es la representación física de un componente.[3]

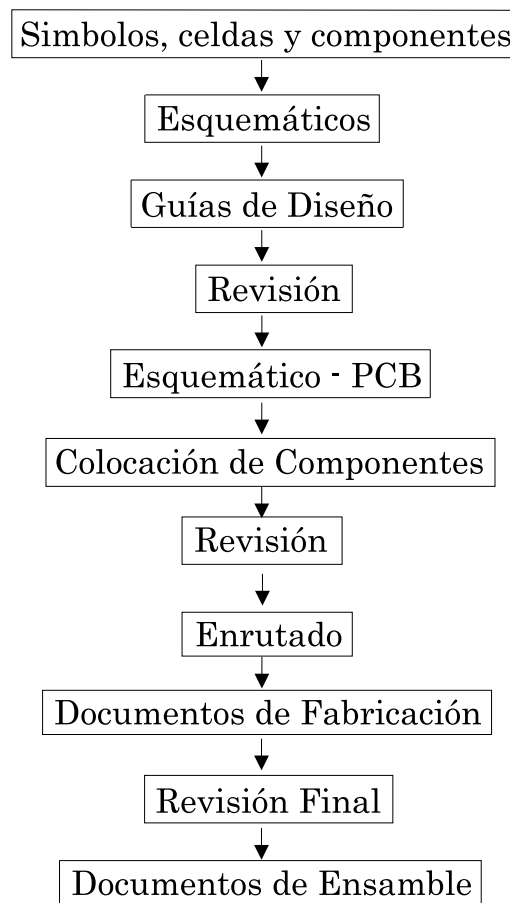


Figura 2.25: Diagrama de Flujo de Diseño de PCB's.

Una *parte-componente* es la unión del símbolo con la celda.

2.5.2. Esquemáticos

Un esquemático es una representación gráfica en el cual se muestran conexiones entre los símbolos. Los esquemáticos son utilizados para la reparación y mantenimiento de las tarjetas.

2.5.3. Guías de Diseño

Las guías de diseño son las reglas que establece la casa de diseño, los fabricantes o el diseñador de PCB's, para tener en consideración todos los parámetros que implican el diseño de PCB's. Todo encaminado al buen desempeño y correcta funcionalidad del PCB.

- Tamaño de PCB, número de capas, "stack-up" y tecnología

- Requerimientos de colocación de componentes
- Preferencias en la distribución de componentes
- Componentes que utilizan bases
- Requerimientos en enrutado (relojes, señales críticas, diferenciales, etc.)
- Manejo de tierras
- Requerimientos para pruebas y seguridad ("safety")
- Previsiones para EMI y ESD

2.5.4. Revisión

Antes de iniciar el diseño del PCB se reúne las siguientes personas con el fin de revisar que esté todo listo para iniciar el diseño del PCB:

- Diseñador de PCBs.
- Ingeniero de manufactura.
- Ingeniero de pruebas ICT.
- Ingeniero de hardware.
- Ingeniero mecánico.
- Ingeniero de componentes.

Esta junta es convocada por el diseñador del PCB y requiere que cada quien tenga una copia de los esquemáticos, de la lista de materiales y de las guías de diseño.

Algunos de los puntos que se revisan son: definir método de ensamble que será utilizado y que no existan problemas de manufactura o adquisición de componentes.

2.5.5. Esquemático-PCB

Es el proceso de trasladar el diagrama esquemático a una representación topológica correspondiente.

2.5.6. Colocación de Componentes (Placement)

Una vez que se ha realizado la transferencia del esquemático a PCB, ahora es necesario colocar los componentes que serán utilizados para el PCB tomando en cuenta las guías de diseño.

Una sugerencia para la colocación de los componentes es la siguiente:

- Colocar primero los componentes que tienen localización fija (conectores, LEDs, etc.)
- Colocar componentes principales (circuitos con muchos pines, componentes sensibles al ruido, temperatura o altura, osciladores, cristales).
- Revisar junto con el ingeniero de hardware esta primera colocación de componentes.
- Colocar capacitores de desacoplo, terminadores y otros pasivos sensibles.
- Colocar el resto de los componentes.

La colocación de los puntos de prueba se hace siguiendo:

- Las guías de diseño.
- Las reglas de diseño para manufactura.
- Que resulte el enrutado más sencillo.
- Estética.

Los capacitores de desacoplo; esta palabra en realidad significa absorción de ruido; y para que resulten efectivos deben colocarse lo mas cerca posible de las terminales de alimentación del componente activo. Como se muestra en la figura 2.26

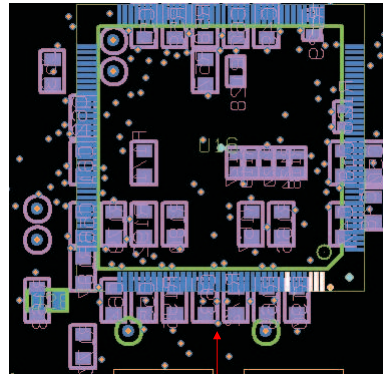
Es importante utilizar estos capacitores (de unos 100 k) en todos los circuitos integrados digitales, y en la mayoría de los analógicos; y su finalidad es derivar a tierra el ruido eléctrico que se genera en el dispositivo activo. [7]

2.5.7. Enrutado (Routing)

El enrutado es la generación de los trazos de cobre que corresponden a las conexiones realizadas en el diagrama esquemático.

Orden de enrutado:

- Definir y asignar reglas para las "nets".



Capacitores de desacoplo

Figura 2.26: Colocación de Capacitores de Desacoplo.

- Señales críticas (relojes, pares diferenciales, etc.)
- Alimentación.
- Buses.
- Resto de las señales.

El enrutado se hace siguiendo las guías de diseño. El enrutado puede ser automático o interactivo. Se recomienda enrutar manualmente señales críticas y alimentaciones. [6]

Trazado de las Pistas de Alimentación

La razón por la que el plano de tierra puede ser un problema es debido a que todas las señales sobre la PCB fluyen a la misma. Y a la hora de decidir el ancho de las pistas de GND, hay que tener en cuenta la impedancia de las mismas; grandes corrientes sobre anchos de pista mínimos provocan altas resistencias, y a su vez estas mayores resistencias provocan caídas de tensión mayores y diferentes en distintos lugares de la PCB. Por lo tanto se elegirán anchos de pista máximos. Esto para reforzar el blindaje ante interferencias externas y minimizando el ruido entre pistas. [7]

2.5.8. Documentos de Fabricación y de Ensamble

Para llevar a cabo la fabricación de los PCB's es necesario tener presentes los siguientes documentos:

- BOM (Bill of Materials)
- Archivos Gerber

- Archivo Readme.txt
- Dibujo de ensamble
- Dibujo de configuración
- Dibujo de fabricación

Archivos Gerber En los archivos gerber se incluyen los siguientes archivos: un archivo de perforaciones, archivo de la capa superior, archivo del plano de tierra, capa interna del circuito 1, capa interna del circuito 2, capa del plano de voltajes, capa inferior, archivo de silkscreen generado para la capa inferior, archivo de silkscreen generado para la capa superior, archivo de la mascara de soldadura de la capa inferior, archivo de la mascara de soldadura de la capa superior, archivo de la soldadura de pasta de la capa inferior, archivo de la soldadura de pasta de la capa superior.

Archivo Readme El archivo readme contiene información de la casa de diseño, información general del PCB (dimensiones, grosor, material, número de capas, grosor y espaciamiento entre los trazos, tipo de terminado, peso del cobre, dimensión de la perforación mas pequeña, en caso de contener dedos de oro especificar el número, número de pads tanto en la capa inferior como en la superior, especificar en que capas se incluirá el silkscreen, especificar en que capas se incluirá la mascara de soldadura).

Dibujo de Ensamble En el dibujo de ensamble se indican que componentes serán ensamblados y cuales no.

Dibujo de Configuración En el dibujo de configuración se muestran las dimensiones del PCB en una manera mas detallada.

Dibujo de Fabricación El dibujo de fabricación muestra una tabla de las perforaciones; esta incluye tamaño de la perforación, tolerancia, se indica que perforaciones serán plateadas y cuales no, además de el numero de perforaciones incluidas en el PCB. El stackup indicando las capas y los grosores entre estas del PCB. Una tabla de control de las revisiones del artwork. Y notas a considerar durante el proceso de fabricación.

Capítulo 3

Diseño del PCB

En este capítulo se presenta el diseño del circuito impreso para un sistema en el cual se conectan 4 líneas telefónicas a una red de datos. Se presentan consideraciones importantes para dar inicio con el diseño del PCB, por ejemplo las guías de diseño, el esquemático, la definición de procesos tecnológicos, colocación de componentes, enrutado. Y los archivos para la fabricación del PCB.

3.1. Guías de Diseño

Como se explico anteriormente las guías de diseño contienen los parámetros que implican en el diseño del PCB, esto para tener un buen desempeño y funcionalidad del PCB. A continuación se muestran las guías de diseño del PCB.

3.1.1. Introducción

Este documento presenta las guías para la colocación de componentes y enrutado de la tarjeta Alliance FXO.

Alliance FXO es una tarjeta PCI que permite interconectar hasta cuatro líneas telefónicas analógicas a una red de datos. Esta tarjeta introduce ligeras modificaciones al producto actual (0006-01-PCB). El número de parte de esta nueva tarjeta será 0006-02-PCB, de la misma forma el número de parte del esquemático será 0006-02-SCH.

3.1.2. PCB

- La tarjeta debe ser de tipo PCI universal de 32 bits tal como se especifica en el capítulo 5 del estándar PCI revisión 2.1.
- La longitud de la tarjeta debe ser menor a 8.5 pulgadas.
- La tarjeta debe ser de 6 capas (4s2p).

- La tarjeta debe ser de grosor estándar.
- El grosor y separación por defecto de los trazos debe ser de 6/6.
- El artwork stack-up debe ser el siguiente (de arriba hacia abajo): Señal 1, Tierra, Señal 2, Señal 3, Voltaje, Señal 4.
- El espacio entre las capas de Señal 2 y Señal 3 debe ser de 0.040".
- El terminado de la tarjeta será immersion silver.
- El ensamble de los componentes de la parte superior de la tarjeta será por reflujo, los de la parte inferior por ola.
- Al ensamblar la tarjeta, ésta será transportada en la dirección mostrada en la Figura 3.1.
- Agregue balanceo de cobre (25 %) en forma de círculos en las capas de señal 2 y 3, excepto en las áreas que las reglas de EMI y Safety lo prohíben.
- Agregue un fill area conectado a tierra en la capa de componentes y en la de soldadura, excepto en las áreas que las reglas de EMI y Safety lo prohíben.

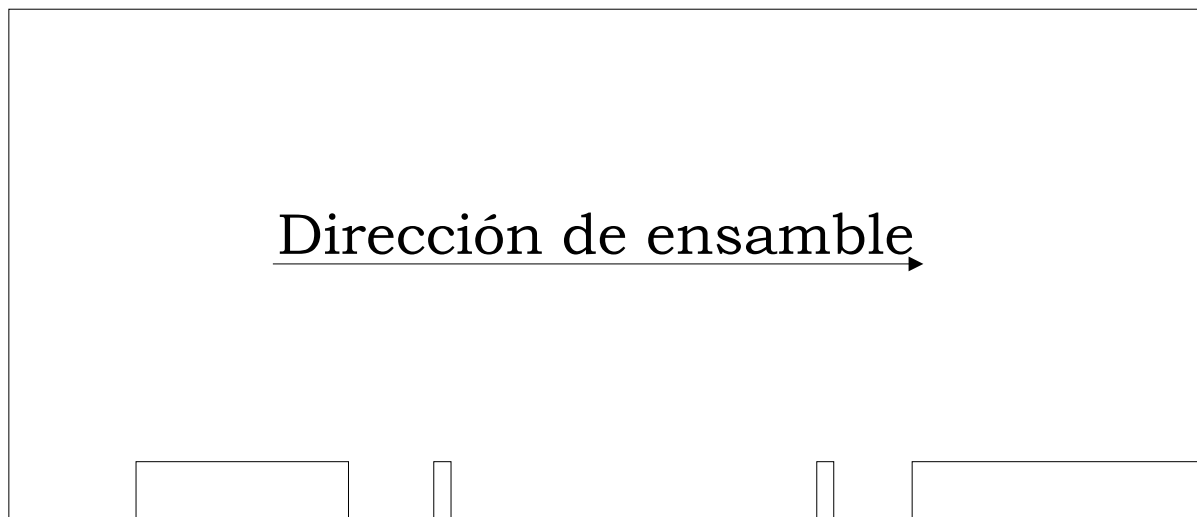


Figura 3.1: Dirección de Ensamble.

3.1.3. Guías Detalladas

Colocación de Componentes

- Los conectores deben de tener la posición indicada en la Figura 3.3. La perforación que se usa como referencia para todas las distancias es un tooling hole, además de que sirve para sujetar el bracket metálico a la tarjeta (el bracket que se usará es el 9203 de Keystone). Ver figura 3.2.

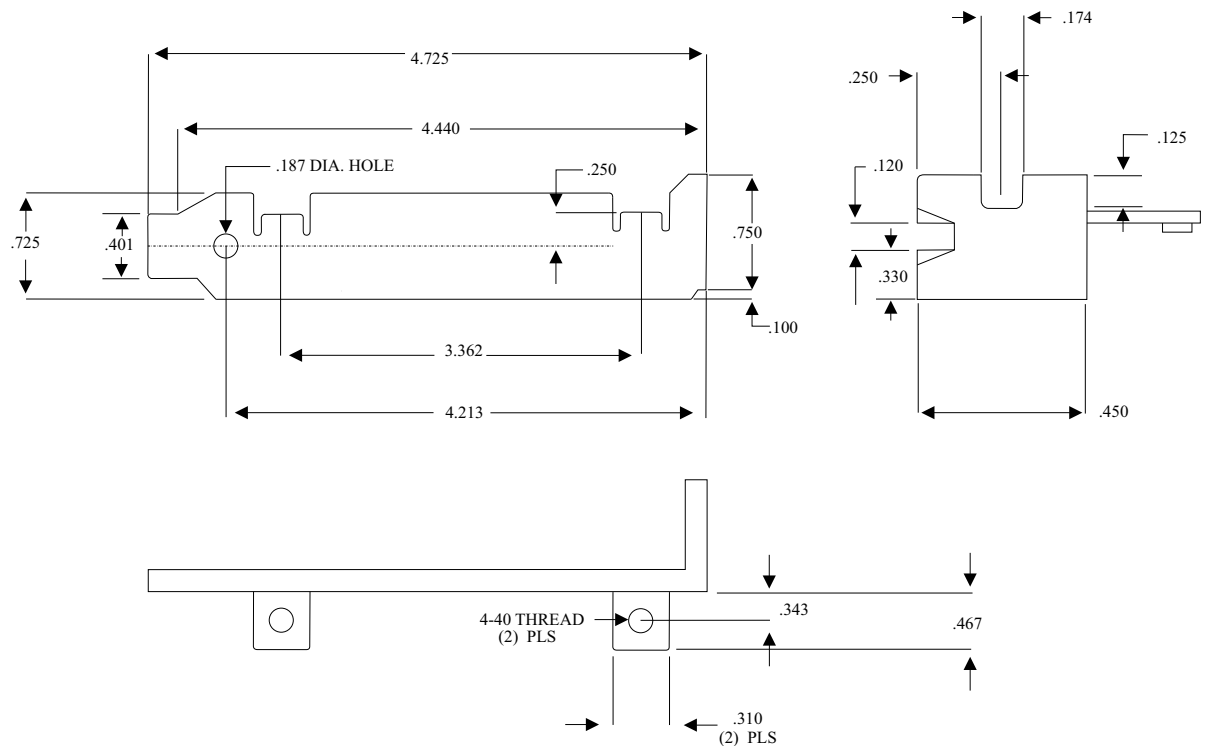


Figura 3.2: Bracket Metálico PCI.

- La Figura 3.15 muestra un acomodo de componentes sugerido, éste puede ser modificado a criterio del diseñador del PCB siempre y cuando cumpla con las guías de diseño mencionadas en este documento.
- La colocación de los componentes de la sección de Interfaz Telefónica (hojas 3 y 4 del esquemático) debe de hacerse de acuerdo a lo especificado en la nota de aplicación 67 (AN67) de Silicon Labs. (Para mayor información consultar el Apéndice A).
- Ponga especial atención a la colocación de los capacitores de aislamiento (C93, C94, C95, C96, C97, C98, C99 y C100) y de la resistencia de conexión de tierra general a la de chasis (R200). Vea la Figura 3.5.

- Coloque las resistencias R149 y R150 lo más cerca posible del PLD (U2).
- Coloque la resistencia R151 lo más cerca que se pueda del oscilador Y3.

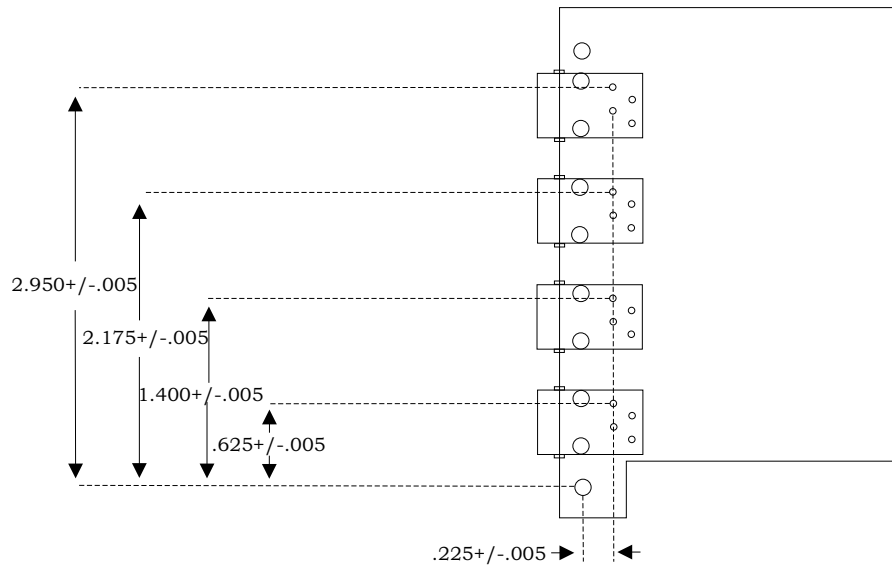


Figura 3.3: Posición de Conectores.

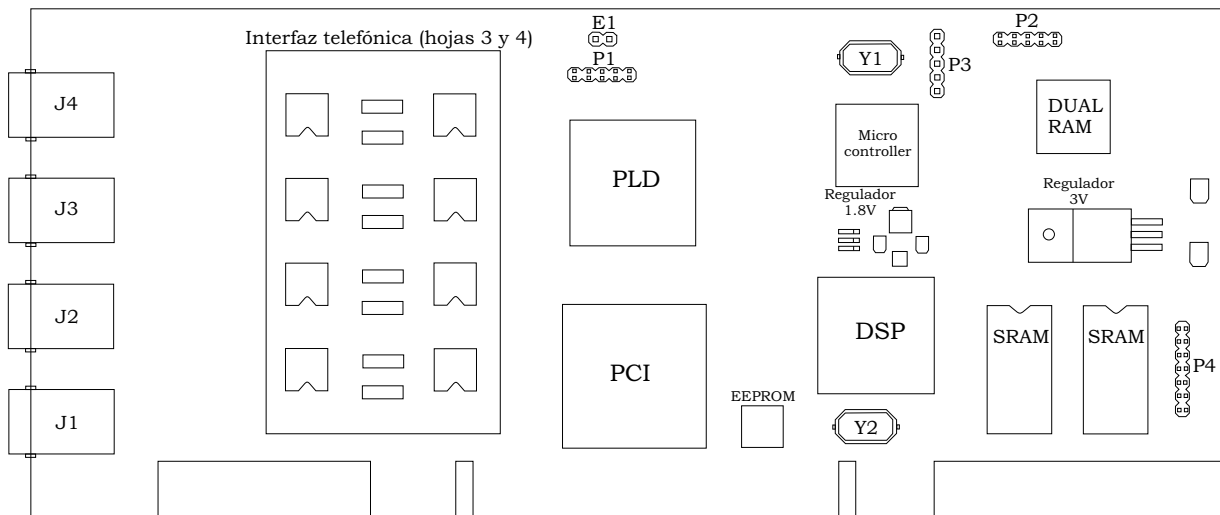


Figura 3.4: Acomodo Sugerido de los Componentes.

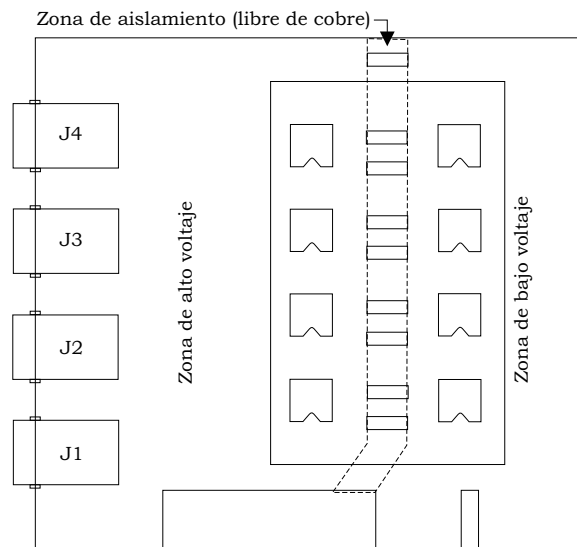


Figura 3.5: Aislamiento de la Interfaz de Alto Voltaje.

Encapsulado

Todas las compuertas y pines pueden ser intercambiados para mejorar el enrutado.

Empaquetados Especiales

- Deje suficiente espacio alrededor del microcontrolador para poder ensamblar una base para éste.
- Deje una zona libre de componentes de al menos 150 milésimas de pulgada alrededor de los conectores tipo header P2, P4 y P5.

Planos y Moats

- El plano de voltaje debe de estar compartido entre las señales de 1.8V, 3.3V y 5V tal como se muestra en la Figura 3.6.
- La conexión entre el conector PCI y el plano de 5V, mencionado en el punto anterior, debe de hacerse por medio de un fill area en una de las capas internas¹. Vea la Figura 3.7.
- Ningún trazo debe de cruzar
- Créé un moat que abarque las cuatro interfaces telefónicas.
- Créé un moat alrededor de los cristales y capacitores asociados.

- Creé un moat alrededor del oscilador y pasivos asociados.
- No cruce ninguna señal a través de los moats, solamente hágalo a través de los puentes.

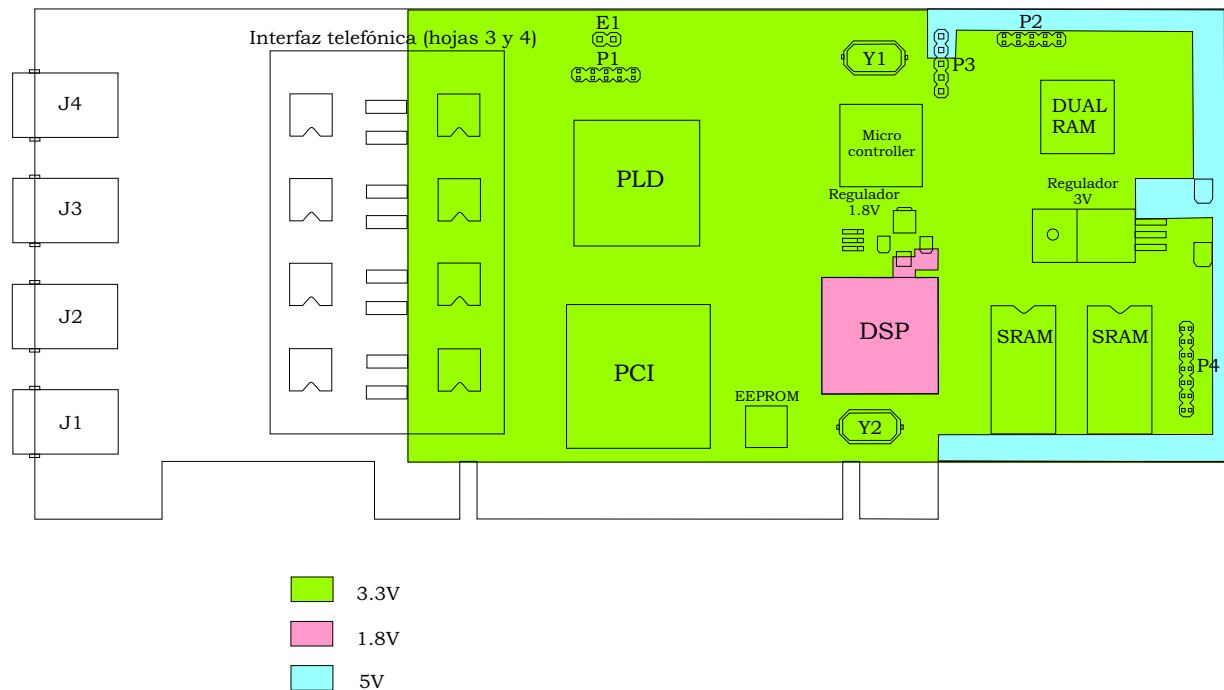


Figura 3.6: Plano de Voltajes.

Relojes

- La longitud de los trazos entre el cristal Y1, los capacitores de carga asociados y los pines correspondientes del microcontrolador, deben de mantenerse lo más corto posible.
- La longitud de los trazos entre el cristal Y4, los capacitores de carga asociados y los pines correspondientes del DSP, deben de mantenerse lo más corto posible.
- La longitud de la señal 16M (salida del oscilador de 16.384MHz) debe de mantenerse lo más corta posible. Utilizar la regla 3W para esta señal.

Capacitores de Bulk

- Los capacitores de bulk para el voltaje de 5 volts deben ir distribuidos como sigue: uno de ellos debe de estar lo más cerca posible del conector PCI, de preferencia

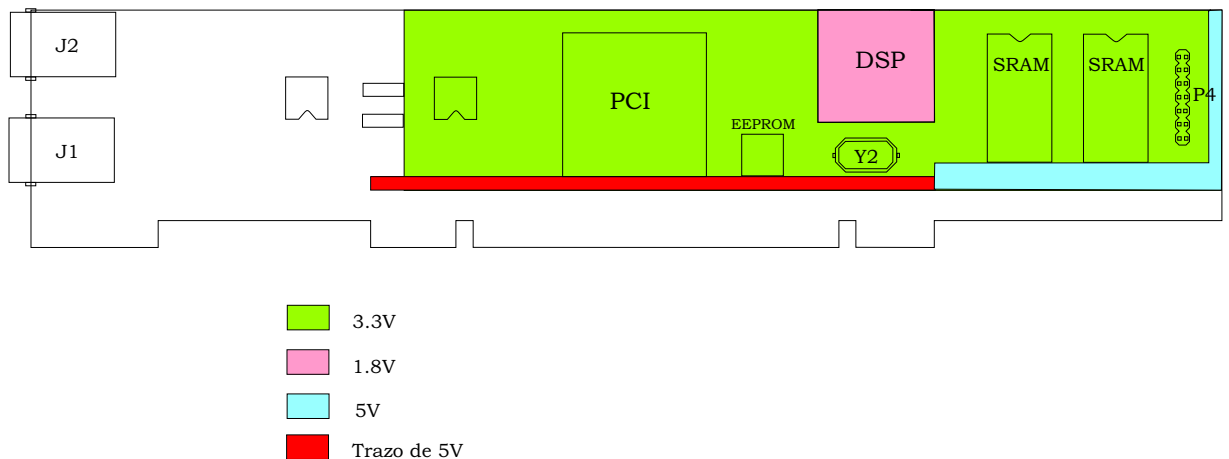


Figura 3.7: Conexión del Conector PCI al Plano de 5 Volts.

antes de pasar del fill area, en una capa de señal, al plano; el otro debe estar cerca del conector P3.

- Los capacitores de bulk para el voltaje de 3.3 volts deben de ir distribuidos de la siguiente manera: uno cerca del PLD; otro cerca del puente PCI; y otro cerca del microcontrolador, tratando de que no queden muy juntos.

Capacitores de Desacoplo

- Asegúrese que cada pin de voltaje de alimentación de todos los circuitos integrados digitales e híbridos tiene un capacitor de desacoplo.
- Los capacitores de desacoplo deben de ser colocados cerca de los pines de alimentación del circuito correspondiente. Los pines de alimentación de los circuitos deben ser conectados con trazos muy cortos a los capacitores de desacoplo.

Enrutado

- La longitud máxima de los trazos que van del controlador PCI (PCI9030) al conector PCI deben de tener una longitud máxima de 1.5".
- La señal P_PCLK debe de tener una longitud de $2.5" \pm 0.1"$.
- Los trazos que van del controlador PCI al conector deben de tener una impedancia dentro del rango de $60\Omega - 100\Omega$.
- Los trazos de voltaje y tierra que van del conector PCI a un plano de poder deben de tener una longitud máxima de 0.25" y un ancho de 0.02",

- El resto de las conexiones de voltaje y tierra deben de tener un ancho mínimo de 0.012”.
- Las señales FSC, PCLK, S1_DXA, S2_DXA, S1_DRA y S2DRA son críticas y por tanto deben ser enrutadas primero, tener una longitud lo más corta posible y no tener más de n vias, donde n es el número de pads que toca la señal respectiva + 1.

Fuente de Alimentación

- El regulador de 1.8V debe de tener un pad de cobre a manera de disipador de al menos 150 mm².
- Cree una área de cobre de media pulgada cuadrada conectada al plano de tierra con vías separadas 0.100” a manera de disipador para el regulador.

3.1.4. Otros

- Genere una lista de materiales para ser revisada por el ingeniero de componentes.
- Genere los dibujos de ensamble a tiempo para los prototipos.

3.2. Esquemático

Para la elaboración del esquemático correspondiente al circuito impreso se utilizó la herramienta *Dx Designer*, de *Mentor Graphics* ®. Un tutorial para su utilización se encuentra en el Apéndice B. El proceso de elaboración del esquemático implicó las etapas de elaboración de bibliotecas con símbolos específicos no encontrados en la base de datos de la herramienta, la siguiente etapa fue la colocación de símbolos de los dispositivos a interconectar, y posteriormente la conexión entre estas.

Para una mayor comprensión del esquemático se muestra un diagrama a bloques (ver figura 3.8) en el cual se muestran 4 etapas: Alimentación, Procesamiento, PCI, Interfaz Telefónica. En este diagrama se nombra la etapa, los componentes que intervienen en ella y el número de hoja en el que se encuentra en el esquemático.

A continuación se presenta el esquemático correspondiente. Debido a la complejidad que implica el esquemático a continuación se presenta su impresión en diferentes hojas doble carta del diagrama número 1 al número 11.

El PCB se ha dividido en dos secciones, la etapa analógica (interfaz telefónica) y la etapa digital. De los diagramas 1-11 el número 1 es el índice, éste muestra el contenido general del diagrama esquemático. La interfaz telefónica se encuentra en los diagramas 2 (únicamente los conectores telefónicos J1-J4), 3 y 4; y la etapa digital se muestra

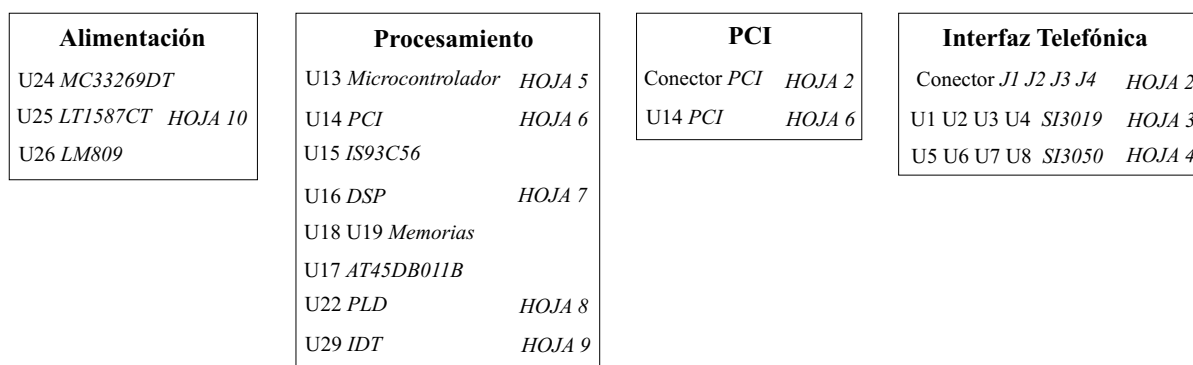


Figura 3.8: Diagrama a Bloques.

en los diagramas 5-11 del esquemático. A continuación se describe el contenido del esquemático.

Hoja 1 Índice En esta hoja se muestra el contenido del esquemático. Indicando el nombre del módulo, la página en la que se encuentra y el número de revisión. El diseñador del PCB coloca una serie de notas importantes que se deben tomar en cuenta para la fabricación del circuito impreso.

Hoja 2 Conectores En esta hoja del esquemático se encuentran los conectores siguientes:

- Conector PCI.- Este conector va conectado principalmente al IC U14 (PCI controller) por medio del Bus **P_AD[0:31]**, a los capacitores: C7, C10, C6, C19, C20, C5, R199, R191, C82, C81, C84, C83, C86, C85, C88, C87, C90, C89, C92, C91, y a los capacitores de desacoplo (C66, C65, C68, C67, C70, C69, C72, C71, C74, C73, C76) de la hoja 11 del esquemático.
- P1.- Este conector esta conectado al IC U22 (PLD), y a las R148, R146, R145, R144. También es conectado al plano de tierra y de voltaje (3V)
- P2.- Este conector es conectado al IC U13 (microcontroller) que a la vez este también se conecta al U22 (PLD), R125 también es conectado al plano de tierra y de voltaje (3V)
- P3.- el conector P3 es un conector de power y es por eso que esta conectado al plano de voltaje (3V y 5V) y al plano de tierra general.
- Los conectores (telefónicos) J1, J2, J3 y J4 son conectados a las hojas 3 y 4 del esquemático.

La R200 es conectada a la tierra general y a la tierra del chasis.

Hoja 3 - 4 SI3019 Y SI3050 Como se mencionó anteriormente en esta hoja del esquemático se encuentran los circuitos de aplicación de voz; U3 (si3019) U7 (si3050) para el conector J1, U2 (si3019) U5 (si3050) para el conector J2, U4 (si3019) U8 (si3050) para el conector J3, U1 (si3019) U6 (si3050) para el conector J4.

Hoja 5 ATMEGA8515 En esta hoja se encuentra un microcontrolador. Que se conecta al IC U22 (PLD), al U7 y U8 (si3050) y al Y1 que es un cristal de 4Mhz. Para conectarse con el U22 (PLD) lo hace a través del Bus **U_AD[0:7]** y del Bus **U_A[8:15]** R115, R116 (por medio de estas resistencias se conecta al plano de voltaje 3V y a los IC's U16 (DSP) U7 U8 (si3050)), R125 (esta resistencia es conectada al plano de voltaje 3V y al conector P2) R196, R193, R186, R188 (por medio de estas resistencias se conecta a los IC's U16 (DSP) U7 U8 (si3050), C130 y C129 (hay que poner atención en este capacitor debe ser colocado lo mas cerca posible al Y1 cristal de 4Mhz ya que también es conectado a este.) C25, R130, R131 U22 (por medio de estas resistencias se conecta al U22 PLD y al plano de voltaje 3V), R117, R114 (por medio de esta resistencia se conecta al U16(DSP) y al U7 U8 (si3050)).

Hoja 6 PCI 9030 is93c56 Por medio del Bus **P_AD[0:31]** se conecta al conector PCI. Mediante los Buses **H_LD[0:31]** y **H_LA[2:27]** se conecta a los IC's U16 (DSP) U22 (PLD) U29 (IDT Dual Ram). Con las R136, R134, R138, R113, R140, R132 se conecta al plano de voltaje 3V. R139, R155, R133, R135, R137 al plano de tierra general, al transistor U30 que a su vez esta conectado a R154 que se conecta al plano de voltaje 3V y a R153 C8 que se conectan al plano de tierra. Al IC U15 (is93c56), que es conectado a los planos de voltaje y tierra general y a R67 y a su vez se conecta al plano de voltaje 3V

Hoja 7 DSP 56858, memorias cy7c1021v y at45db011b Por medio de los Buses **H_LA[2:27]** y **H_LD[0:31]** se conecta a los IC's U22 (PLD) U29 (IDT) U14 (PCI). Con el Bus **DSP_DATA[0:15]** se conecta a los IC's U29 (IDT) U22 (PLD) U18 U19 (memorias). Mediante el Bus **DSP_ADDR[0:20]** se conecta a los IC's U18 U19 (memorias). Con las resistencia R129 U22 (PLD), R57 P4, R124 U22 (PLD), R126 U22 (PLD) y R118 se conecta al plano de voltaje de 3V y al plano de tierra general. R169 a los IC's U7 U8 (si3050). Al cristal Y4 de Mhz con la R161. Con R190 se conecta a U13 (microcontroller) U7 U8 (si3050). R128, R58, R123, R127, R163 va conectada al plano de voltaje 3V. R59 al plano de tierra general. También se conecta al conector P4 que a su vez se conecta con el U22 (PLD). Al IC U17 (AT45DB11B) y con las R141 y R142 se conecta al plano de voltaje 3V. R128 se conecta al plano de voltaje de 3V y a un led U28. Con R172 se conecta al U7 y U8 (si3050). Con C27 y C28 U19 se conecta al plano de voltaje 3V y al plano de tierra general.

Hoja 8 PLD xcr3128xl Por medio de los Buses **U_AD[0:7]** y **U_A[8:15]** se conecta al IC U13 (microcontroller). A través del Bus **DSP_ADDR[0:20]** se conecta

a los IC's U18 y U19 (memorias). Con los Buses **H_LA[2:27]** y **H_LD[0:31]** se conecta a los IC's U14 (PCI), U16 (DSP) y U29 (IDT). Por medio del Bus **DSP_DATA[0:15]** es conectado a los IC's U29 (IDT), U16 (DSP), U18 U19 (memorias). Las resistencias R46 U6 (si3050), R44 U8 (si3050), R42 U5(si3050), R40 U7 (si3050) se conectan al plano de voltaje 3V. R149 y R150 por medio de estas resistencias se conecta a los IC's U16 (DSP), U7 U8 (si3050). Las resistencias R144 R145 R146 R148 R143 también se conectan al plano de voltaje 3V y al conector P1. Las resistencias R60, R61, R62, R63, R64, R65 y los capacitores C31, C32, C33, C34, C35, C36, C37, C38, C39, C40, C42 se conectan al plano de voltaje 3V. La resistencia R48 se conecta al plano de voltaje 3V y a la vez al header E1. La resistencia R62 se conecta al plano de voltaje 3V y al U21 que es un diodo led. Por medio de la R182 se conecta al U16 (DSP)

Hoja 9 Dual Ram idt70v24, cb3lb Mediante el Bus **DSP_ADDR[0:20]** se comunica con el U16 (DSP), y las memorias U18 y U19. Con el Bus **DSP_DATA[0:15]** se conecta a los IC's U16 (DSP), U22 (PLD), U18 y U29 (memorias). A través de los Buses **H_LA[2:27]** y **H_LD[0:31]** se conecta a los IC's U14 (PCI), U16 (DSP), U22 (PLD). Con los capacitores C41, C43, C44 se conecta al plano de voltaje 3V y al plano de tierra general. La R114, R147, R121 se conecta al plano de voltaje 3V. R201 se conecta al plano de tierra.

El cristal Y1 tiene conectada R66 al plano de voltaje 3V y el capacitor C46 de la misma manera al plano de voltaje 3V y al plano de tierra general. Con R151 se comunica el cristal con el U22 (PLD)

Hoja 10 Power Supply En esta hoja se encuentran los suministros de voltaje: el DSP CORE & I/O Diff. es una protección de voltaje de 3V y 1.8, para esto tiene 3 diodos D5, D6 y D7.

3.3 V to 1.8 V Voltage Conversion esta etapa consta de un regulador de voltaje U24, 2 resistencias R164 y R165, 2 capacitores electrolíticos C131 y C132, un capacitor cerámico C45 y una bobina L1.

5 to 3.3 V Voltage Conversion para esta etapa se necesitó un regulador de voltaje U25 y 2 capacitores electrolíticos C135 y C138

Voltage Supervisor esta etapa contiene un U26 que alimenta al IC U22 (PLD)

Hoja 11 Decoupling VCC 5V BULK CAPACITORS (C133, C134), VCC 3V BULK CAPACITORS (C136, C137, C139). Los capacitores de Bulk se recomienda colocarlos cerca de los reguladores de voltaje, para mantener un voltaje uniforme. Los capacitores de desacoplo son de alta frecuencia, y deben ser colocados cerca de los IC's, para filtrar el ruido no deseado. EEPROMS (C75, C22). DSP56858 3V (C47, C48, C49, C50, C51, C52, C53, C54, C55, C56). DSP56858 1.8V (C57, C58, C59, C60, C61, C62, C63, C64). PCI9030 3V (C65, C66, C67, C68, C69, C70, C71, C72, C73, C74, C76)

Un diagrama general del circuito impreso se presenta en la figura 3.9.

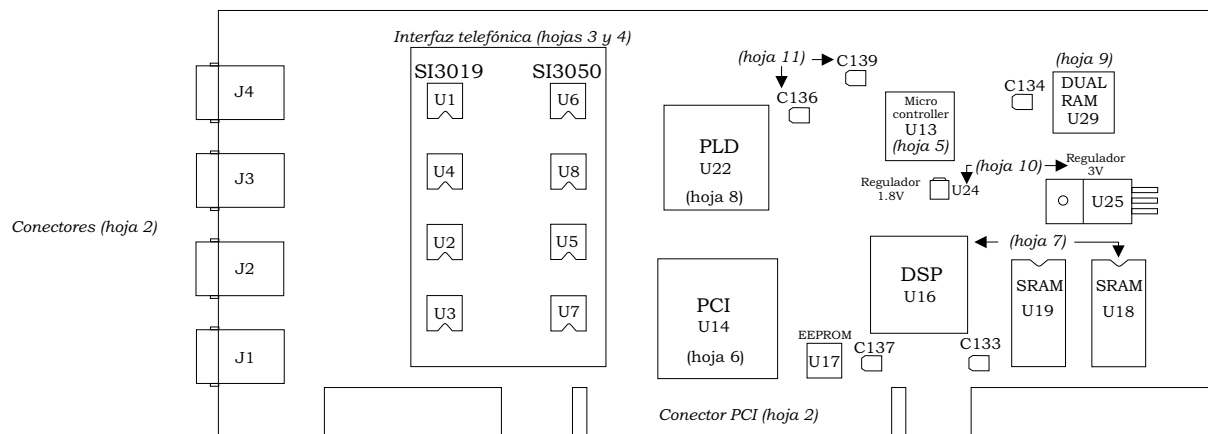


Figura 3.9: PCB con Numeración de Hojas del Esquemático.

3.3. Definición de Procesos Tecnológicos

El grosor de la tarjeta es estándar (0.062" con una tolerancia de +/-0.03").

El stack-up debe ser simétrico con respecto al centro de la tarjeta en el eje horizontal. La tarjeta está compuesta de 6 capas de las cuales 4 serán para señales y 2 para los planos de voltaje y tierra, respectivamente.

El artwork stack-up de acuerdo a las guías de diseño es el siguiente (de arriba hacia abajo): Señal 1, Tierra, Señal 2, Señal 3, Voltaje, Señal 4. (figura 3.10)

El espacio entre las capas de Señal 2 y Señal 3 debe ser de 0.040". Esto para evitar discontinuidades y tenga retorno por el mismo plano de tierra.

3.4. Dimensiones

Las dimensiones de la tarjeta son las siguientes: longitud de la tarjeta 8.490", ancho 4.200" y grosor 0.062". Para más detalles acerca de las dimensiones consultar la figura 3.11.

3.5. Colocación de Componentes

Debido a que la tarjeta se separó en dos partes, etapa analógica (interfaz telefónica) y la etapa digital, esto para separar las frecuencias que afectan el funcionamiento de la etapa digital. Por lo tanto la colocación de componentes es la siguiente:

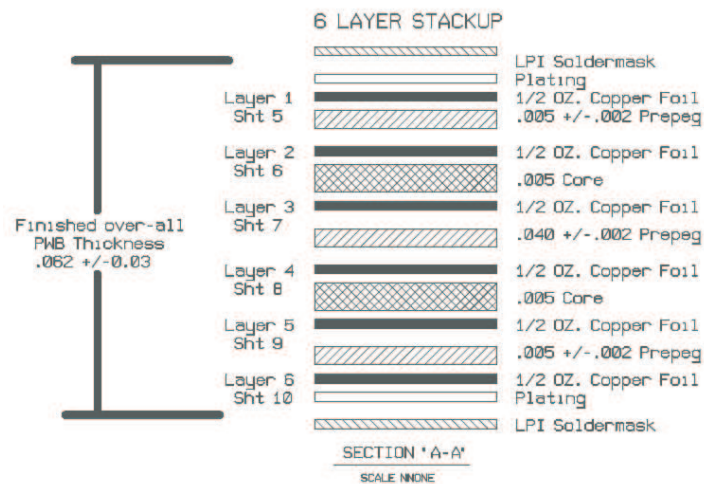


Figura 3.10: Stack up Para PCB de 6 Capas.

Los conectores telefónicos deben tener la posición que se indica en la figura 2.12, debido a que la tarjeta es PCI y será instalada en una tarjeta madre, los conectores deberán ser colocados de tal manera que sobresalgan al exterior de esta, para tener una conexión mas sencilla y no existan complicaciones de uso para los usuarios.

En la interfaz telefónica, la distribución de estos componentes se hizo de acuerdo al documento: *Si3050/52/54/56 LAYOUT GUIDELINES*.² . El apéndice A contiene un check list del layout para los IC's SI3019 y SI3050. (Ver figura 3.13)

Debido a que se tienen conexiones de redes telefónicas y voltaje es importante aislarlas para evitar un funcionamiento no deseado. Para esto hay que considerar la colocación y el espacio que se tiene entre cada componente, estos son los capacitores (C93, C94, C95, C96, C97, C98, C99, C100), que sirven para prevenir interferencia de la etapa analógica a la etapa digital (EMI) y la resistencia (R200) de aislamiento; esta resistencia sirve para conectar la tierra general con la tierra de chasis, esto para prevenir descargas electrostáticas (ESD) (ver figura 3.14).

De acuerdo a la figura 3.15 los componentes se distribuyeron de esta manera para cumplir con las guías de diseño, además de tener un enrutado mas estético y mas sencillo.

² Los circuitos SI305X de Silicon Laboratories de los productos direct access arrangement (DAA), proporcionan una alta integración, costos mas accesibles y soluciones en el área DAA para modem y aplicaciones de voz

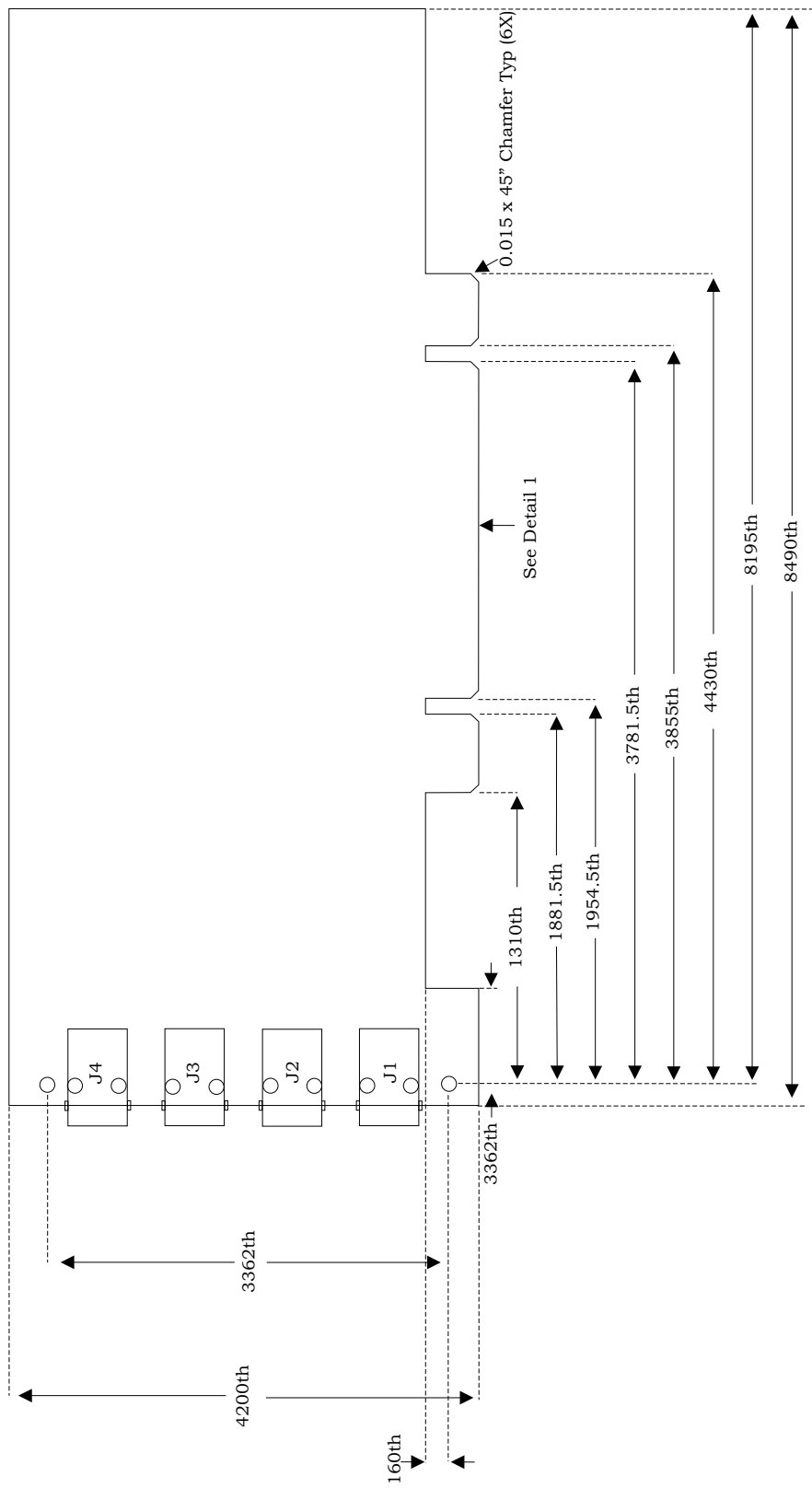


Figura 3.11: Dimensiones del PCB.

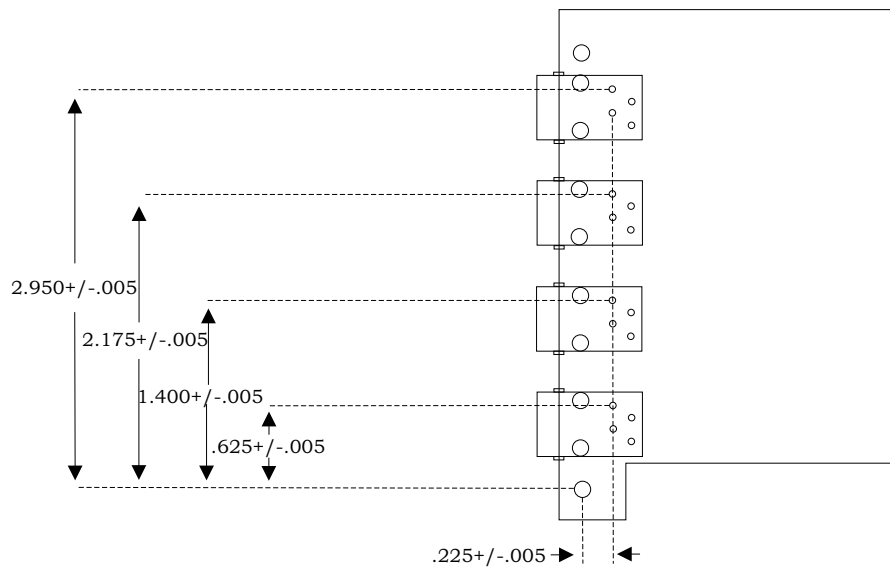


Figura 3.12: Posición de Conectores.

3.6. Enrutado

Para la interfaz telefónica, los trazos de tierra y los conectores RJ11 a FB1, FB2, R15, R16, RV1, C8, C9, deben ser de .20" de ancho. El enrutado se hizo de acuerdo al documento *Si3050/Check List*. (Para mayor información consultar la figura 3.13).

- El grosor y separación de los trazos debe ser 6/6 milésimas de pulgada.
- La longitud máxima de los trazos entre el IC U14 (PCI) y el conector PCI debe ser de 1.5"
- La longitud de la señal P_PCLK debe de tener una longitud de $2.5" \pm 0.1"$.
- Los trazos de voltaje y tierra que van del conector PCI a un plano de poder deben de tener una longitud máxima de 0.25" y un ancho de 0.02"

3.7. Planos de Voltaje

La distribución de los planos de voltaje se muestra en la figura 3.16.

El área de color verde corresponde al voltaje de 3.3V es la más grande ya que la mayoría de los componentes se alimentan de esta cantidad de voltaje. Por ejemplo; U7, C2, R49, R50, R51, R52, U5, C24, C23, U8, R53, R54, C26, U6, R55, R56, R47, P1, R40, U14, U22, C136, Y3, C139, U16, C137, D7, U18, U19, P4, C138, U25, P3, P2, U29; entre otros componentes.

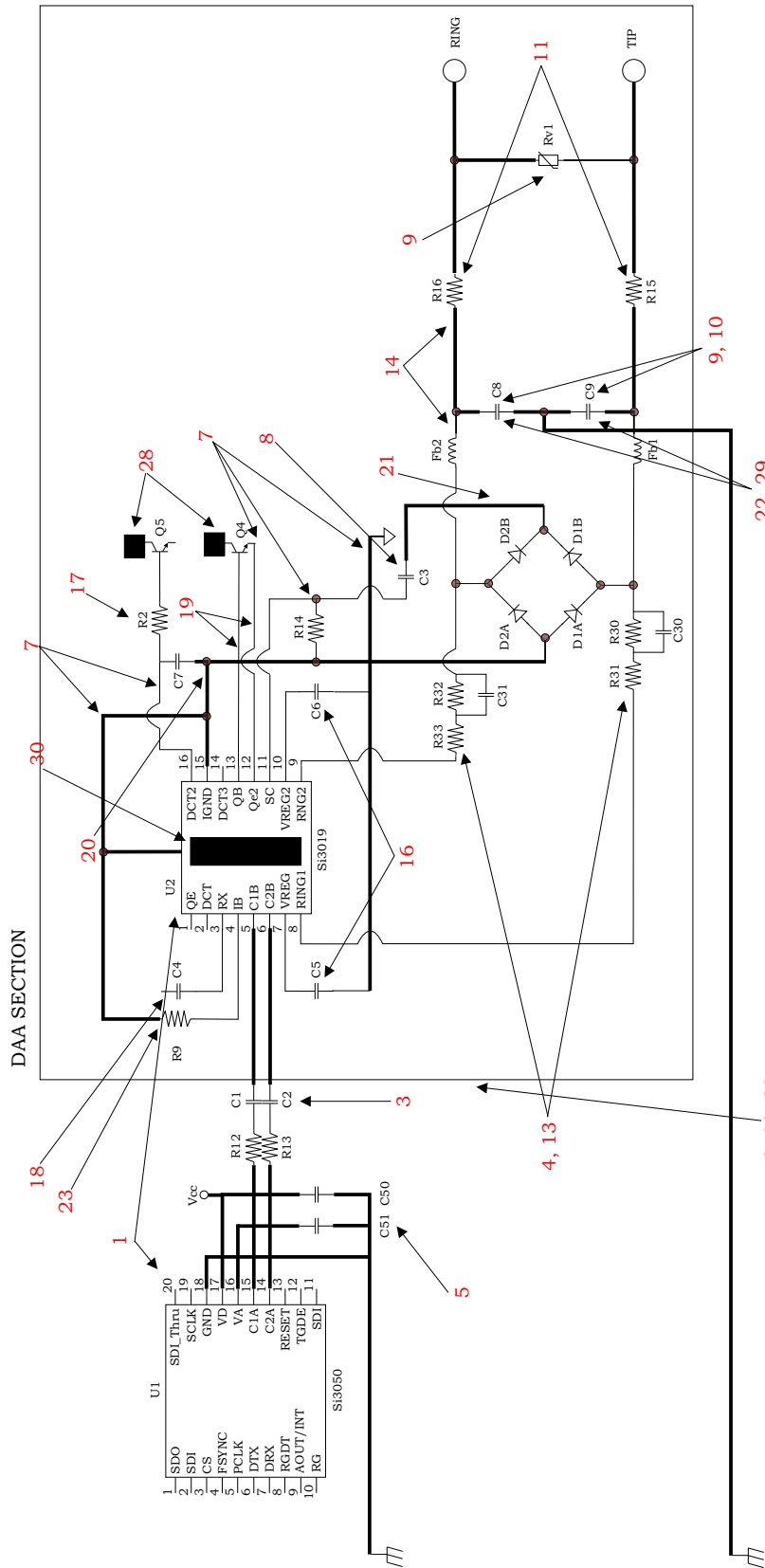


Figura 3.13: Si3050 Layout Guidelines.

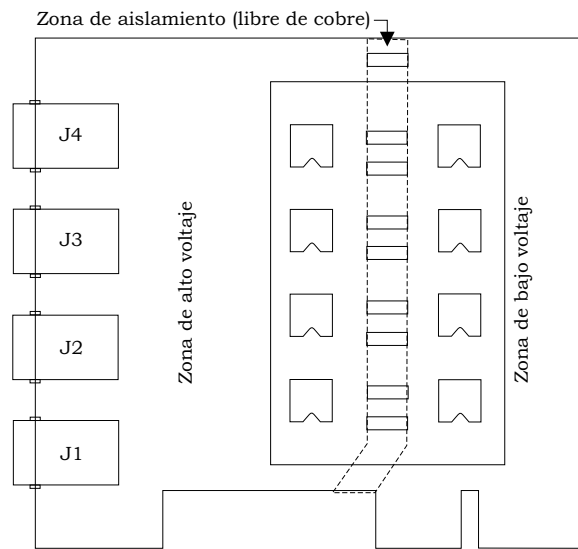


Figura 3.14: Aislamiento de la Interfaz de Alto Voltaje.

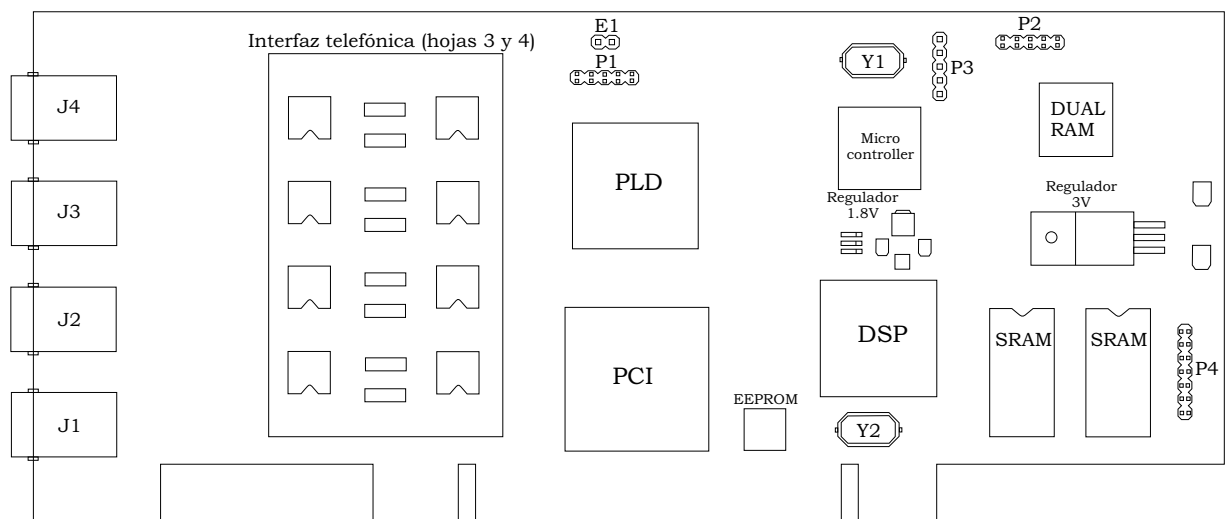


Figura 3.15: Distribución de los Componentes.

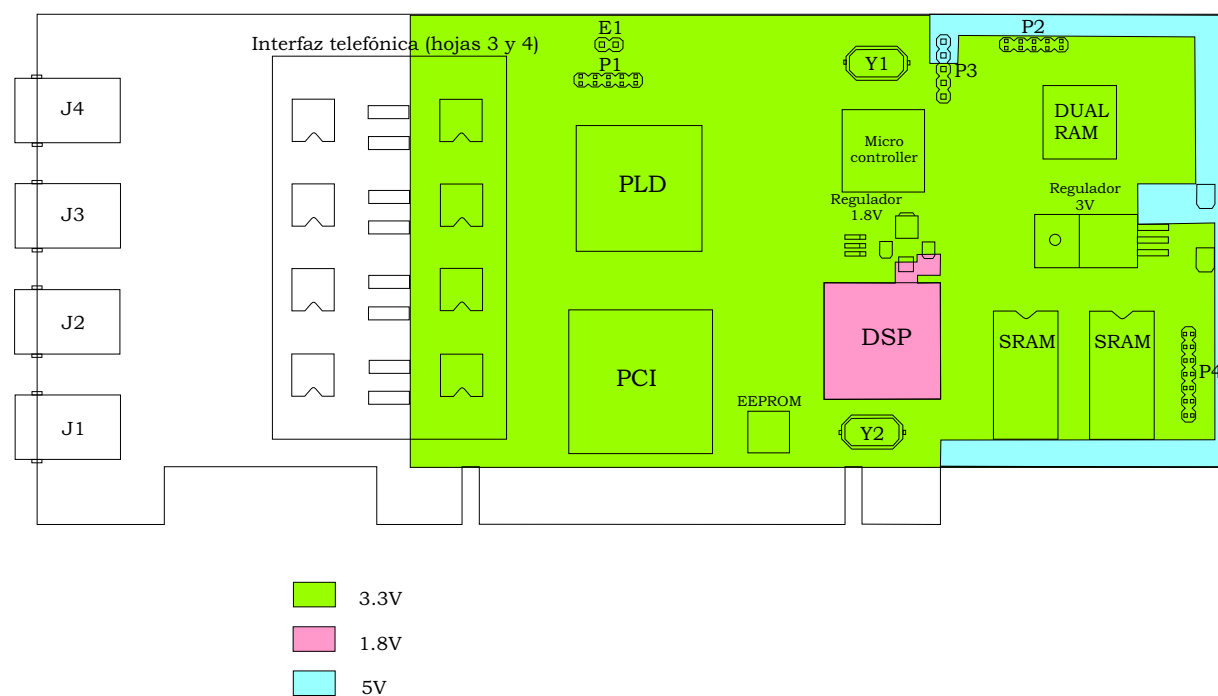


Figura 3.16: Plano de Voltaje.

El área de color azul corresponde a 5V y sirve para alimentar al conector P3, a los capacitores C133, C134 y C135, al regulador de voltaje U25 y una parte del conector PCI.

El área de color rosa alimenta corresponde a 1.8V al U16 (DSP), D5, C132, C56, C57, C58, C61, C62, C63, C64, L1.

3.8. Archivos de Fabricación

Los archivos de fabricación son: los archivos Gerber, dibujos mecánicos (dibujos de fabricación, configuración, de ensamble) y un archivo de texto (Readme) con extensión .txt, éste último contiene información general del PCB (ver tabla 3.1), y el contenido del archivo Alliance .ZIP (ver tabla 3.2)

A continuación en las figuras 3.17-3.29 se muestran los archivos Gerber correspondientes.

A continuación se muestran los dibujos mecánicos y enseguida se muestra el dibujo de configuración (ver figura 3.30); debido a la complejidad de los dibujos de ensamble y fabricación se presenta su impresión en hojas doble carta.

Tabla 3.1: Información de la Tarjeta.

Dimensions	8.490" x 4.200"
Thickness	0.062"
Material	FR4
Layer count	6
Min. trace width/space	0.006/0.006"
Finishing type	immersion silver
Copper weight	1/2 oz general
Min. hole size	19th
Gold fingers	yes 116 PINS CONECTOR
SMD's on top	1175
SMD's on bottom	542
Silkscreen layers	Top, bottom
Soldermask layers	Top, bottom

Tabla 3.2: Archivos Gerber y dibujos mecánicos.

DrillDrawingThrough.gdo	gerber file,drilltape
EtchLayer1Top.gdo	gerber file,top layer
EtchLayer2.gdo	gerber file,ground plane layer
EtchLayer3.gdo	gerber file,internal circuit 1 layer
EtchLayer4.gdo	gerber file,internal circuit 2 layer
EtchLayer5.gdo	gerber file,voltage plane layer
EtchLayer6.gdo	gerber file,bottom layer
GeneratedSilkscreenBottom.gdo	gerber file,silkscreen bottom layer
GeneratedSilkscreenTop.gdo	gerber file,silkscreen top layer
SoldermaskBottom.gdo	gerber file,soldermask bottom layer
SoldermaskTop.gdo	gerber file,soldermask top layer
SolderPasteBottom.gdo	gerber file,solderpaste bottom layer
SolderPasteTop.gdo	gerber file,solderpaste top layer
0006-02-ASEFINAL.pdf	pdf file,assembly drawing
0006-02-CFGFINAL.pdf	pdf file,configuration drawing
0006-02-FAB3.pdf	pdf file,fabrication drawing
XNeutralFile.txt	txt file, netlist
ThruHolePlated.ncd	NC Drills file, Board 's Drill
ThruHoleNonPlated.ncd	NC Drills file, Board 's Drill

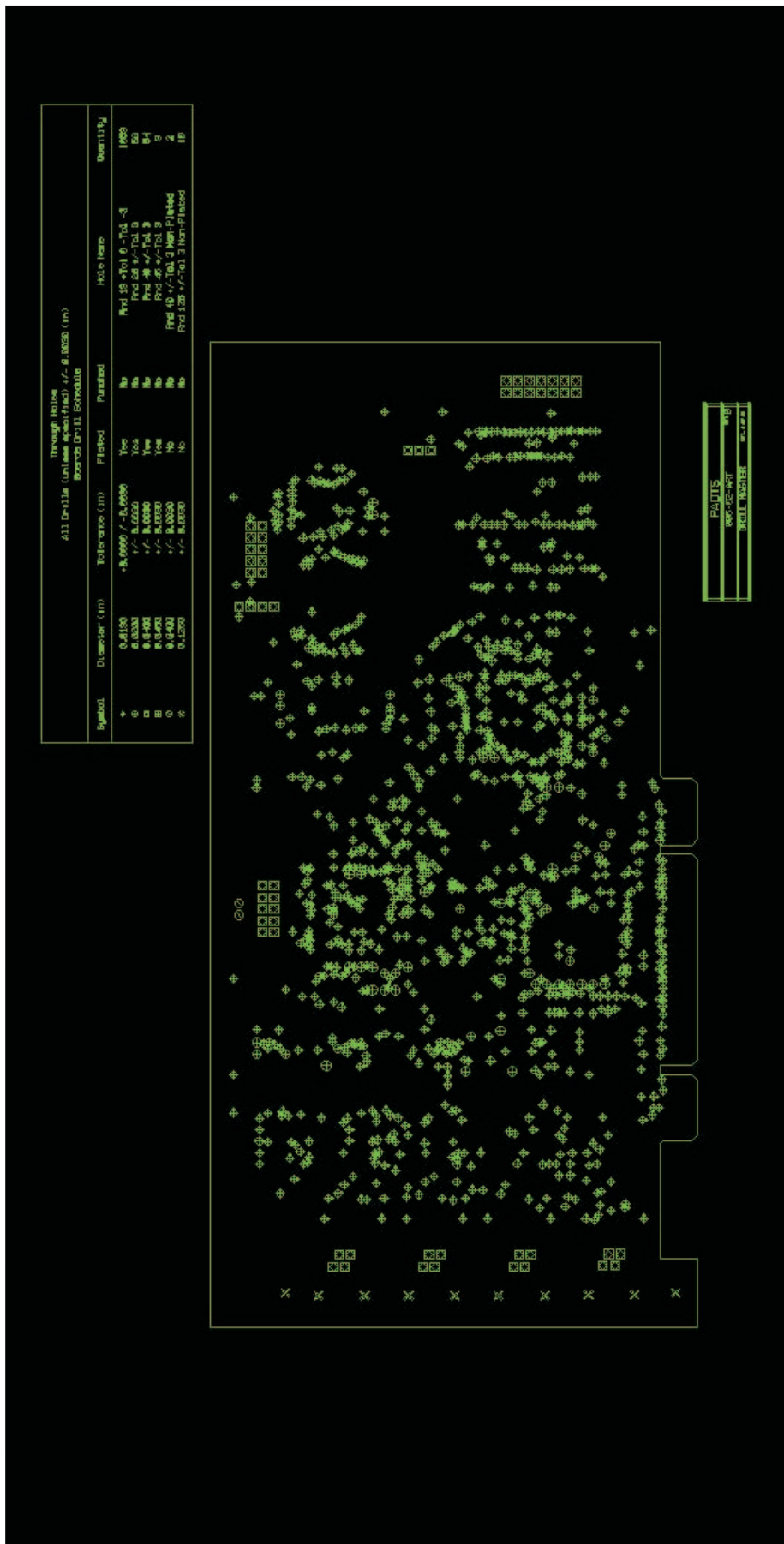


Figura 3.17: Drillmaster.

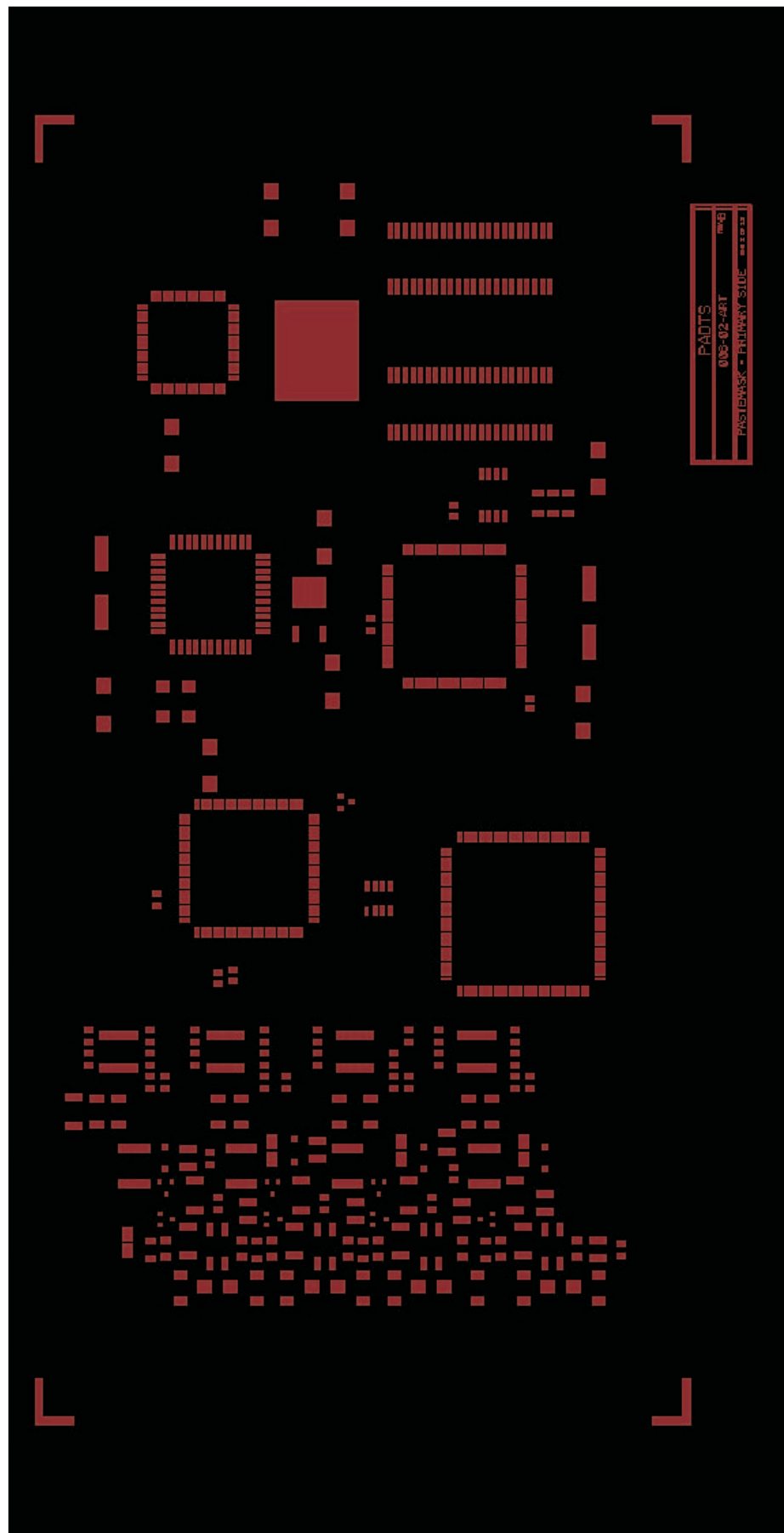


Figura 3.18: Pastemask Capa Superior.

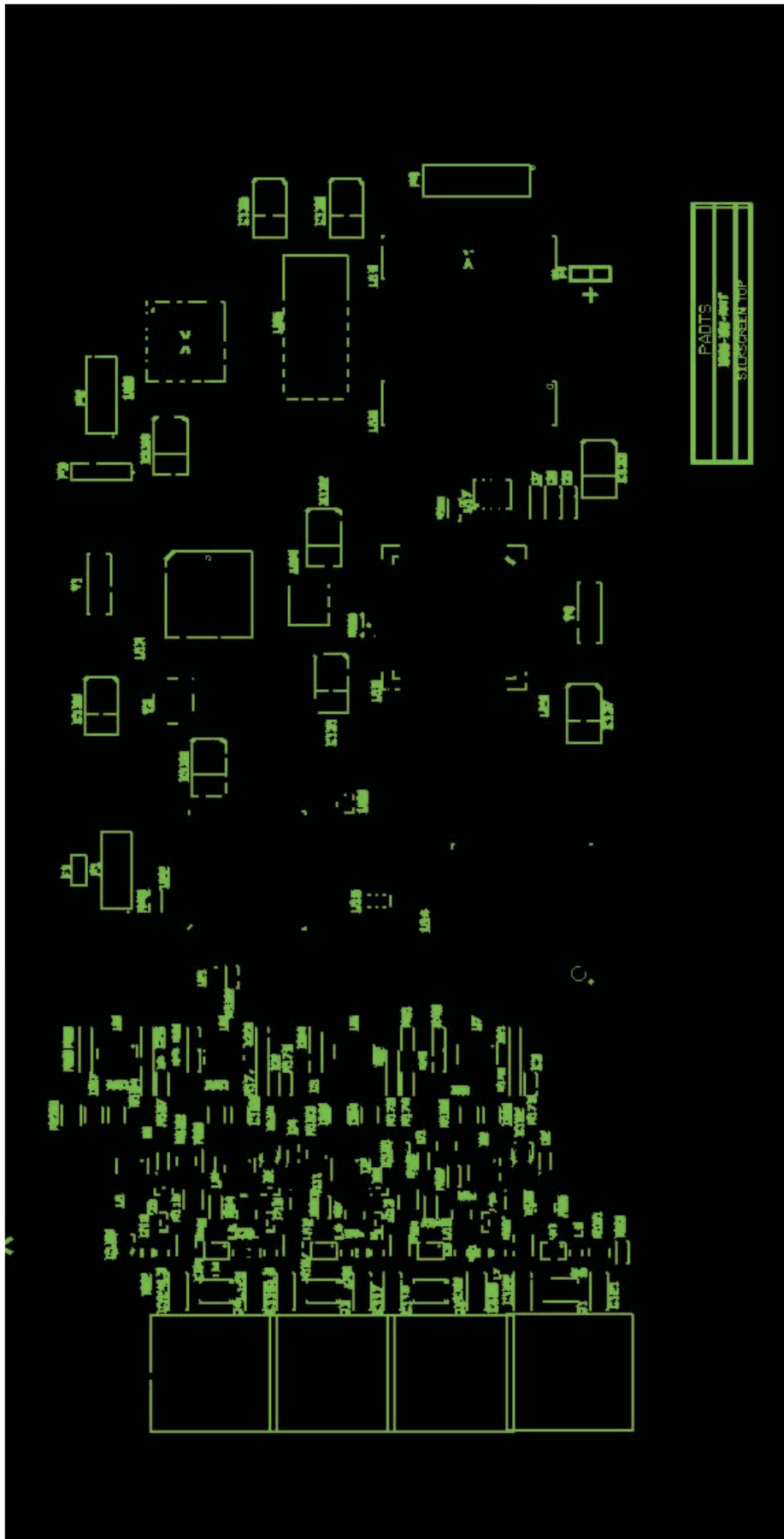


Figura 3.19: Silkscreen Capa Superior.

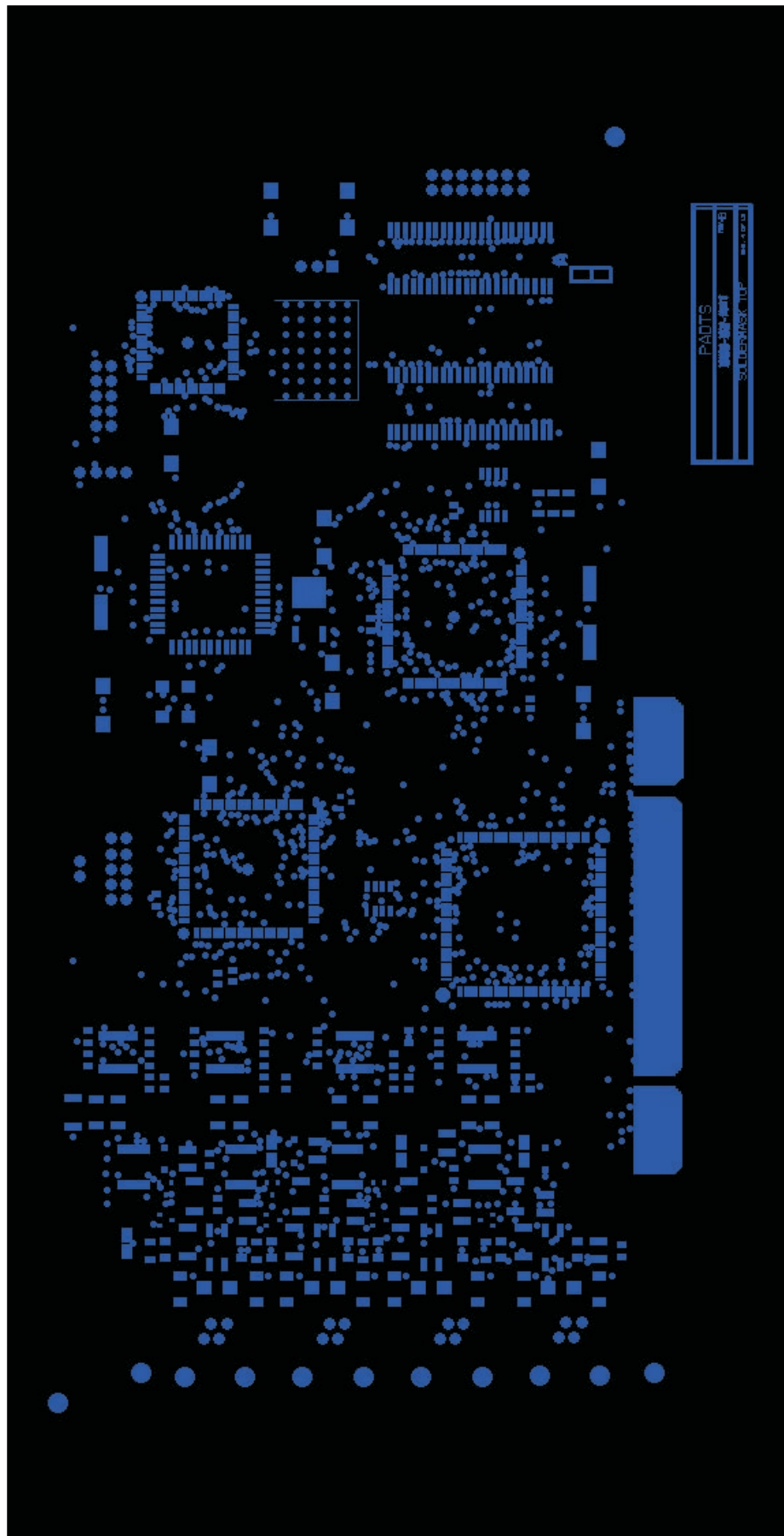


Figura 3.20: Soldermask Capa Superior.



Figura 3.21: Capa de Señal Superior.

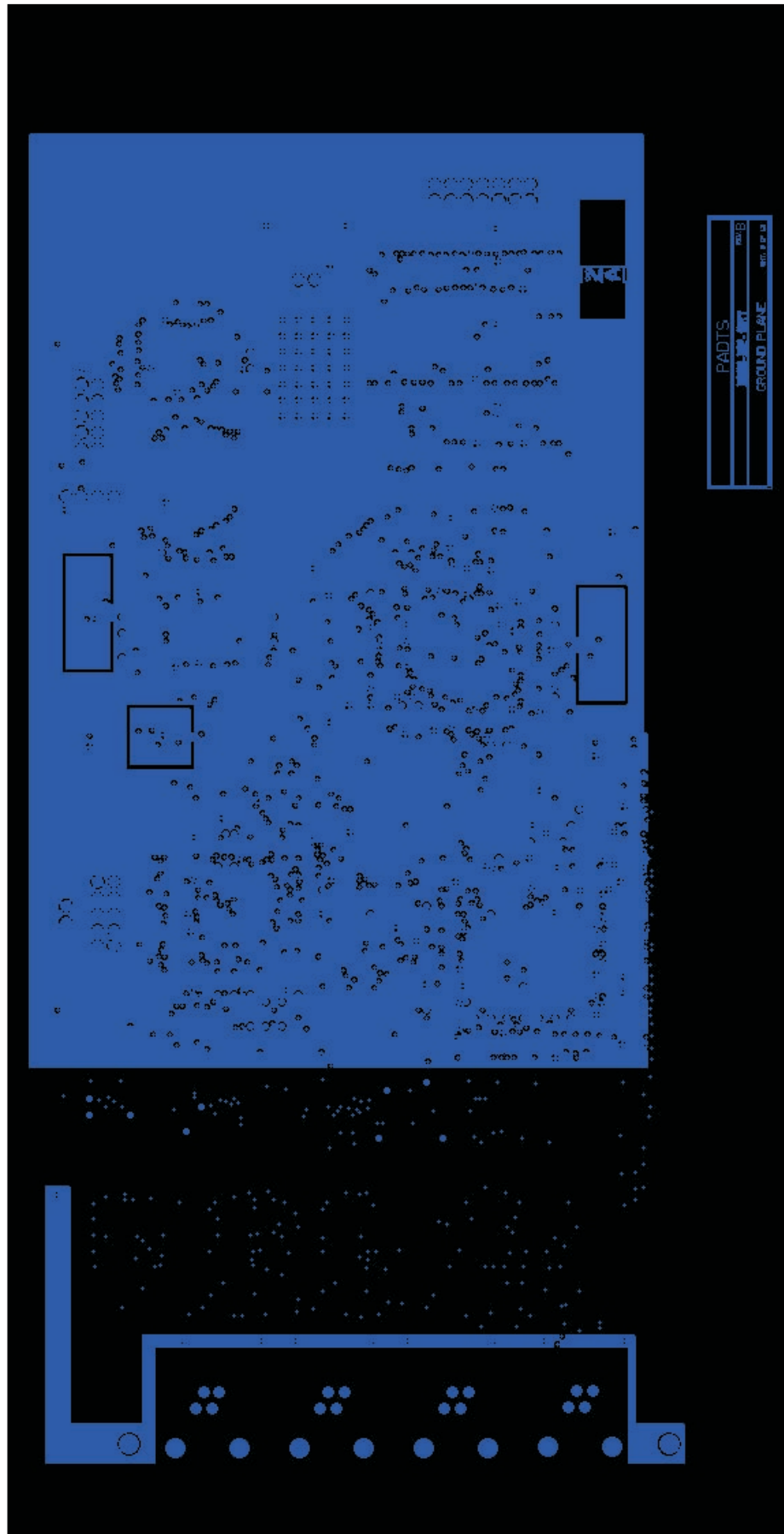


Figura 3.22: Ground Plane.

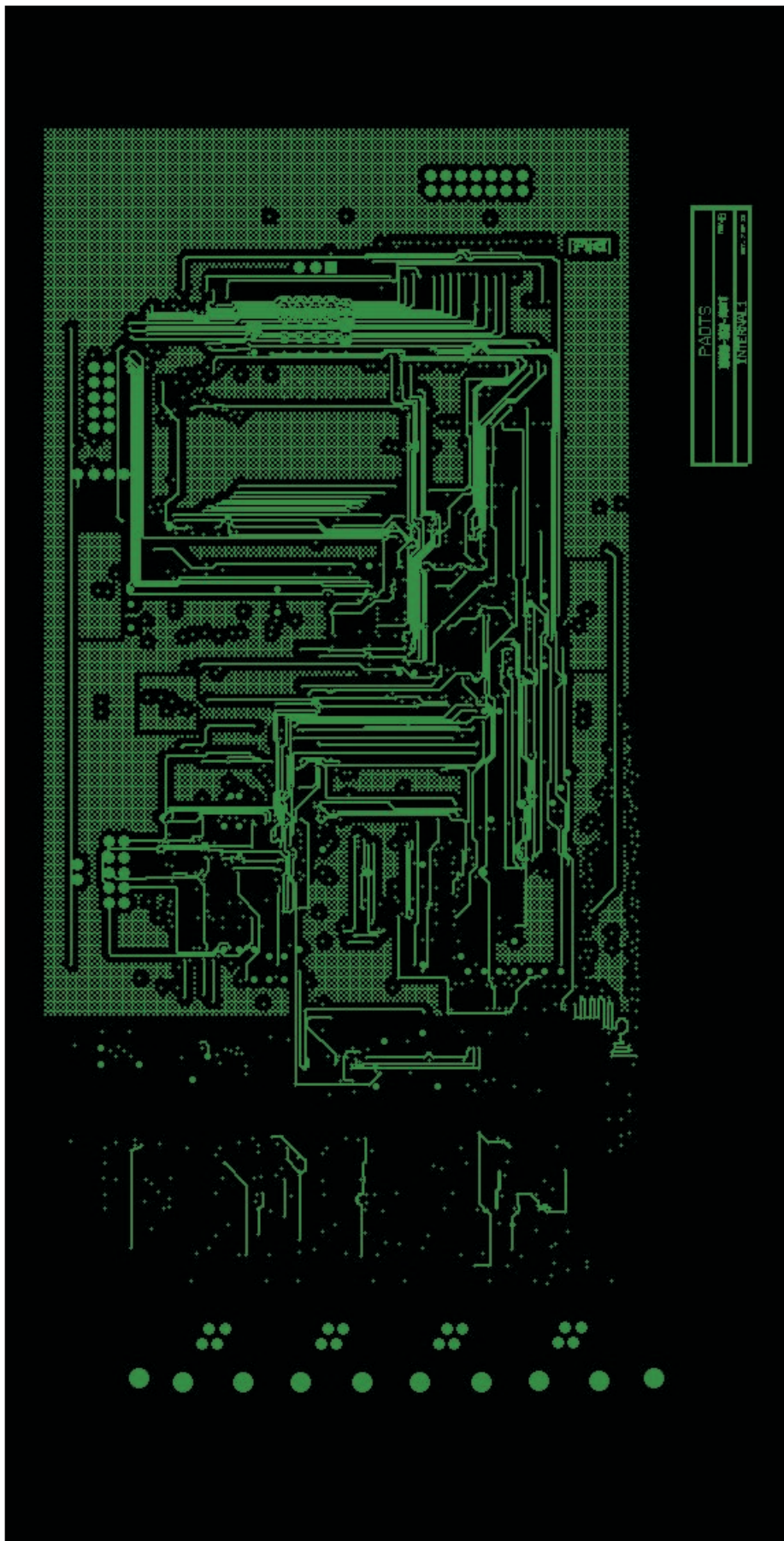


Figura 3.23: Capa de Señal Interna 1.

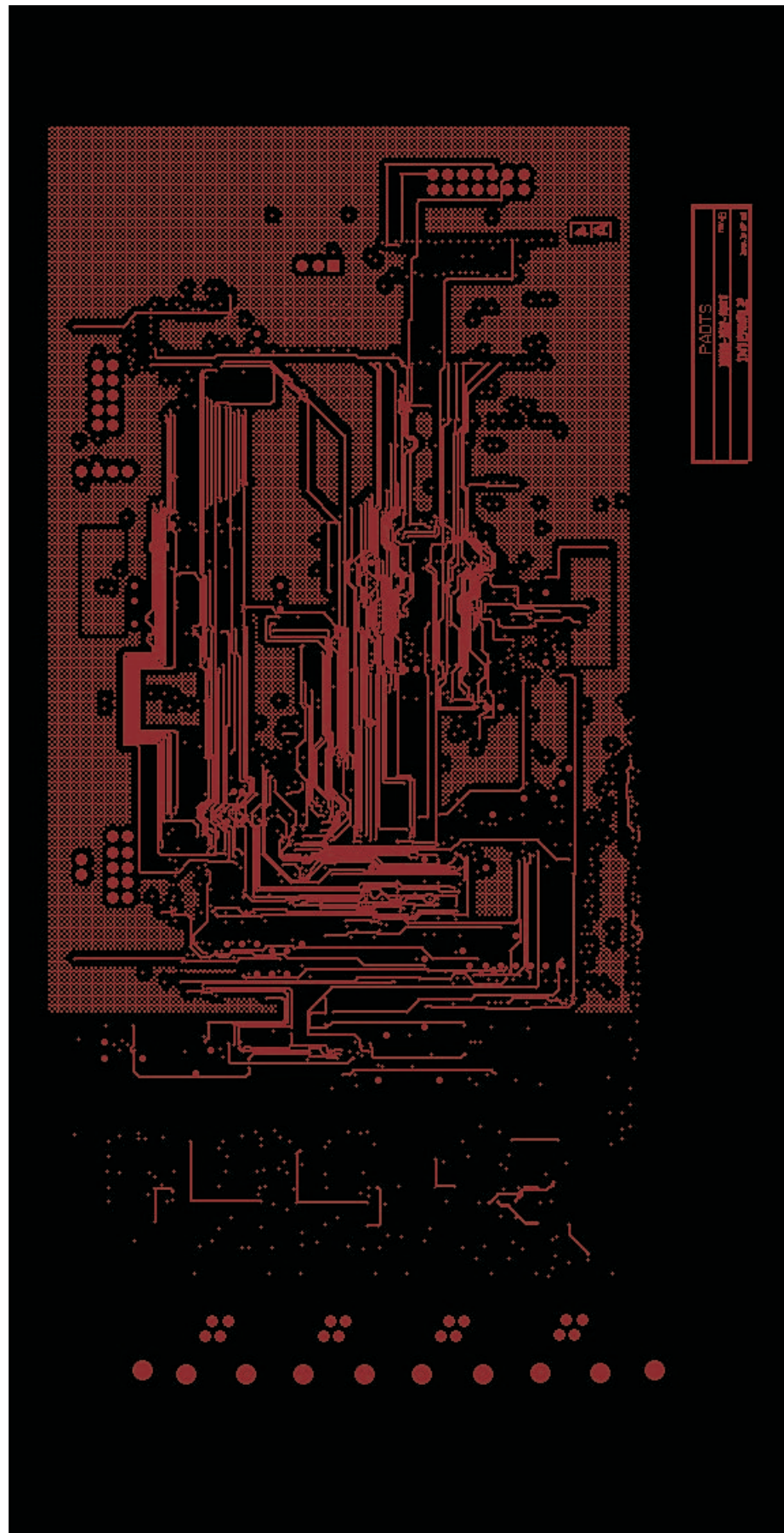


Figura 3.24: Capa de Señal Interna 2.

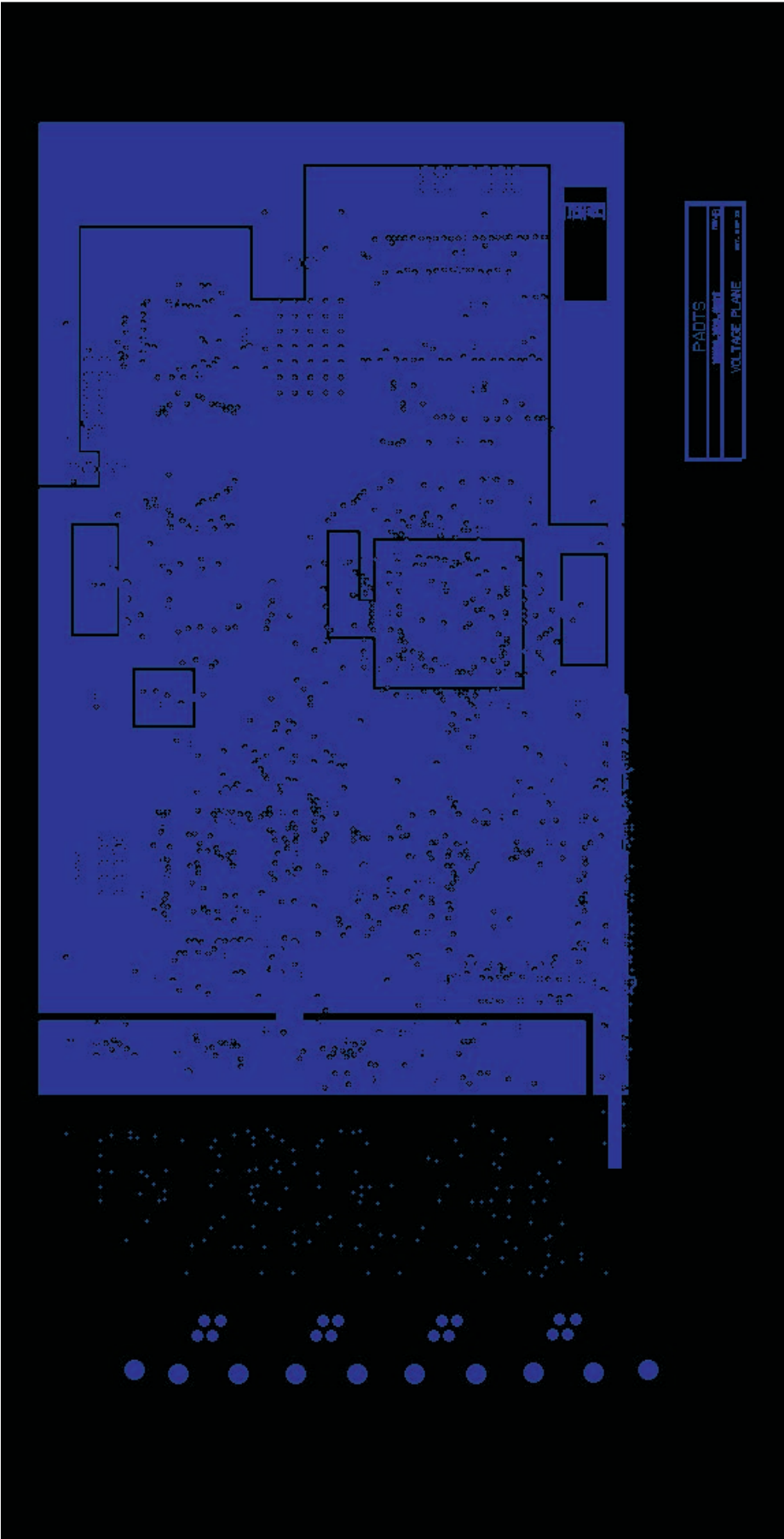


Figura 3.25: Voltage Plane.



Figura 3.26: Capa de Señal Inferior.

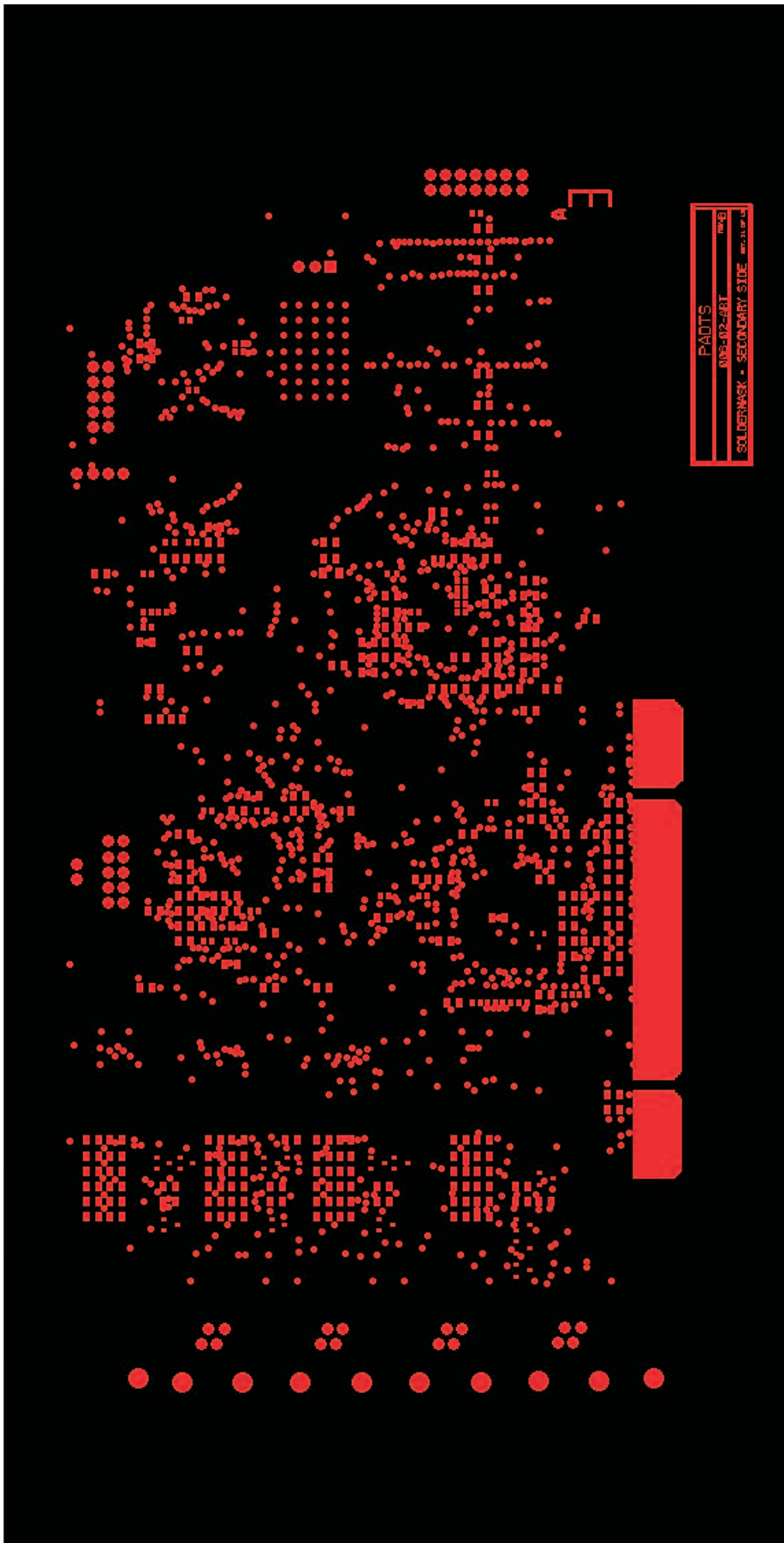


Figura 3.27: Soldermask Capa Inferior.



Figura 3.28: Silkscreen Capa Inferior.



Figura 3.29: Pastemask Capa Inferior.

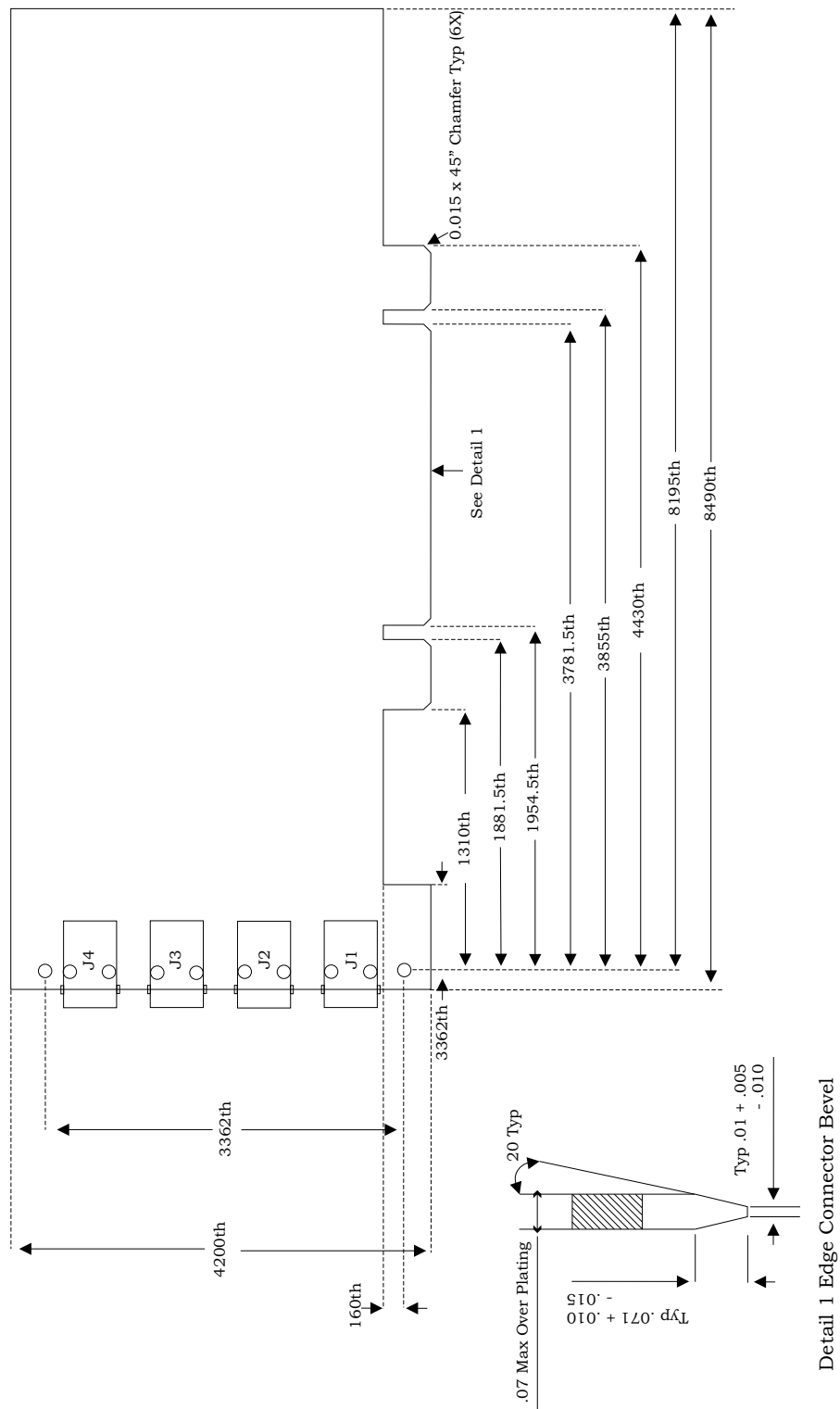


Figura 3.30: Dibujo de Configuración.

Capítulo 4

Conclusiones y Trabajo Futuro

4.1. Conclusiones

En este trabajo se diseñó el circuito impreso de un sistema electrónico de tarjeta PCI para voz sobre IP basado en las guías de diseño proporcionadas por el fabricante, considerando compatibilidad electromagnética EMC. El trabajo resultante generó un juego de archivos gerber para la fabricación de dicha tarjeta.

El software que se utilizó -Dx Designer- nos permitió trabajar con un circuito esquemático complejo.

Los resultados y aportaciones obtenidas de este trabajo es un circuito impreso de 8.490" de largo por 4.200" de ancho con un grosor de 0.062" que contiene 443 componentes colocados por ambos lados de la tarjeta, 185 en la parte superior y 258 en la parte inferior, de los cuales contiene circuitos integrados con encapsulado del tipo 2 TQFP, 1 PLCC, 1 SOJ44, 1 IQFP, 1 PQFP, 1 TO220, 8 SOIC transistores SOT23J, un oscilador del tipo LCC. Resistencias y capacitores del tipo S0805, S1808, S2010, S7343, la tarjeta contiene seis capas de las cuales cuatro son utilizadas para señales y dos para los planos de voltaje y tierra respectivamente. En los planos de voltaje se cuenta con tres voltajes distintos que son de 1.8V, 3.3V y 5V. En los planos de tierra se cuenta con dos planos que son la tierra general y tierra de chasis.

4.2. Trabajo futuro

Como trabajo futuro se tiene la fabricación y pruebas eléctricas, mecánicas, electromagnéticas y térmicas de la tarjeta.

Además de incursionar en otras herramientas de diseño con la finalidad de abarcar mayor posibilidades profesionales en las diferentes industrias.

Apéndice A

Si3050 Layout Check List

La tabla A.1 es un checklist que el diseñador debe utilizar durante el proceso de layout, todas las recomendaciones en estas notas de aplicación han sido implementadas.

Tabla A.1: Si3050 Layout Check List

✓	#	Items de Layout	Requerido
	1	U1 y U2 son colocados de tal manera que los pines 11-20 del IC U1 queden de frente a los pines 1-8 del IC U2. C1 y C2 son colocados directamente entre los IC's U1 y U2. Colocar R12 y R13 cerca del IC U1.	
	2	Colocar U1, U2, C1, y C2 de tal manera que el espacio mínimo recomendado para la aplicación del objetivo sea implementada.	
	3	C1 y C2 deben ser colocados directamente entre los IC's U1 y U2. Para conectar C1 y C2 a los IC's U1 y U2 debe ser con trazos cortos y directos. Estos trazos no deben sobrepasar 2" de longitud. Colocar C2 de tal manera que que este acompañe el trazo al pin C2B (pin 6) en el si3019, y no debe estar cerca del trazo de R31 al pin RNG1 en el IC si3019 (pin 8)	
	4	Colocar R30-R33, y C30-C31 lo mas cerca posible a RNG1 y RNG2 pines (pines 8 y 9), asegurando que la longitud del trazo sea mínima del pin RNG1 o RNG2 a la resistencia R31 o R33. El espacio apropiado de R31 debe ser lo mas alejado del trazo de C2 al pin C2B, este debe tener una orientación aceptable de 90 grados referente al pin RNG1 (pin 8).	
	5	El área de enlace de C50 al pin 17 de U1 y de C51 al pin 16 detrás del pin 18 (DGND) debe ser mínima. El retorno de los trazos del pin 18 (DGND) de U1 debe ser del lado del componente.	
	6	El plano de tierra digital debe ser hecho lo mas pequeño posible, y	
Sigue . . .			

Tabla A.1: Si3050 Layout Check List (continuación)

Continuación de la Tabla.			
✓	#	Items de Layout	Requerido
		el plano de tierra con esquinas redondas.	
	7	En la sección DAA utilizar trazos con mínimo 15" de ancho, utilizar un mínimo de 20" de ancho para los trazos de IGND.	
	8	C3 debe ser colocado del otro lado del puente de diodos, y el área de enlace formada del pin 11 del si3019 a través de C3 al puente de diodos y el retorno del pin 15 del si3019 debe ser mínimo.	
	9	FB1, FB2, R15, R16, y RV1 deben ser colocados lo mas cerca posible al conector RJ11.	
	10	C8 y C9 deben ser colocados de tal manera que la distancia entre los nodos donde ellos se conectan a la tierra de chasis sea mínima.	
	11	Utilizar un trazo con 20" de ancho de RJ11 a FB1, FB2, R15, R16, RV1, C8, C9, y F1.	
	12	El enrutado de TIP y RING al conector RJ11 a través de las ferritas debe ser lo mas simétrico posibles.	
	13	Los trazos del conector RJ11 al pin 8 y pin 9 del IC U2 deben ser con mas de 10 cm de longitud.	
	14	La distancia de TIP y RING a través de los capacitores EMC C8 y C9 a la tierra de chasis debe ser corta.	
	15	En la sección DAA no debe haber plano de tierra digital.	
	16	Minimizar el área de enlace del pin 7 y el pin 10 del IC U2 a C5 y C6 y de estos componentes al pin 15 (IGND) del IC U2.	
	17	R2 debe ser colocado después de la base de Q5, y el trazo de R2 al pin 16 del IC U2 debe ser menor a 20 mm.	
	18	Colocar C4 cerca del IC U2 y conectar C4 a U2 utilizando un trazo corto y directo.	
	19	El área de enlace formada del pin 13 del IC U2 a la base de Q4 y del pin 12 al emisor de Q4 debe ser mínima.	
	20	El trazo de C7 al pin 15 de U2 debe ser corto y directo.	
	21	El trazo de C3 al nodo de D1/D2 debe ser corto y directo.	
	22	Suministrar mínimo 5 mm (o utilizar el espacio de las terminales platinadas del capacitor como guía para desarrollar pequeñas aplicaciones) de cualquier componente TNV, pad o trazo de cualquier componente SELV, pad o trazo.	
	23	Minimizar el área de enlace formada del pin 4 del IC U2 a R9 y al Pin 15 del IC U2.	
Sigue ...			

Tabla A.1: Si3050 Layout Check List (continuación)

Continuación de la Tabla.			
✓	#	Items de Layout	Requerido
	24	Marcar el catodo para el componente Z1.	
	25	Marcar el pin 1 para los IC's U1 y U2.	
	26	Acomodar los mounting holes con espacio suficiente del plano de voltaje.	
	27	El espacio de los componentes U2, Q4, Q5, R1, R3, R4, R10 y R11 debe mantenerse lejos de cualquier otra sección del layout.	
	28	El tamaño de los pads del colector para Q3-Q5 deberá ser grande para mejorar la disipación de calor. Implementar pads del colector en la parte inferior de la tarjeta y conectar múltiples vías para mejorar la transferencia de calor.	
	29	TNV a SELV corresponden al espacio entre las terminales del capacitor de montaje superficial.	
	30	El cuerpo del área por debajo del U2 debe completarse con un trazo IGND, y un pad IGND debe ser colocado en la parte inferior por debajo del empaquetado U2. Vias multiples deben ser colocadas y utilizadas para mejorar la transferencia térmica.	
	31	Utilizar planos de IGND en las capas internas es más útil debido a que se logra una transferencia de y discipación de calor uniforme.	
Fin de la tabla			

En la figura A.1 se muestran las guías del layout para los IC's SI3050 y SI3019.

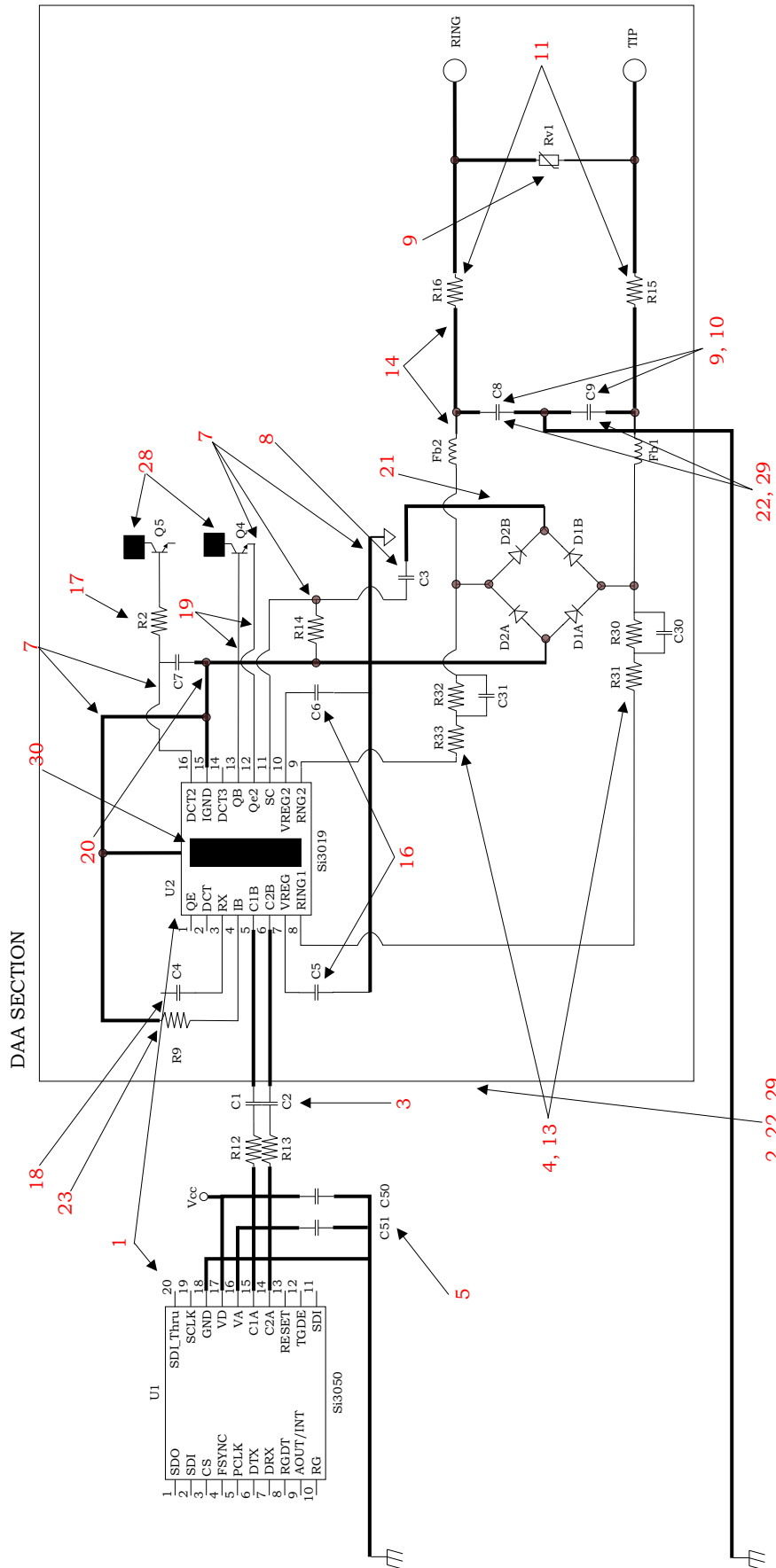


Figura A.1: Si3050 Layout Guidelines

Apéndice B

Proceso de Diseño en DxDesigner/ExpeditionPCB

B.1. Diseño de una Tarjeta de Circuito Impreso

B.1.1. Introducción

En este capítulo se describirán los conceptos fundamentales para la realización de un buen esquemático, ya que un esquemático es la base para el comienzo de un PCB. Se describirá como integrar el diseño de captura (desde la creación del proyecto, de la librería, los símbolos, sus pines, las celdas, las partes) con el esquemático, y al tener todo este conjunto de información se podrá hacer una integración entre el esquemático y la base de datos del PCB.

El siguiente diagrama de flujo (figura B.1) nos ayudará a entender las etapas a desarrollar para el diseño de un esquemático y así posteriormente el diseño de un PCB.

PCB & LIBRERÍA CENTRAL

Antes de comenzar con Expedition PCB (software que se utilizará para el diseño del PCB), se debe tener conocimiento de la terminología empleada. A continuación se describirán algunos conceptos.

B.1.2. Unidades

Lo primero que se necesita saber acerca del diseño de PCB's son que unidades de medición son utilizadas. Para el diseño de PCB's se utilizan las (th) *mils*, cabe mencionar que no deben ser confundidos con los milímetros (mm). Un "mils" equivale a una milésima de pulgada (1/1000th de una pulgada), y es universalmente usada y reconocida por los diseñadores y las industrias manufactureras de PCB's. Algunos

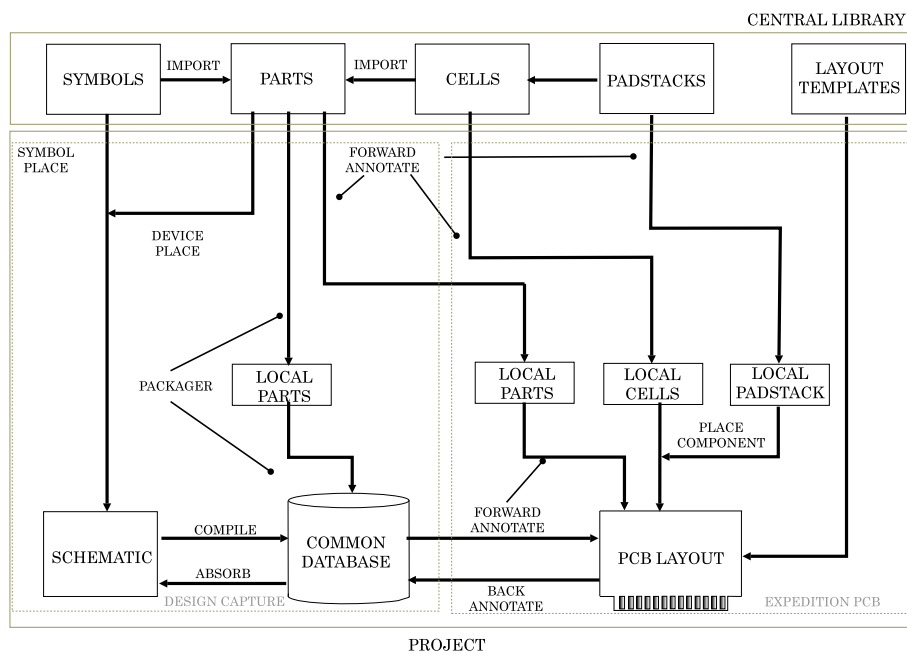


Figura B.1: Diagrama de Flujo del PCB LAYOUT.

diseñadores dirán que los milímetros (mm) no son utilizados para el diseño de PCB's. Pero en la práctica son utilizadas ambas, milésimas de pulgada (th) y milímetros (mm). Tal vez empieza a ser un poco confuso el uso de ambas, pero como regla general las (th) son usadas para las conexiones (rutas), pads, espacios y cuadrículas, las cuales son requerimientos básicos para el diseño de PCB's. El uso de los (mm) es solamente para requerimientos mecánicos y de manufactura, como el tamaño de las perforaciones y las dimensiones de la tarjeta.[4]

B.1.3. Librería Central

La *librería central* es la principal base de datos, ya que contiene todas las librerías a utilizar; librería de símbolos, de padstacks, de celdas, de partes, que son relacionadas entre sí, para poder llevar a cabo la realización del esquemático. La librería central es ubicada en el disco duro.

Las librerías son almacenes de información que son usadas para la construcción de bases de datos. Las librerías son almacenadas dentro de la librería central y son usadas en diferentes aspectos. Como ejemplo se tienen las siguientes librerías:

- Símbolos
- Padstacks

- Celdas
- Partes
- Layout Templates

B.1.4. Library Manager

La librería central es editada por una herramienta llamada *Library Manager*. El library manager contiene un archivo especial en la librería central llamado Library Manager Catalog file, con extensión "lmc". El Library Manager Catalog file es un archivo binario el cual mantiene un inventario de la librería de datos almacenada en la librería central.

El Library Manager también sirve como una interfaz para interrelacionar los distintos editores (como por ejemplo el editor de Símbolos) con la librería central.[3]

El Library Manager puede ser usado:

...dentro del diseño de captura. Aquí el Library Manager puede ser usado para editar el esquemático relacionando la librería de datos con las propiedades de los archivos, símbolos y partes.

...dentro del programa Expedition PCB. Aquí el Library Manager puede usarse para editar el PCB, relacionando la librería de datos tales como, partes, padstacks, celdas y diseño de las plataformas (*templates*).

...como un producto autónomo. El Library Manager puede usarse para editar todas las librerías relacionando los datos, tales como las propiedades de los archivos, símbolos, partes, celdas, padstacks y diseño de las plataformas (*templates*).

B.1.5. Particiones

Es conveniente que el usuario defina *particiones* de cada area de los símbolos, celdas y partes, esto para tener una librería mas organizada. Las *particiones* organizan los datos de la librería, para que el ingeniero/diseñador pueda encontrar fácilmente lo que necesita.[4]

Por ejemplo, los símbolos pueden ser divididos basados en su función, discretos, conectores, IC's; las celdas pueden ser divididas en particiones para componentes SMT, componentes PTH, celdas mecánicas, celdas de dibujo y las partes pueden ser divididas en particiones basadas en su función o por el numero de serie de las partes.[3]

B.1.6. Símbolos

Un *símbolo* es la representación esquemática de un componente.[2]

Los símbolos necesitan ciertas propiedades para poder ser usados en un esquemático que luego se convertirá en un PCB (figuraB.2). Las principales son:

- DEVICE: Generalmente el tipo de componente o el número de parte.
- LEVEL: Casi siempre tiene el valor de STD.
- PARTS: Número de símbolos que cabrán en una geometría (celda). Por ejemplo en el caso de un inversor es 6, en el caso de una resistencia discreta es 1.
- PKG_TYPE: Generalmente el tipo de componente que es.
- REFDES: Referencia dentro del esquemático y PCB. Note que el valor consiste de una letra seguida por el signo de interrogación, éste último será sustituido automáticamente por un número secuencial único en "Expedition".
- SIGNAL: Propiedad opcional únicamente usada cuando en el símbolo no aparecen los pines de alimentación.

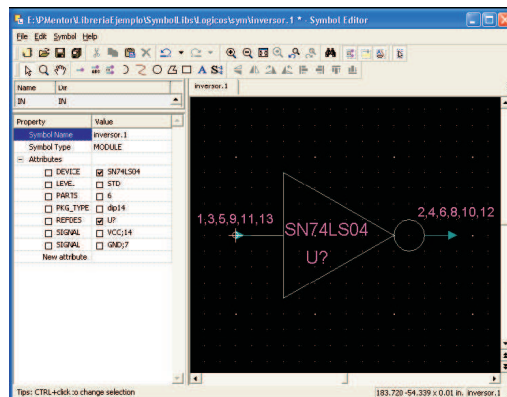


Figura B.2: Símbolo.

Los pines requieren algunas propiedades cuando pertenecen a un símbolo que será usado en un diseño de PCB. Las principales son:

- PINTYPE: Automáticamente agregada al crear el pin.
- #: Indica el número de pin dentro de la geometría (celda). Cuando en una geometría hay más de un símbolo los números de pin se indican separados por comas.

B.1.7. Padstacks

Un *padstack* contiene información de los pines de los componentes tales como pads y perforaciones (en componentes de Tecnología Through Hole). Para esto se necesita el tamaño y las formas para el cobre, las máscaras, y pastas que son definidas por los fabricantes de componentes. Si un componente es del tipo Through Hole será utilizado, el tamaño y forma del agujero que también es definido por el fabricante. Las almohadillas y los agujeros (opcionales) son usados para definir un padstack (figuraB.3).

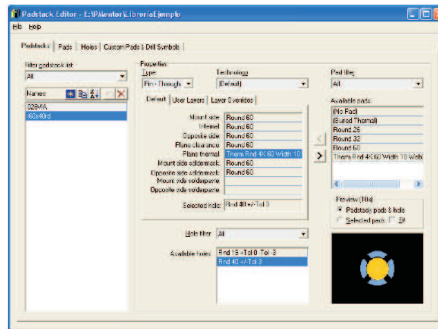


Figura B.3: Padstacks.

Las definiciones de padstack no pueden ser divididas en particiones en la librería central. Sin embargo se pueden distinguir por el tipo de padstack, *Fiducial*, *Mounting Hole*, *Pin-SMD*, *Pin Through o vía* (figuraB.4). Cada tipo tiene sus reglas para definir las propiedades de los padstacks. La regla principal es que los pads y perforaciones internas son válidas para los tipos Pin Through, Mounting Hole y Vía, pero no son válidas para los tipos Pin SMD o Fiducial.[3]

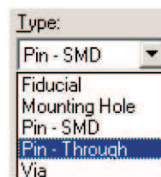


Figura B.4: Tipos de Padstacks.

B.1.8. Holes

Las *perforaciones* pueden ser platinadas o no platinadas y pueden tener diferentes funciones:

- Tooling.- Usados durante la fabricación del PCB para prevenir el movimiento de la tarjeta y asegurar precisión. Usualmente se requieren dos en esquinas opuestas.

- **Ensamble.-** Usados para soporte mecánico para componentes.
- **Montaje.-** Para fijar la tarjeta en el chasis.
- **Chasis.-** Para conectar tierra de chasis.

Hay dos formas de fabricar los drills no platinados dependiendo de la tolerancia requerida:

- Se perforan al inicio y se recubren para que no se plateen.
- Se perforan, se permite que se plateen y posteriormente se retira el platinado.

El primer método es más preciso y debe de usarse para los tooling holes.

B.1.9. Vías

Una *vía* sirve para conectar una señal de una capa a otra. Las vías son hechas eléctricamente, con agujeros platinados. Las vías platinadas permiten conexiones eléctricas entre diferentes capas de la tarjeta. Hay tres tipos de vías: "through-hole", "blind" y "buried" (figura B.5)

- **Through-hole Via.-** Esta vía consiste en un agujero que conecta las capas externas de la tarjeta (superior e inferior).
- **Blind Via.-** Esta vía hace una conexión entre una capa externa y una(s) capa(s) interna(s).
- **Buried Via.-** También conocida como vía ciega, esta sirve para hacer una conexión entre capas internas de la tarjeta.

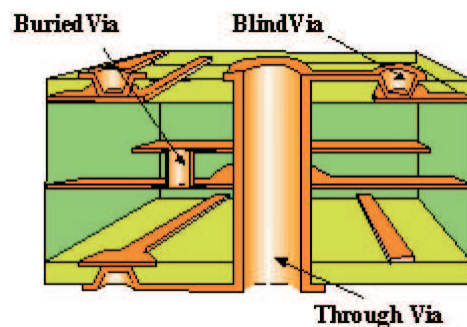


Figura B.5: Tipos de Vías

B.1.10. Fiducial

Un *fiducial* es un círculo de cobre libre de máscara de soldadura que es usado por las máquinas de ensamble automático como referencia para colocar los componentes.[2] Hay dos tipos:

- Para *tarjetas*: normalmente se agregan tres en las esquinas de la tarjeta a unas doscientas milésimas del borde. El pad es circular de 0.060" de diámetro y debe de estar libre de cobre, "solder mask" y "silkscreen" en un radio de 0.030" alrededor del pad. (FiguraB.6)

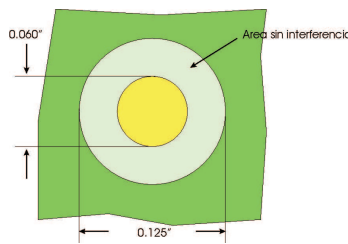


Figura B.6: Fiducial para Tarjetas.

- Para *componentes*: Se requieren al menos dos fiduciales para cada QFP con separación menor a 0.025". Un fiducial se centra en el componente y el otro en la misma esquina que el pin 1. El pad de cobre es de 0.030" de diámetro y debe de estar libre de cobre, "solder mask" y "silkscreen" en un radio de 0.020" alrededor del pad. (FiguraB.7)

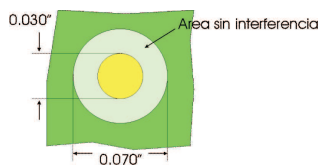


Figura B.7: Fiducial para Componentes.

B.1.11. Celdas

Una *celda* es una representación gráfica de un componente, o simplemente un conjunto de gráficos.

1. ENCAPSULADO DE CELDAS: Un encapsulado es la definición de una huella asociada a una parte en la base de datos de las partes, representa al componente

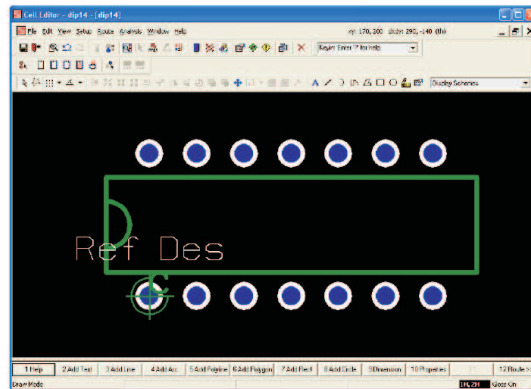


Figura B.8: Empaquetado de Celdas.

físicamente para así ser usado en el esquemático. Un empaquetado de celda contiene pines (padstacks), números de parte, contorno de los componentes (tamaño y forma), y cualquier otra información importante. (FiguraB.8)

2. CELDAS MECANICAS: Una celda mecánica representa un dispositivo mecánico que será colocado en la tarjeta. Estas celdas no son asociadas a una parte en la base de datos de las partes. Las celdas mecánicas pueden tener perforaciones (padstacks) y ellos pueden contener otra información importante como por ejemplo los números de parte. Las celdas mecánicas deberán aparecer en el "BOM" (Bill of Materials).
3. DIBUJO DE CELDAS: Un dibujo de celda es usado solamente para la documentación. Las celdas de dibujo incluyen logotipos y formatos de dibujos. Estos están compuestos de gráficas y texto. Estos dibujos no aparecerán en el "Billete de Materiales", Pero serán usados en la información para la manufactura.[3]

Estándares de los Componentes.

Hay varios tipos de estándares, encapsulados y huellas para los componentes. La mayor parte de la información siguiente es basada en el estándar IPC-SM-782. Todas las huellas son derivadas de componentes que conforman algún tipo de empaquetado, o son nuevos encapsulados/huellas que por el momento aún no se fabrican.

Acrónimos Comunes de los Componentes.

SMT Surface mount technology.

SMD Surface mount design.

JEDEC Joint Electronic Device Engineering Council naming standards.

SOIC IC package with a SO (small outline).

Algunas compañías de manufactura usan acrónimos o números de parte para citar atributos específicos de los componentes. La figura B.9 muestra los estilos de encapsulado más comunes y su apariencia.



Figura B.9: Encapsulado de Componentes.

B.1.12. Partes

Una *parte* en la base de datos de partes, es la que une el símbolo con la celda. Esto lo hace relacionando el número de parte del símbolo con el de la celda (asignado previamente), esto para incluir información adicional de la posición y número de pines, estas propiedades especiales pueden ser usadas para procesos posteriores.

Es importante que la parte contenga el número de parte (SN74LS04), nombre y etiqueta (INVERTOR), tipo (IC), referencia (U).

B.1.13. Layout Template

Para poder entender este concepto es importante comprender los siguientes términos: *Template*, *seeds projects* y *Layout template*.

- Una manera de comenzar un nuevo proyecto es utilizando "seed project". Un *seed project* es el punto de partida para la creación del directorio del proyecto. Este puede contener un:
 - Archivo del proyecto
 - Comienzo de un esquemático
 - Directorio del PCB
- Otra forma de uso del "seed project", es copiando el directorio del proyecto a una nueva ubicación del proyecto, el directorio, el archivo del proyecto y el archivo del PCB deberán ser renombrados, esto para ser reflejado en el nombre del nuevo proyecto.
- Un "seed project" podría ser usado para pre-colocar:
 - La ubicación de la librería central
 - La configuración de los archivos para la captura de esquemáticos- contorno de las hojas, etc.
 - La aplicación de Expedition PCB, contorno de la tarjeta, etc.
- Hay un número de *items* que pueden ser preajustados en el template, o en el proyecto del PCB de un "seed project" incluyendo:
 - Gráficos
 - Contorno de la tarjeta.
 - Obstrucciones de conexiones (rutas).
 - Obstrucciones de la colocación de componentes.
 - Mounting Holes.
 - Texto por default
 - Despliegue de control de esquemas.
 - Aplicación de parámetros
 - Número de capas
 - Definición de capas por el usuario
 - Uso de los servicios de la Librería (Library Services)
 - Layer Stackup
- Para empezar a trabajar con Expedition PCB, se necesita tener presentes un conjunto de archivos y carpetas. A esto se le conoce como *Layout Template*.
- Los templates de Expedition'PCB son almacenados en la sub-carpeta Layout Templates dentro de la librería central.

- En la librería central puede haber múltiples templates que pueden ser usados al empezar proyectos con diferentes características.
 - Cada template es almacenado en su propio directorio y contiene las bases de datos actuales para un nuevo proyecto de Expedition PCB.
- Los templates son usados por:
- Dx designer - comando para crear el PCB

Hay dos templates básicos que expedition PCB contiene por default. Estos contienen los archivos y carpetas para empezar un nuevo proyecto en Expedition PCB. Cuando una nueva Librería Central es creada los templates son copiados a la carpeta Layout Templates de la Librería Central y listado en el archivo ".lmc".

- 4 Layer Template.
- 8 Layer Template.

Los templates son usados por el comando para crear el PWB en DxDesigner. Cuando el diseño de Expedition es utilizado, empieza un cuadro de dialogo con sugerencias para que el usuario pueda elegir un template de la lista de la Librería Central para la creación del PCB. [3]

B.2. Esquemático

Esta sección es importante ya que se trata acerca del diseño de los *esquemáticos* y la inteligencia que hay detrás de ellos y los atributos. Un atributo es una característica o una descripción, pudiendo ser un valor, descripción o título. En los esquemáticos o en los PCB's un atributo se refiere a un valor asociado a un componente, diseño, ruta (conexión) o cualquier *item* que sea relacionado con en el diseño.

Cuando las tarjetas empezaron a ser mas complejas y con la predominación de herramientas simuladoras de esquemáticos, los Ingenieros/Diseñadores de circuitos comenzaron a realizar sus propios esquemáticos con mas frecuencia. Hasta entonces algunos diseñadores de PCB's tendrán que descifrar cuales son las intenciones de los diseñadores de circuitos y encontrar que inconsistencias del diseñador de circuitos son deseables para poderlas duplicar (ejemplo; compuertas, secciones de IC's).

Los esquemáticos son utilizados para la reparación y mantenimiento de las tarjetas. Un técnico de servicio depende de un esquemático y una tarjeta etiquetada con claridad para determinar los problemas con el producto previamente terminado. Las siguientes secciones ayudaran a determinar el tema de los esquemáticos.

Primero hay que comprender los siguientes conceptos.

B.2.1. Entendiendo la Electricidad

Un circuito es la combinación de una línea positiva (+) y una línea de tierra o negativa (-). Para entender este concepto se hará una comparación entre la electricidad y una aspiradora. Una línea positiva tiene menos electrones que tierra. Cuando este evento ocurre el efecto de la aspiradora es creado, y un par de electrones van de tierra al lado positivo, esto es electricidad. Una diferencia de potencial entre la carga positiva y tierra es combinada con la resistencia, esto determina el voltaje. La cantidad de electrones que esta fluyendo, es la corriente. El voltaje es relativo a presionar (o succionar en el ejemplo de la aspiradora) y el aire que fluye es la corriente.

B.2.2. Terminología del Software

Hay algunos conceptos que son usados en el software que tiene un significado diferente en la industria. Los conceptos siguientes no son específicos con el software de diseño de PCB's pero son usados en el contexto de entrada de esquemáticos.

- *Huella.*- Representación de los Pads, contornos y mounting holes para un componente.
- *Símbolos.*- Representación esquemática de un componente, mostrando funciones importantes de entrada o salida.
- *Símbolo de Bloque.*- Un símbolo que representa un paquete entero.
- *Símbolo de Puerta.*- Un símbolo representando una porción específica de un componente.
- *Puerta Heterogenea.*- Puertas de diferentes tipos.
- *Puerta Homogenea.*- Puertas del mismo tipo.
- *Pines.*- La representación simbólica de los pines físicos de un componente.
- *Conexiones.*- Trazos que conectan las partes eléctricamente y que serán transferidos al PCB. Las conexiones tienen atributos y definiciones de los componentes que serán conectados.
- *Línea.*- Representa los items externos de la tarjeta. Cualquier item sin conexiones eléctricas.
- *Conector de Hoja/página.*- Un conector de hoja o conector de página esencialmente es el mismo objeto pero algunas veces son manejados de diferente manera. (FiguraB.10)
- *Bus.*- Un bus se representa con una sola línea (mas ancha) para reducir el número de líneas mostradas. (Figura B.11)

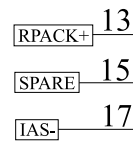


Figura B.10: Conector de Hoja.

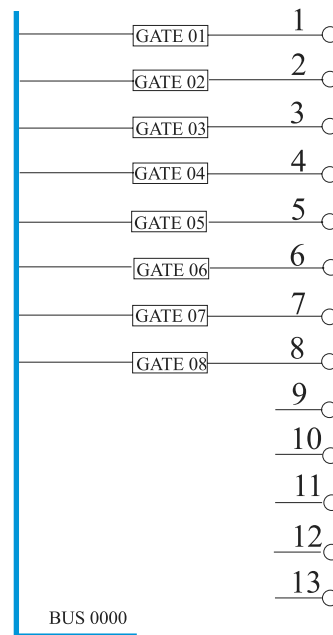


Figura B.11: Conexiones de Bus.

- *Atributo.*- Un atributo es un concepto ampliamente usado pero básicamente es cualquier información que pertenece a cualquier elemento en un diseño. Un diseño tiene atributos, tales como tamaño y número de hojas. Una net tiene atributos, como corriente y voltaje. Un conector tiene atributos como *clearance* requerido, peso, tamaño y tipo de símbolo
- *Símbolo IEEE.*- Símbolos impuestos por los estándares de la IEEE.
- *Símbolo de De Morgan.*- Bloques de símbolos con caracteres, símbolos y acrónimos en cada pin, esto para representar la función y tipo de pin.
- *Grupo de Bloques.*- Se usan líneas o guiones (-) para agrupar conectores o secciones de una tarjeta. Usualmente comienza con una línea delgada y cada vez que se desee mostrar otro bloque se agrega una línea de continuación al final del último.

- *Línea de Continuación* (~).- Es usada para separar un bloque de grupo y también es usada para mostrar la continuación de otro bloque.
- *Net*.- Una conexión o grupo de puntos que están comúnmente conectados. Estas conexiones por lo general suelen tener el mismo voltaje, pero no siempre la misma corriente como en la figura B.12. La línea de voltaje de +5V es conectada del pin 5 al 35 y por otro lado a los pines 4, 13 y B17. En un esquemático específico, la corriente fluye del pin 4 al pin 13, del pin 5 al pin 35, en este caso 2 Amperes. Y la corriente que fluye del pin 4 al pin 13 y del pin 4 al pin B17, es solamente .025 Amperes.

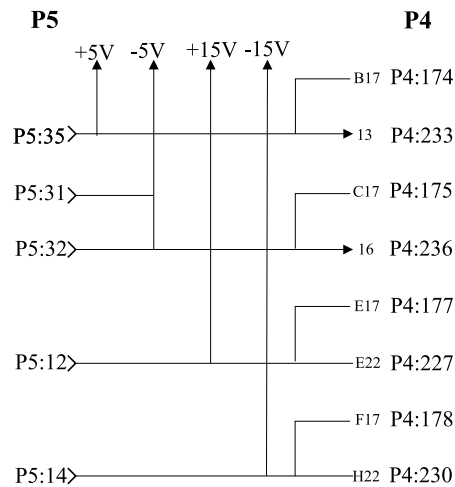


Figura B.12: Conexiones de Net

- *Clase*.- Es una agrupación de *Nets* similares a cualquier sistema de clase. Las *nets* son agrupadas en base a atributos comunes. Normalmente un rango de voltajes y corrientes o capas *layers*. En la figura B.13 los voltajes +12V y +15V no tendrán mucha diferencia en cuanto a voltaje y espacio. En cambio en los voltajes +5V y +24V son diferentes y serán ubicados en sus propias clases. Cuando se definen los atributos de clases, por valores es el peor caso a usar. En este caso la clase es llamada "Voltaje 1" la cual contiene las *nets* de +12V y +15V, y los atributos serán Amperes - 1 y Volts - 15. Aquí se definieron los valores equivocados. Estos valores serán llevados al programa de *layout* y serán transferidos en el ancho (trazo) y *clearance* (espacio) del PCB. Los atributos físicos no serán definidos en el esquemático, los cuales no son conocidos en ese momento, son requeridos para determinar el ancho y *clearance* de la tarjeta. Si el espacio no es una preocupación todas estas *nets* podrían ser agrupadas y los atributos serán Amperes-2 Volts-24. Esto causaría que todos los anchos y *clearance* sean los mismos.

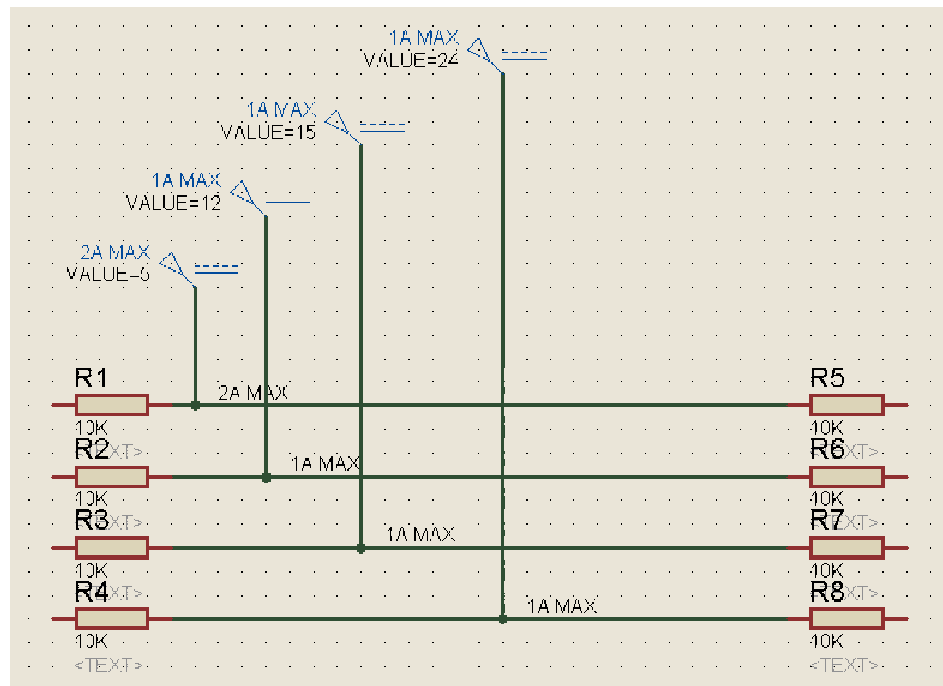


Figura B.13: Nets Agrupadas por Atributos

- *Clase-a-Clase.*- Es una manera de definir la diferencia entre grupos. Por ejemplo, una clase alta y una clase media deben ser definidos por la diferencia de cantidad de dinero, así que las clases de *net* son definidas por la diferencia en voltaje o potencial. Los potenciales son definidos en referencia a un punto común o punto de tierra. En este ejemplo los puntos comunes para todos son los mismos y hay 3 clases:

Voltaje1, Contiene las *nets* de +12V y +15V;

Voltaje2, Contiene la *net* de +5V;

Voltaje3, Contiene la *net* de +24V.

Todas las combinaciones deben ser definidas para tener un *clearance* adecuado.

Voltaje1aVoltaje2, El potencial es 10V (peor caso);

Voltaje1aVoltaje3, El potencial es 9V (peor caso);

Voltaje2aVoltaje3, El potencial es 19V (peor caso).

No es aconsejable una clase con atributos como voltaje/creareance cuyos potenciales son de voltaje similar, un atributo clase-a-clase trata con voltajes diferentes, haciendo necesario definir atributos clase-a-clase.

Una clase de +30V y otra clase de -30V, hay una diferencia de potencial de 30V dentro de las clases. Pero con atributos clase-a-clase hay una diferencia de

potencial de 60V. El espacio sería el doble previamente definido en las clases $\pm 30V$. No es necesario definir las corrientes diferentes, ya que estas no están afectando en las definiciones de clase-a-clase.

- *Room/Area*.- Es el área en una tarjeta, o en una o más capas (*layers*), que tienen atributos específicos tales como: clearance, voltaje, ruido o restricción de componentes.

Definición de Otros Atributos

Items tales como un tarjeta o atributos de *layers* son definidos de manera similar pero son en una tarjeta específica o en un *layer* específico. Si una tarjeta tiene un atributo de .012" [.0348] de ancho y un *layer* tiene un atributo de .006" [.1524] de ancho, tendrá mas prioridad el atributo del *layer*. Esto es debido a la jerarquía de las definiciones, a continuación se muestra una lista de la definición mas importante a la menos importante.

- *Pines de Conector*.- Puntos metálicos de contacto de un conector.
- *Conector Hembra*.- Es un conector que es conectado en el interior de otro.
- *Conector Macho*.- Es un conector que al ser unido con otro sobresale su parte exterior.
- *Pin Hembra*.- Es un pin que es conectado en el interior de otro.
- *Pin Macho*.- Es un pin que al ser unido con otro sobresale su parte exterior.
- *Pines de Alimentación*.- Son los pines que serán usados para alimentar un IC.

B.2.3. Comprendiendo los Componentes

Un PCB tiene objetos mecánicos y deben ser almacenados como componentes para su uso, pero se definirá a un *componente* como cualquier objeto en un esquemático que es conectado eléctricamente o que requiere ser colocado en un diseño. Anteriormente se dijo que un componente tiene conexiones positivas y negativas. No siempre es así, pero en la mayoría de las situaciones lo es. Además para poder hacer conexiones positivas y negativas, un componente deberá tener líneas adicionales definidas como entradas y salidas. Las entradas afectan al componente o traen un efecto y las salidas son el resultado de las entradas como se muestra en la compuerta figuraB.14.

En la figuraB.14 no se mostraron las conexiones positivas y negativas. Esto es común debido a que las conexiones positivas y negativas son definidas en el esquemático, pero son eliminadas en este símbolo para reducir el tamaño la superficie a utilizar. En la figuraB.14 los pines 1, 2, 4, 5, 9, 10, 12 y 13 son las entradas y los pines 3, 6, 8 y 11 son la salida.

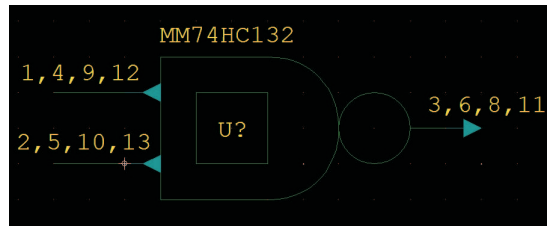


Figura B.14: Compuerta

Tipos de Símbolos

Hay diferentes formatos de símbolos que pueden ser usados, pero hay dos grupos comunes el estilo de bloque y el estilo de compuerta. En la figura B.15 se muestra un estilo de bloque, el cual es un símbolo que representa a un componente completo.

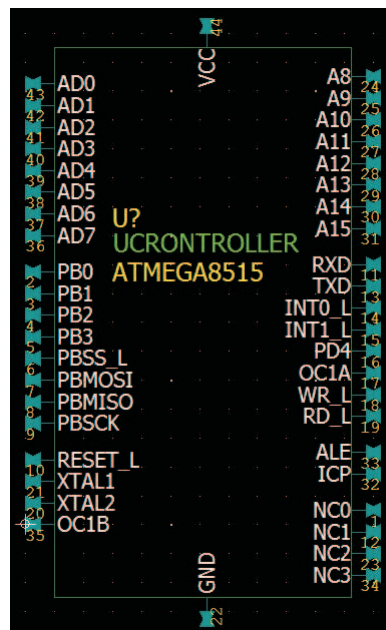


Figura B.15: Estilo Bloque

El otro estilo (puerta) mostrado en la figura B.14, representa solo una porción del componente, algunas veces las puertas pueden ser intercambiados para hacer una buena asignación de los pines para un enrutado mas eficiente.

Despliegue de Componentes

Hay diferentes maneras de mostrar los componentes. Los software de esquemáticos usualmente cuentan con componentes que cuentan con algunos estándares como los de IEEE y los símbolos de De Morgan. Los estándares de IEEE son los mas comunes pero son menos informativos, y los estándares de De Morgan muestran las funciones de los pines y la forma en que son activados.

IC's lógicos y relevadores son comúnmente separados en símbolos individuales representando partes de un conjunto. Algunos diseñadores modifican el estilo de bloque de los componentes en secciones separadas, algunas veces agrupándolos por entradas y salidas análogos y digitales o por función. Esto es común en los componentes que cuentan con una numerosa cantidad de pines. Si el componente es mostrado en un solo conjunto, suele ser más complejo y más confuso. Algunos componentes suelen ser tan grandes o tener los suficientes pines que el componente tiene que ser separado en secciones, para ser mostrado en varias páginas.

Los nombres y números de los pines de los componentes deben ser considerados para solucionar problemas con más facilidad. En caso de que algún técnico requiera resolver un problema a nivel componente, entonces los nombres de los pines serán necesarios en el esquemático. En la mayoría de los casos son necesarios los nombres de los pines no solo para la solución de problemas sino también para propósitos de *Layout*.

Nombres de *Nets*

Los nombres de *Net* parecen tener una determinación simple y frecuentemente son nombrados o numerados automáticamente. Los nombres de *net* son usados para mostrar la función o el origen de un *net* en particular. Por ejemplo en una tarjeta multicapa, donde una *net* debe pasar a través de varias capas para poder llegar a su destino. Un nombre simple, como el voltaje, la salida de un pin, nivel lógico, o función, puede ser necesario, como a continuación se muestra:

Voltaje (+5 V, +15 V, V+, +Logico, GND, GND Digital, GND Analogo, GND Chasis)

Tipo (Reloj, Habilitar, Deshabilitar)

Nivel Lógico (DO1 Alto)

Salida de un Pin (DO1, DO2, Out1, Y1, Z1)

Función (Similar)

B.2.4. Estándares de Esquemáticos

Frecuentemente los diseñadores tendrán que definir valores necesarios para el diseño de una tarjeta (una característica usada en la mayoría de programas para la captura de esquemáticos).

Un diseño de PCB's no siempre empieza con un esquemático, pero frecuentemente si es el caso. Tradicionalmente un PCB es una recopilación de un esquemático elaborada por un Ingeniero en Electrónica (o equivalente) y un diseñador de PCB's. Con el avance de la tecnología los PCB's empiezan a ser mas complejos y una persona debe hacer todo el trabajo. Un diseñador debe ser capaz de entender un esquemático, determinar situaciones y entender las necesidades del Ingeniero. La flexibilidad en un diseñador es un buen punto de venta en el mundo de hoy.

El tamaño de las hojas, los estándares de dibujo y los formatos de salida, son requerimientos de las compañías, como las que se muestran a continuación:

Publicaciones .- El formato de un manual o un manual técnico requiere cierto tamaño del papel.

Gobierno .- Algunas agencias gubernamentales o contratistas requieren que toda la documentación deberá ser en tamaño D

Compañías de Estándares .- Algunas compañías por lo general utilizan un tamaño B, ya que utilizan menos conectores que en un tamaño A (carta), pero es mas manejable que un tamaño de dibujo D. Este es el tamaño recomendado porque permite una impresión del tamaño A hasta el tamaño D.

IEEE define la mayoría de los estándares en símbolos eléctricos y esquemáticos. La mayoría de los símbolos y las asignaciones de referencia siguen algunos parámetros, pero muy a menudo siguen estándares personales o de compañías. La tabla B.1 muestra algunas letras comunes que son empleadas para representar los componentes.

B.2.5. Estilos de Esquemáticos

El estilo de un esquemático es determinado en gran parte al mantenimiento. Si una tarjeta está siendo diseñada para prestarle un mantenimiento o para la solución de problemas a futuro, entonces el esquemático debe ser diferente. Una manera sabia para empezar es que todas las tarjetas diseñadas requerirán un mantenimiento. Pero ¿porque hay que preocuparse por el mantenimiento? Cuando un técnico está intentando encontrar una parte en la tarjeta, el esquemático debe contar con un flujo lógico. Los componentes deben encontrarse fácilmente, deben estar agrupados, y ser colocados de manera similar en la tarjeta. Estos son algunos de los distintos estilos de esquemáticos.

Letra	Componente	Letra	Componente
K	Relevador	Z	Diodo Zener
R	Resistencia	W	Alambre
J o P	Conector	X	Transformador
D	Diodo	Q	Transistor
C	Capacitor	F	Fusible
L o H	Inductor	R	Potenciómetro
L	Led		
T o TP	Punto de Prueba		
Unicamente Símbolo	Tierra (común)		
Unicamente Símbolo	Tierra (chasis)		
Unicamente Símbolo	Tierra (Digital)		
Unicamente Símbolo	Tierra		

Tabla B.1: Letras Estándar para la Representación de Componentes

- *Flujo lógico.*- Es determinado por el tipo de circuito y es a través de páginas similares a las del circuito. Este puede ser combinado con otros estilos.
- *Tarjetas más pequeñas o tarjetas simples.*- Intentan ser similares al *layout* de la tarjeta. Algunas tarjetas tienen un *layout* predefinido debido a los requerimientos de la colocación de los conectores
- *Conector LAYOUT.*- Es similar al estilo de *layout* de tarjeta pero es menos restrictivo y mas común, se basa en la ubicación de los conectores
- *Por función.*- Este estilo es de los más comunes para circuitos con multiples funciones o en tarjetas que contienen distintos tipos como circuitos de control (usando control digital o señales de bajo voltaje para el control, suicheo de relevadores para fuentes de control). Este estilo es mas apropiado para documentación y uso con un índice de acuerdo a la función.

B.2.6. Hojas y Estrategias

El medio en el cual los esquemáticos deberán ser mostrados juega un papel importante en la estrategia del esquemático. Si el esquemático es usado en un manual de servicio, entonces se necesitaran instrucciones especiales para el *layout*. La documentación general deberá ser en una hoja tamaño A o B. Algunos clientes y diseñadores requieren toda la documentación en un tamaño D. Este es el primer paso para determinar la manera en que serán hechos los esquemáticos.

El nombramiento de las hojas deberá ser al final del *layout*, pero sin olvidarse que debe ser considerado. Algunos de los nombres/etiquetas comunes de las hojas son los

siguientes:

- Suministro de alimentación
- Entrada de alimentación
- Filtrado
- Lógico
- Alimentación
- Suicheo de alimentación
- Sección de contactos
- Sensores

Este estilo (nombrando la hoja por función) ofrece una fácil y rápida referencia de lo que se debe encontrar en una hoja determinada.

El marco de la página pasa a segundo plano. Siguiendo los estándares de documentación electrónica como IPC o algunos otros estándares internacionales, los marcos deberán contar con áreas para las revisiones, revisiones de hojas, bloques de título y notas.[5]

B.3. Transferencia de Esquemático a PCB

La palabra integración es usada cuando se hace una asociación de la captura de un diseño de esquemático a la base de datos de Expedition PCB.

B.3.1. Base de Datos Común (CDB)

La integración entre el diseño del esquemático y Expedition PCB es manejada a través de una base de datos común (Common Database o "CDB"). Expedition PCB lee y escribe directamente de CDB, mas no del esquemático. Figura B.16

CDB es creado a partir del diseño de captura del esquemático conteniendo conexiones, referencias y números de parte, que previamente fueron asignadas en el esquemático. El CDB también puede contener propiedades de los componentes y propiedades de las *nets*. Físicamente el CDB es un archivo de carpetas con información electrónica almacenada en formato binario, esto para un acceso rápido.

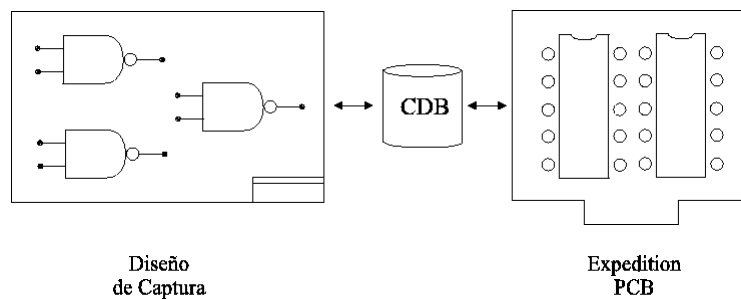


Figura B.16: Base de Datos Común (CDB)

B.3.2. Preparando la Fuente del Diseño

Lo primero que se debe hacer para empezar la captura de diseño del esquemático y/o PCB *layout* es tener el diseño del proyecto en el disco duro de la computadora para poder almacenar toda la información.

Si la fuente del diseño es una *netlist* entonces se necesita crear una carpeta específica del proyecto, para almacenar la información del PCB.

Si la fuente de diseño es la captura de un esquemático y dicho esquemático está en uso, entonces la carpeta específica del proyecto ya existe, conteniendo los archivos y subcarpetas necesarios. Para el PCB *layout*, solamente hay que continuar trabajando en el proyecto existente.

B.3.3. Creando un Nuevo PCB

El crear un nuevo PCB involucra localizar la fuente de diseño del esquemático o *netlist*, copiar un PCB *template* y *forward annotating*.

El Proyecto

El diseño de captura de esquemáticos es creado en base a un "proyecto". Para el diseño de captura, un "archivo del proyecto" contendrá una lista con los diferentes bloques de esquemáticos usados en el proyecto, retroalimentando por un lado al CDB y por el otro a la Librería Central.

Para integrar una fuente de diseño a Expedition PCB solamente hay que compartir el archivo de proyecto

Forward Annotate

Forward annotate es el proceso de transferir información electrónicamente (partes y conexiones) del esquemático CDB a la base de datos del PCB *layout*.

Carga de la Base de Datos

La carga de la base de datos verifica el CDB y determina si cada componente cuenta con un número de parte y que ese número de parte exista en la Librería central. El CDB es verificado, para que haya un incorrecto o correcto empaquetado de las partes en la Librería Central.

Cuando el resultado es satisfactorio, las partes se extraen de la Librería Central y son ubicadas en una Librería Local (del diseño específico) y en la base de datos del *layout*.

Netload

Finalmente *netload* extrae la información de las *nets* (conexiones, nombres, propiedades, etc.) del CDB para ser ubicada en el *PCB Layout*. Figura B.1

Forward Annotation Log

Un *Log* es creado cada vez que se ejecuta un *Forward Annotation*. (Es conveniente ejecutar *Forward Annotation* cada vez que se realiza alguna modificación en la fuente de diseño, para mantener actualizada la base datos). Siempre hay que revisar el *log* para verificar si hubo advertencias(*warnings*) o errores.

Los errores más comunes que se presentan son en relación a las diferencias de los números de parte entre el esquemático y la Librería Central, o que hay partes/celdas faltantes en la Librería Central.

Una vez que se ha verificado que existan errores ni advertencias, todos los componentes y *nets* del diseño fuente (esquemático) están en la base de datos del PCB listas para ser colocadas y conectadas. [2]

Apéndice C

Glosario

C.1. Definiciones de PCB's

Aquí se describe el significado de palabras.

Artwork: Es una película fotográfica que tiene impresa la imagen de una de las capas del PCB.

Celdas: Es la representación gráfica de un componente.

Circuitos: Interconexiones de componentes que provee pistas eléctricas entre dos o mas componentes.

Clerance: Espacio, margen.

Core: Hoja de resina con fibra de vidrio rígida, conteniendo dos hojas de cobre de cada lado.

Chamfer: Esquina que ha sido redondeada para eliminar filo del borde.

Diagrama Esquemático: Es un dibujo que muestra, símbolos gráficos, conexiones eléctricas, componentes y funciones de un circuito electrónico.

Dieléctrico: Un aislante intermedio, el cual ocupa la región entre dos o mas conductores.

Etch: Eliminación química de metal (cobre) para lograr un diseño de circuito deseado.

Fiducial: Un fiducial es un círculo de cobre libre de máscara de soldadura que es usado por las máquinas de ensamble automático como referencia para colocar los componentes.

Imagen: Porción de un artwork maestro, que contiene herramientas tales como silk screen o máscaras que son consideradas para la imagen fotográfica. Generalmente, una imagen se refiere a una capa del circuito impreso, un PCB puede contener distintas imágenes.

Layout Template: Es el conjunto de archivos y carpetas necesarios para el Layout.

Library Services: permite copiar símbolo, padstacks, celdas, partes de una Librería Central a otra Librería Central

Mounting Hole: Es una perforación que sirve para el montaje del PCB en un chasis o para colocar componentes adicionales.

Pads: almohadillas que se utilizan para realizar conexiones entre los componentes y el PCB.

Padstacks: Un padstack contiene información de los pines de los componentes tales como pads y perforaciones.

Partes: Una parte en la base de datos de partes, es la que une el símbolo con la celda.

Photo plotter: Herramienta que es usada para la elaboración de artworks maestros.

Platinado: Se usa solamente para el terminado de la tarjeta en las capas externas.

Seed Project: Un seed project es el punto de partida para la creación del directorio del proyecto.

Silk screen: Se usa para indicar referencia, polaridad, posición y datos de componentes y tarjeta.

Símbolo: es la representación esquemática de un componente.

Solder mask: Sirve para aislar las zonas del PCB donde no se requiere soldadura.

Stack up: Es un conjunto de capas apiladas de core y pre preg.

Strip: Eliminación química de metal platinado.

C.2. Acrónimos de PCB's

ASIC Application-specific integrated circuit

BGA Ball Grid Array

BOM Bill of Materials

CDB Common Database

DSP Digital Signal Processor

EMI Electromagnetic interference

ENIG Electroless-Nickel Immersion Gold

ESD Electrostatic discharge

HASL Hot-Air Solder Leveling

IC Integrated Circuit

ICT In Circuit Test

IPC Institute for Interconnecting and Packaging Electronic Circuits

JEDEC Joint Electronic Device Engineering Council naming standards.

OSP Organic Solderability Preservative

PCB Printed Circuit Board

PCI Peripheral Component Interconnect

PLD Programmable Logic Device

PTH Plated Thru Hole

SMD Surface mount design.

SMT Surface Mount Technology

SOIC IC package with a SO (small outline).

SO# Small outline and number of pins. There are several assorted styles, so check your data sheet.

UL Underwriters Laboratory.

th Unidad de medida (milésimas de pulgada)

Bibliografía

- [1] Bruce R. Archambeault. *PCB Design For Real-World EMI Control*. KAP Kluwer Academic Publishers, 2003.
- [2] Mentor Graphics. *EXPEDITION PCB INTRODUCTION*. Mentor Graphics Corporation, 2001.
- [3] Mentor Graphics. *Library Manager for DxDesigner to Expedition PCB Flow*. Mentor Graphics Corporation, 2005.
- [4] David L. Jones. www.alternatezone.com. *PCB Design Tutorial*, 1:3–25, 2004.
- [5] Christopher T. Robertson. *Printed Circuit Board Designer's Reference: Basics*. Prentice Hall, PTR, 2003.
- [6] Sanmina-SCI. *Basic PWB Manufacturing: How a Printed Circuit Board is Built*. Sanmina-SCI, 2004.
- [7] Manuel Torres y Miguel A. Torres. *Diseño e Ingeniería Electrónica Asistida con Protel DXP*. Alfaomega, 2005.